

FAU Forschungen, Reihe B, Medizin, Naturwissenschaft, Technik 13

Jürgen Röber

In CMOS integriertes
Mehrantennen-Diversity-Empfangssystem
für digitales Satellitenradio

Jürgen Röber

In CMOS integriertes Mehrantennen-Diversity-Empfangssystem
für digitales Satellitenradio

FAU Forschungen, Reihe B
Medizin, Naturwissenschaft, Technik

Band 13

Herausgeber der Reihe:
Wissenschaftlicher Beirat der FAU University Press

Jürgen Röber

**In CMOS integriertes
Mehrantennen-Diversity-Empfangssystem
für digitales Satellitenradio**

Erlangen
FAU University Press
2016

Bibliografische Information der Deutschen Nationalbibliothek:
Die Deutsche Nationalbibliothek verzeichnet diese Publikation in der
Deutschen Nationalbibliografie; detaillierte bibliografische Daten sind
im Internet über <http://dnb.d-nb.de> abrufbar.

Das Werk, einschließlich seiner Teile, ist urheberrechtlich geschützt.
Die Rechte an allen Inhalten liegen bei ihren jeweiligen Autoren.
Sie sind nutzbar unter der Creative Commons Lizenz BY-NC-ND.

Der vollständige Inhalt des Buchs ist als PDF über den OPUS Server
der Friedrich-Alexander-Universität Erlangen-Nürnberg abrufbar:
<https://opus4.kobv.de/opus4-fau/home>

Verlag und Auslieferung:

FAU University Press, Universitätsstraße 4, 91054 Erlangen

Druck: docupoint GmbH

ISBN: 978-3-944057-92-7 (Druckausgabe)

eISBN: 978-3-944057-93-4 (Online-Ausgabe)

ISSN: 2198-8102

In CMOS integriertes Mehrantennen-Diversity- Empfangssystem für digitales Satellitenradio

Der Technischen Fakultät
der Friedrich-Alexander Universität
Erlangen-Nürnberg
zur
Erlangung des Doktorgrades Dr.-Ing.

vorgelegt von

Jürgen Röber
aus Neumarkt i.d.Opf.

Als Dissertation genehmigt
von der Technischen Fakultät
der Friedrich-Alexander Universität Erlangen-Nürnberg

Tag der mündlichen Prüfung: 16.06.2016

Vorsitzender des Promotionsorgans: Prof. Dr. Peter Greil

Gutachter: Prof. Dr.-Ing. Dr.-Ing. habil. Robert Weigel
Prof. Dr.-Ing. habil. Stefan Lindenmeier

Kurzfassung

Das in dieser Arbeit beschriebene Mehrantennen-Diversity-Empfangssystem für digitales Satellitenradio ist als Erweiterung des im Auto implementierten Empfängers konzipiert und deshalb hochintegriert in einer 150 nm CMOS-Technologie umgesetzt. Der Zielfrequenzbereich ist der des im S-Band liegenden amerikanischen SDARS-Satellitenradiodienstes von 2.320 GHz bis 2.345 GHz. Daneben befindet sich derzeit ein europäisches digitales Satellitenradio im Frequenzbereich von 2.170 GHz bis 2.200 GHz im Aufbau, welches zusätzlich durch die integrierte Hardware abgedeckt wird.

Bei der Übertragung kommt es dabei aufgrund der Mehrwegeausbreitung der Satellitensignale und den damit zusammenhängenden Fast- und Slow-Fading-Effekten zu Pegelabfällen. Aufgrund dessen befasst sich diese Arbeit mit der Integration und Implementierung einer empfangsseitigen Diversity-Architektur zur Verbesserung der Empfangsqualität und weiteren Reduzierung von Tonausfällen. Hierfür werden verschiedene Architekturen aufgezeigt und anschließend die Schalt-Phasen-Diversity-Schaltung ausgewählt.

Die Gesamtschaltung ist als integriertes Front-End, bestehend aus drei Eingangspfaden, mit jeweils einem rauscharmen Verstärker (LNA) und einem Phasenschieber aufgebaut. Ein Leistungskoppler führt die drei entstehenden Ausgangssignale zusammen. Vor jeden der drei Eingänge des integrierten Front-Ends wird ein weiterer rauscharmer Verstärker geschaltet. Diese Verstärker sind diskret realisiert und reduzieren aufgrund ihrer Rauschzahl von 0.62 dB bei 2.33 GHz die Gesamtrauschzahl des Systems auf unter 1 dB. Ein Anteil des Front-End-Ausgangssignals wird abermals verstärkt und dem im Auto implementierten Empfänger zugeführt. Der andere Anteil wird auf eine Zwischenfrequenz von 110.6 MHz herunter gemischt und dessen Signalpegel detektiert. Die gewonnene Pegelinformation dient anschließend zur Erzeugung der Front-End-Ansteuerung.

Das Hauptaugenmerk liegt in dieser Arbeit auf den integrierten Komponenten und dem daraus resultierenden integrierten RF-Front-End. Zu diesen vollständig integrierten Einzelkomponenten gehört der zweite rauscharme Verstärker,

der die Eingangsstufe des Front-Ends darstellt und eine simulierte Postlayout-Rauschzahl von 2.06 dB bei einer Betriebsfrequenz von 2.3 GHz aufweist. Aufgrund seiner differentiellen Architektur ist seine Rückwärtsisolation mit 43.24 dB sehr hoch. Um eine konstruktive Überlagerung der Ausgangssignale der zweiten LNAs zu ermöglichen, muss anschließend die Phasenlage der Signale in einen einheitlichen Quadranten des Konstellationsdiagramms gedreht werden. Hierfür ist in jedem Pfad ein passiver 3bit-Phasenschieber implementiert. Dieser ermöglicht einen Einstellbereich zwischen 0° und 360° mit einer Schrittweite von 45° und weist eine Dämpfung zwischen 5.6 dB und 8.0 dB auf. Der nachfolgende, aktive differentielle Leistungskoppler besitzt für jeden Front-End-Eingangspfad jeweils eine Eingangsstufe, welche das Spannungssignal in ein Stromsignal konvertiert. Anschließend werden die Stromausgänge in einer gemeinsamen Last kombiniert. Die Verstärkung beträgt aufgrund des reduzierten Stromverbrauchs im schlechtesten Fall -6.64 dB. Jedoch werden durch die Rückwärtsisolation von mindestens 40.55 dB die unterschiedlichen Eingänge gut voneinander entkoppelt. Das integrierte Front-End ermöglicht, je nach Phasenschiebereinstellung und Konfiguration des Leistungskopplers, eine Verstärkung zwischen 0.2 dB und 4.0 dB bei 2.3 GHz.

Abschließend ist das Front-End als komplettes System mit den zusätzlichen diskreten Komponenten zusammengefügt und in einem Feldtest validiert worden. Dabei wurden Signale eines geostationären Satelliten mit einer Dauer von 289.6 s auf einer Teststrecke unter dichtem Laubwerk mittels zweier Einzelantennen aufgenommen. Die geringste Audioausfalldauer bei einem Einzelantennenbetrieb beträgt 29.8 s. Durch die vorgestellte Diversity-Architektur mit einem Betrieb von zwei aktiven Eingangspfaden konnte dieser Wert auf 4.1 s reduziert werden, wodurch eine Erhöhung der Tonverfügbarkeit von 89.8% auf 98.6% erzielt wurde.

Abstract

The described antenna diversity system is designed for the reception of digital satellite radio signals. Furthermore it is highly integrated in a 150 nm CMOS technology, since it is aimed to be a miniaturised stand-alone component of an automotive radio receiver. Its operating frequency range covers the SDARS band of the American satellite radio service between 2.320 GHz and 2.345 GHz as well as the prospective European service using the frequency band between 2.170 GHz bis 2.220 GHz.

The broadcasted signals of the digital satellite radio suffer from level drops caused by fast and slow fading effects due to multipath propagation. Hence, this thesis implements an integrated diversity receiver architecture to improve the signal quality and reduce audio muting. Different solutions for this are presented and the scan-phase antenna diversity approach was chosen and developed as integrated circuit (IC).

This front-end IC contains three input paths, each including a low noise amplifier (LNA) and a phase shifter. The output signals of the three paths are summed by a power combiner stage. In addition, another discrete LNA with a noise figure of 0.62 dB at 2.33 GHz is mounted at each input of the front-end IC. This reduces the total noise figure of the diversity system to a value of less than 1 dB. The front-end output is split into two parts. One is amplified again and fed to the automotive radio receiver. The other part gets down-converted to an intermediate frequency of 110.6 MHz, where the signal level is detected. Afterwards the acquired information is used to calculate the control signals of the front-end IC.

The focus of this work lies on the design of the integrated components and the resulting complete IC. The second fully integrated LNA achieves a simulated post-layout noise figure of 2.06 dB at an operating frequency of 2.3 GHz. Its differential architecture offers a high backward isolation of minimally 43.24 dB. Afterwards, it is necessary to shift the phase of each LNA output to the same quadrant of the constellation diagram. As a consequence of this, the signals are combined in a constructive way. For this purpose, each path requires a passive

3 bit phase shifter, enabling phase settings between 0° and 360° in quantised steps of 45° . The insertion loss of the shifter is between 5.6 dB and 8.0 dB depending on the adjusted phase shift. Following this circuit, an active power combiner converts each of the phase shifter outputs to the current domain. These current signals are combined afterwards in a common load output network. Due to the current reduction implemented in this stage, the gain of the active power combiner is only -6.64 dB at worst-case. However, the backward isolation is very high with a value of at least 40.55 dB, which enables a good decoupling of the different input paths. Altogether, the integrated front-end achieves a gain between 0.2 dB and 4.0 dB depending on the setting of the phase shifters' and the power combiner's control signals.

Finally, the IC was combined with the discrete components to form a complete diversity system, which was validated in a field test on a track underneath dense foliage. The reception of a single geostationary satellite with a conventional reception system results in 29.8 s of audio mute during a 289.6 s test drive. The presented integrated front-end within the described diversity system reduces the audio mute duration to a value of 4.1 s. This leads to an improvement of the audio availability from 89.8% to 98.6% compared to single antenna applications.

Inhaltsverzeichnis

1	Digitales Satellitenradio	9
2	Stand der Technik	15
2.1	Grundlagen zur Mehrwegeausbreitung	15
2.2	Diversity-Methoden	17
2.3	Codierung und Fehlerschutz	20
2.4	Diversity-Architekturen	21
2.5	Literatur	27
3	Diversity-Gesamtsystem	29
4	Front-End-Implementierung	33
4.1	Rauscharmer Verstärker	34
4.1.1	Stand der Technik	35
4.1.2	Erste Verstärkerstufe	36
4.1.2.1	Diskrete Realisierung	36
4.1.2.2	Ausblick	37
4.1.3	Zweite Verstärkerstufe	39
4.1.3.1	Implementierung	40
4.1.3.2	IC-Messergebnisse	43
4.1.3.3	Ausblick	45
4.1.4	Literatur	47
4.2	Phasenschieber	48
4.2.1	Stand der Technik	48
4.2.2	Implementierung	55
4.2.3	IC-Messergebnisse	59
4.2.4	Ausblick	60
4.2.5	Literatur	64
4.3	Leistungskoppler	65
4.3.1	Stand der Technik	66
4.3.2	Implementierung	70
4.3.3	IC-Messergebnisse	75

4.3.4	Ausblick	77
4.3.5	Literatur	80
4.4	RF-Front-End-IC	81
4.4.1	Stand der Technik	81
4.4.2	Implementierung	82
4.4.3	IC-Messergebnisse	85
4.4.4	Ausblick	89
4.4.5	Literatur	90
5	Ergebnisse des Feldtests	93
5.1	Messungen des PCB-Aufbaus mit dem RF-Front-End-IC	93
5.2	Feldtest mit dem RF-Front-End-IC innerhalb des Gesamtsystems	95
6	Zusammenfassung und Ausblick	99
6.1	Zusammenfassung	99
6.2	Ausblick	101
	Abkürzungsverzeichnis	103
	Abbildungsverzeichnis	107
	Tabellenverzeichnis	111
	Danksagung	113
	Eigene Veröffentlichungen	114

1 Digitales Satellitenradio

Der Satellite Digital Audio Radio Service (SDARS) bezeichnet den digitalen Satellitenradiodienst in Nordamerika, bestehend aus den beiden Providern Sirius Satellite Radio und XM Satellite Radio. Die beiden Dienste bilden zusammen das sogenannte Sirius XM Radio. Zur Gewährleistung der mobilen Verfügbarkeit von digitalen Radio ist der SDARS-Betrieb in den Vereinigten Staaten modular aufgebaut. Ein Beispiel für einen solchen modularen Aufbau zur Realisierung einer flächendeckenden Verfügbarkeit von digitalen Satellitenradios ist in Abbildung 1.1 veranschaulicht.

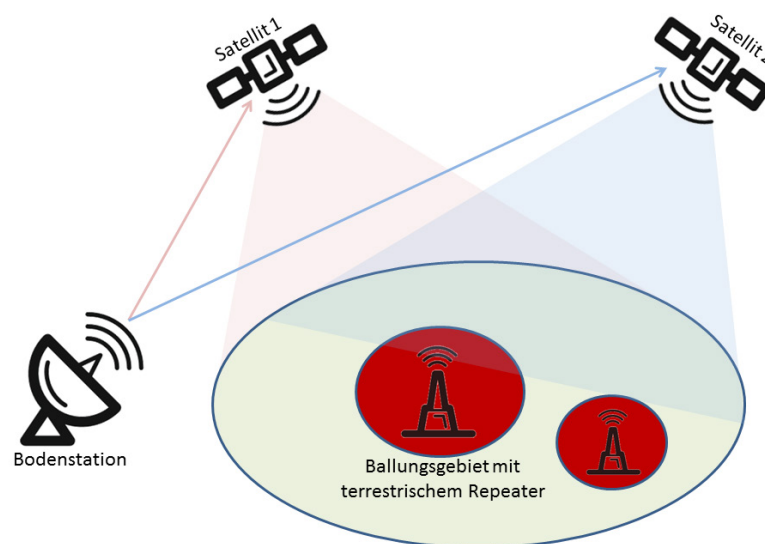


Abbildung 1.1: Beispiel für die Funkabdeckung mit digitalem Satellitenradio von urbanen Räumen und ländlichen Gebieten [1]

Mittels Bodenstation werden die Audiodaten der verschiedenen Sender und Kanäle an die Satelliten übertragen. Diese können dann flächendeckend das in

Abbildung 1.1 umrandete Gebiet versorgen. Um Mehrwegeeffekte zu vermeiden und die Signalqualität zu erhöhen werden bei ausreichender Nutzeranzahl, wie zum Beispiel in Ballungszentren, zusätzlich terrestrische Repeater eingesetzt. Diese zusätzlichen Unterstützungssender verbessern die Empfangsqualität in störungsanfälligen Umgebungen und realisieren ein modular aufgebautes Sendesystem. Dabei wird zum einen der direktem Empfang von digitalem Satellitenradio und zum anderen der Empfang mittels eines terrestrischen Senders bereit gestellt, wodurch sich mehrere Empfangsszenarien aus der Kombination einzelner Sendesignale mit einem dominanten Repeater- oder Satellitensignal ergeben.

Bei der Satellitenübertragung verwenden die beiden Provider Sirius und XM unterschiedliche Techniken und Frequenzbereiche. Das gesamte SDARS-Frequenzband umfasst einen Bereich von 2320.0 MHz bis 2345.0 MHz. Das untere Teilband (12.5 MHz) wird dabei von Sirius genutzt, wohingegen der obere Abschnitt (12.5 MHz) von XM belegt wird. Eine Übersicht des SDARS-Frequenzbandes findet sich in der Abbildung 1.2.

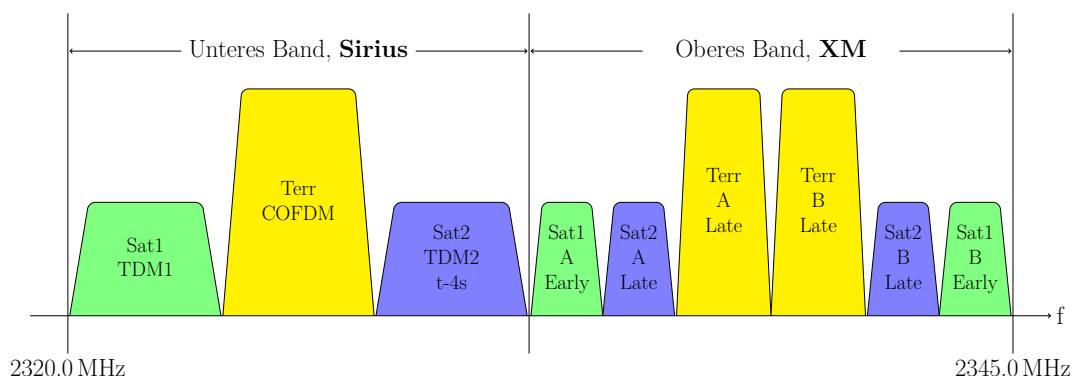


Abbildung 1.2: Sirius XM Radio S-Band Frequenzplan [1, 2]

Die Kommunikation bzw. das Übertragen von digitalem Satellitenradio erfolgt bei Sirius Satellite Radio immer durch zwei Satelliten (Sat1, Sat2). Beide Satelliten stellen den Nutzern eine große Anzahl an Kanälen zur Verfügung. Diese Kanäle werden durch Zeitmultiplex (Time Division Multiplex, TDM) getrennt. Die Satelliten übertragen die identischen Quadrature-Phase-Shift-Keying (QPSK) modulierten Nutzdaten mit einer Bandbreite von 4 MHz, jedoch unterscheiden sich die beiden Sendesignale in ihrer Trägerfrequenz. Darüber hinaus wird das Signal des zweiten Satelliten Sat2 mit der höheren Trägerfrequenz zusätzlich vier Sekunden zeitversetzt gesendet. Die Kommunikation zwischen Bodenstation und den Satelliten wird auf einer Trägerfrequenz

von 7.1 GHz durchgeführt. Ergänzend wird das Satellitensignal durch terrestrische Sender unterstützt. Diese Sender verwenden ein Codiertes Orthogonales Frequenzmultiplexverfahren (COFDM) mit 1000 Trägersignalen und einer Gesamtbandbreite von 4 MHz. Die Nutzdaten sind dabei mit einer differentiellen QPSK moduliert. Das Sirius-Übertragungssystem realisiert eine Übertragungsrate von ungefähr 4.4 MBit/s und stellt mehr als 130 digitale Audiokanäle bereit. Durch weitere hierarchische Modulationstechniken, kombiniert mit einer verbesserten Kanalkodierung, konnte diese Übertragungsrate nochmals um 1 MBit/s erhöht werden und somit das Produktspektrum um mobile Videoübertragung und einen Datenservice erweitert werden. [1, 3]

Die Übertragung des XM Satellite Radio Dienstes ist, wie in Abbildung 1.2 zu sehen im Vergleich zu Sirius Satellite Radio, unterschiedlich realisiert. Die Satellitenübertragung wird ebenfalls immer durch zwei Satelliten realisiert, jedoch besteht bei XM Satellite Radio die Gesamtbandbreite der Satellitenübertragung aus zwei Teilbereichen (A und B). Das heißt, der Satellit Sat1 sendet die TDM-unterteilten und QPSK-modulierten Daten aufgeteilt in ein Signal mit einem niedrigen Träger (A) und in ein Signal mit einer höheren Trägerfrequenz (B) mit jeweils 1.9 MHz Bandbreite aus. Damit teilt sich die Gesamtbandbreite des Systems je zur Hälfte auf die Teilspektren A und B des ersten Satelliten auf. Dies wird ebenso bei dem zeitversetzt übertragenden Satelliten Sat2 und bei den terrestrischen Sendern implementiert. Zusätzlich verwenden die zwei Satelliten eine unterschiedliche Kanalkodierung und ein abweichendes Interleaving-Schema. Damit übertragen beide Satelliten die identische Information bei veränderter Kanalkodierung, wodurch eine niedrigere Störanfälligkeit der Übertragung realisiert wird. Analog zu Sirius verwendet der terrestrische Repeater eine COFDM als Modulation, jedoch setzt sich hier die Gesamtbandbreite aus zwei Teilbandbreiten von jeweils 2.5 MHz zusammen. Zur weiteren Verbesserung der Übertragungsrate wird wiederum hierarchisch die QPSK-Modulation um eine erweiterte Modulation ergänzt. [1, 2]

Zur Übertragung verwendet Sirius Satellite Radio insgesamt drei Satelliten, wohingegen XM Satellite Radio den digitalen Satellitenradiodienst mit lediglich zwei Satelliten betreibt. Die Bodenspur der insgesamt fünf Satelliten ist in Abbildung 1.3 dargestellt.

Die Sirius-Satelliten verwenden eine hochgradig elliptische Umlaufbahn (HEO). Dadurch ist eine langsame Umlaufgeschwindigkeit über dem Empfangsgebiet sichergestellt. Jeder Satellit benötigt jeweils 16 Stunden zum Durchlaufen des Empfangsgebiets. Da immer zwei Satelliten gleichzeitig senden sollen, sind sie um 120° RAAN (Knotenlänge einer Umlaufbahn) bzw. 8 Stunden versetzt. Die restlichen 8 Stunden befindet sich jeweils ein Satellit südlich des Äquators und verbleibt inaktiv. [3, 4]

XM Satellite Radio verwendet einen geostationären Orbit (GEO). Innerhalb dieser Umlaufbahn verbleiben die beiden Satelliten auf einer vom Boden betrachteten festen Position. Diese befindet sich über der östlichen bzw. westlichen Hälfte Nordamerikas auf dem 85. bzw. 115. westlichen Längengrad. [1]

Neben dem amerikanischen digitalen Satellitenradio befindet sich derzeit ein europäisches digitales Satellitenradio im Frequenzbereich von 2170.0 MHz bis 2200.0 MHz mit zwei Teilbändern von jeweils 15 MHz im Aufbau. [5]

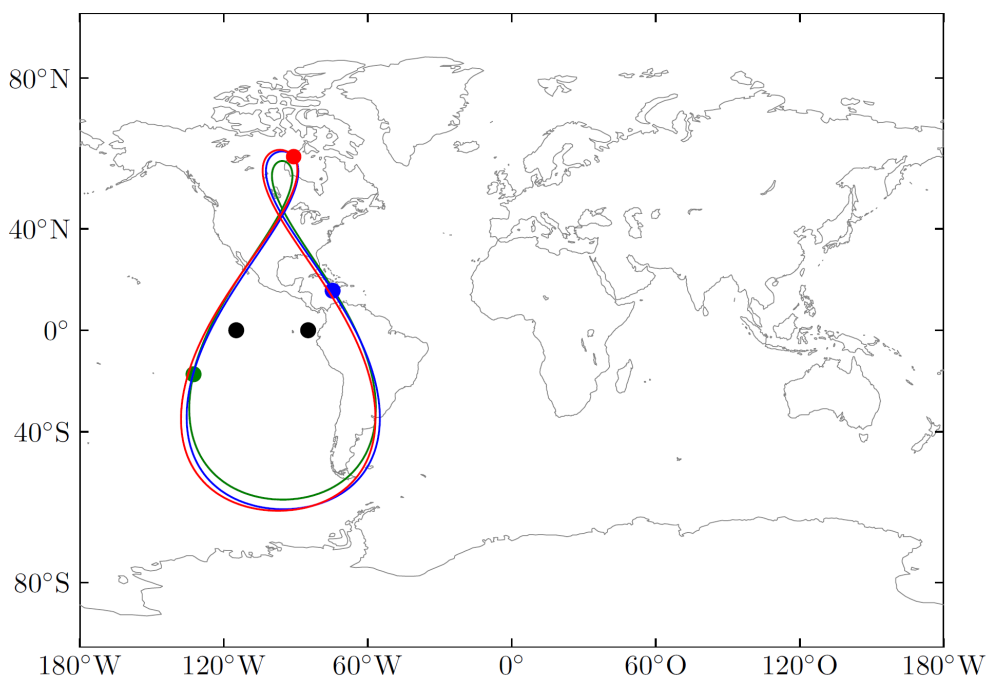


Abbildung 1.3: Bodenspur der SDARS-Satelliten [4]; Sirius: HEO, grün, blau, rot; XM: GEO, schwarz

Literatur

- [1] S. DiPierro, R. Akturan, and R. Michalski, “Sirius XM Satellite Radio System Overview and Services,” in *5th Advanced Satellite Multimedia Systems Conference (ASMa) and the 11th Signal Processing for Space Communications Workshop (SPSC), 2010*, pp. 506–511, Sept 2010.

- [2] S. Senega, *Mehrdienstfähiges Antennendiversity für den mobilen Satellitenrundfunkempfang*. Dissertation, Universität der Bundeswehr München, 2012.
- [3] R. Briskman and R. Prevaux, “S-DARS broadcast from inclined, elliptical orbits,” *Acta Astronautica*, vol. 54, pp. 503–518, April 2004.
- [4] D. Müller, *Kompakte Diversity-Antennen für den mobilen Empfang von Satellitensignalen*. Dissertation, Universität der Bundeswehr München, 2010.
- [5] V. Reding, “COMMISSION DECISION of 14 February 2007 on the harmonised use of radio spectrum in the 2 GHz frequency bands for the implementation of systems providing mobile satellite services,” in *Official Journal of the European Union L 43.C(2007) 409*, pp. 32–34, Feb 2007.

2 Stand der Technik

In diesem Kapitel wird der Stand der Technik im Bereich Diversity-Architekturen beschrieben. Dabei wird speziell der Einsatz zur Verbesserung der Empfangsqualität von digitalen Satellitenradios erörtert. Ein typisches Szenarium bei Satellitenübertragung soll als Grundlage für die anschließenden Betrachtungen der Diversity-Methoden und Architekturen dienen. Anhand dieses Beispiels sollen mehrere mögliche physikalischen Wellenausbreitungserscheinungen verdeutlicht und die daraus entstehenden Ausbreitungswege veranschaulicht werden. Aus unterschiedlichen Ausbreitungswegen resultieren unterschiedlich starke und verzögerte Komponenten, welche durch destruktive Überlagerung eine für physikalische Wellenausbreitungserscheinungen charakteristische Fehlerquelle darstellen. Im weiteren Verlauf wird auf die zwei typischen Fehlerquellen, Fast Fading und Slow Fading, eingegangen.

Danach werden die verschiedenen Diversity-Methoden, die sendeseitig bei digitalen Satellitenradiodiensten, wie im Sirius-XM-Satellitenradiosystem implementiert, beschrieben.

Zusätzlich zu den Diversity-Ansätzen wird die Übertragungsqualität durch Redundanz in Form von Codierung der Sendesignale verbessert. Auf diesen Fehler-schutz und die damit zusammenhängende Auswirkung auf die Übertragungsrate wird in einem gesonderten Abschnitt erörtert.

Abschließend werden unterschiedliche empfangsseitige Diversity-Architekturen vorgestellt und bewertet. Diese Architekturen bilden die Grundlage für das in dieser Arbeit präsentierte Gesamtsystem mit dem integrierten RF-Front-End.

2.1 Grundlagen zur Mehrwegeausbreitung

In Abbildung 2.1 ist ein typisches Szenarium bei der Übertragung von satellitengestützten Signalübertragungen dargestellt.

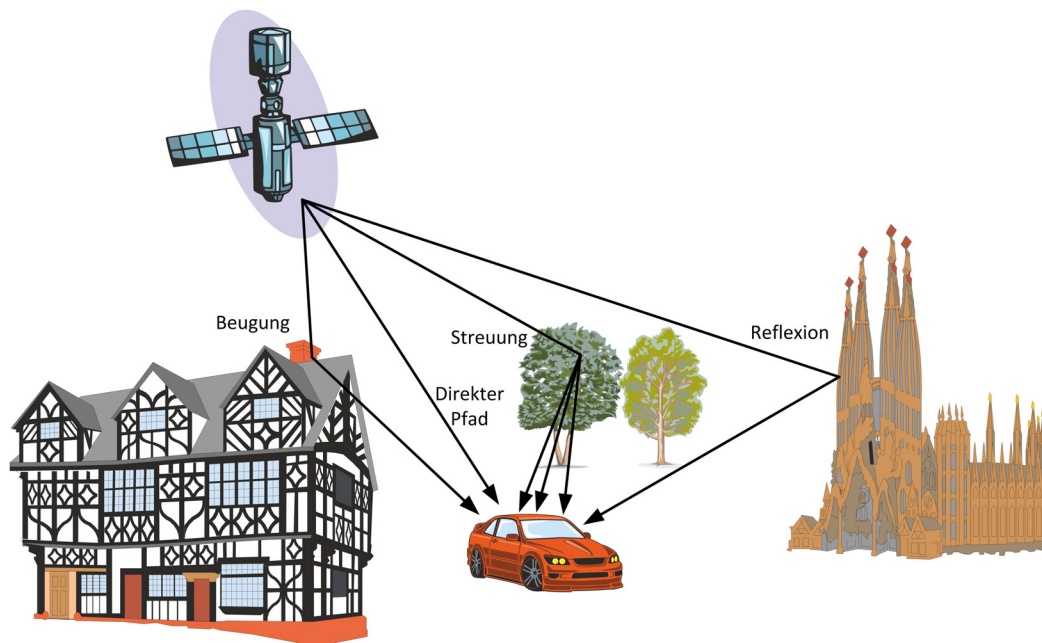


Abbildung 2.1: Typisches Szenario bei Satellitenübertragung

Die Grafik zeigt verschiedene physikalische Wellenausbreitungserscheinungen. Zum einen ist eine direkte Verbindung zwischen Sender und Empfänger (hier das Auto) zu erkennen. Diese weist den höchsten Signalpegel und die niedrigste Signallaufzeit auf und wird Line-of-Sight-Verbindung genannt. Zum anderen empfängt das Autoradio neben der direkten Sichtverbindung noch weitere Signalkomponenten. Diese werden durch Phänomene wie Reflexion, Brechung, Beugung, Streuung und Dämpfung an Gegenständen und Objekten, wie zum Beispiel in Häuserschluchten oder stark bewachsenen Alleen hervorgerufen. Dadurch setzt sich das Signal aus mehreren indirekten Non-Line-of-Sight-Komponenten und unter Umständen aus einer Line-of-Sight-Komponente zusammen. Diese einzelnen Wellen können sich je nach Verzögerung bzw. Phasenlage konstruktiv oder destruktiv überlagern. In Szenarien ohne direkte Sichtverbindung zwischen Sender und Empfänger kommt es zu einer Rayleigh-verteilter Amplituden- und Phasenstatistik. Andernfalls liegt bei einer zusätzlichen dominanten Sichtverbindung eine sogenannte Rice-Verteilung vor.

Da die Art der Überlagerung abhängig von der Phasendifferenz der einzelnen Anteile ist, ist die gesamte Übertragungsfunktion frequenzabhängig. Zusätzlich liegen im Beispiel aus Abbildung 2.1 noch weitere Abhängigkeiten vor. Unter anderem kann es mit der Zeit zu einer Veränderung des inhomogenen Übertragungskanal kommen. Eine Bewegung des Empfängers bzw. des Autos kann beispielsweise zu weiteren Veränderungen des Kanals führen. Dadurch ergibt sich sowohl eine zeitliche als auch eine räumliche Abhängigkeit der Übertragungsfunktion. Diese Einflüsse führen bei Orts- oder Frequenzwechsel zu stär-

ken Signalpegeleinbrüchen. Die stark schwankenden Empfangsamplituden sind damit zeitlich abhängig und werden als Fading bzw. Schwund bezeichnet.

Hierbei wird zwischen zwei verschiedenen Arten von Fading unterschieden. Das sogenannte Fast Fading beschreibt zeitlich kurze, jedoch sehr starke Signaleinbrüche. Diese Einbrüche werden durch destruktive Überlagerung von Mehrwegesignalen erzeugt und können durch ein zeitlich variierendes oder örtlich versetztes Erfassen des Sendesignals ausgeglichen werden.

Die zweite Schwundart ist als Slow Fading bekannt. Dieser Effekt wird nicht durch Mehrwegeausbreitung verursacht und somit liegen hierbei weniger tiefe Signaleinbrüche vor. Jedoch kommt es zu einer zeitlich längeren Schwankung des Mittelwertes des Signals. Dies wird durch Abschattung verursacht und tritt im Fall der Satellitenkommunikation beim Durchfahren von Tunneln, Häuserschluchten und stark bewachsenen Alleen auf. Die Abschattung führt zu deutlich höheren Pfadverlusten und damit zu einem im Mittelwert deutlich niedrigeren Empfangspegel.

2.2 Diversity-Methoden

Zur Reduzierung von Fading-Störungen kann man durch Hinzufügen von Redundanz am Sender die Audioverfügbarkeit des digitalen Satellitenradios erhöhen. Dies lässt sich realisieren, indem man die Übertragung um weitere Kanäle erweitern. Diese Technik wird als Diversity bezeichnet und ist in verschiedenen Ausführungen in Kommunikationssystemen implementiert.

- Frequenz-Diversity
- Zeit-Diversity
- Raum-Diversity
- Winkel-Diversity
- Polarisations-Diversity

Im Folgenden soll dabei auf die unterschiedlichen Diversity-Methoden eingegangen werden und speziell ihre sendeseitige Realisierung innerhalb der digitalen Satellitenradioübertragung aufgezeigt werden.

Frequenz-Diversity

Frequenz-Diversity basiert auf verschiedenen Sendefrequenzen. Dabei wird der identische Datensatz auf zwei oder mehrere Frequenzbänder übertragen. Durch diese Redundanz sinkt die spektrale Effizienz der Übertragung, jedoch werden durch diesen Ansatz mehrere frequenzabhängige Übertragungskanäle bereitgestellt. Dadurch können Störungen durch Fast Fading-Einbrüche eliminiert werden. Die Störeinflüsse beider Kanäle sind statistisch unabhängig, weshalb mit großer Wahrscheinlichkeit nur auf einem der beiden frequenzverschobenen Übertragungskanälen ein Fast Fading-Pegeleinbruch auftritt und somit der andere Kanal störungsfrei bleibt.

Bei den verschiedenen SDARS-Diensten ist diese Technik sendeseitig implementiert. Bei dem Sirius Satellite Radio-Dienst übertragen zu jeder Zeit zwei Satelliten auf jeweils unterschiedlichen Frequenzen, und realisieren damit Frequenz-Diversity. Der digitale Satellitenradiodienst XM Satellite Radio stellt, ebenso wie Sirius Satellite Radio, immer zwei Satelliten zur Übertragung bereit. Hier sendet jedoch jeder Satellit auf zwei verschiedenen Frequenzen. Somit stehen insgesamt vier unterschiedliche Trägerfrequenzen und deshalb auch vier statistisch unabhängige Übertragungskanäle zur Verfügung. [1]

Zeit-Diversity

Zeit-Diversity nutzt die zeitliche Veränderung des Übertragungskanals aus. Dadurch können hauptsächlich Slow Fading-Störungen reduziert werden. Bei Fast Fading treten zeitlich kurze Signalausfälle auf, was eine schnelle Reaktion des Empfängers voraussetzt. Das durch Abschattung verursachte Slow Fading kann hingegen wirkungsvoller durch Zeit-Diversity kompensiert werden. Dabei werden identische Daten zusätzlich erneut zeitlich um Δt versetzt gesendet. Tritt zum Zeitpunkt t_0 eine Slow Fading-Störung durch Abschattung auf, kann der Empfänger dennoch die Daten weiterverarbeiten und dabei den identischen Datensatz zum Zeitpunkt $t_0 + \Delta t$ verwenden. Übersteigt die Störzeit den zeitlichen Versatz Δt , so weisen beide Empfangssignale einen zu geringen Signalpegel auf und es kommt trotz Zeit-Diversity zu einem Übertragungsausfall. Auch hier ist anzumerken, dass durch Einführung von Zeit-Diversity die spektrale Effizienz der Übertragung abnimmt.

Sowohl Sirius Satellite Radio als auch XM Satellite Radio verwenden Zeit-Diversity. Hierbei sind jeweils die Übertragungen mittels der zwei unterschiedlichen Satelliten um die Zeit $\Delta t = 4 \text{ s}$ versetzt. Dadurch kann eine Abschattung des Empfängers, zum Beispiel beim Unterfahren einer Brücke oder Durchfahren einer Häuserschlucht, kompensiert werden. Übersteigt der zeitliche Slow Fading-

Einbruch den vier Sekunden Zeitpuffer zwischen den beiden Übertragungen, kommt es dennoch zu einem Tonausfall des digitalen Satellitenradios. [1]

Raum-Diversity

Eine weitere Diversity-Methode stellt das sogenannte Raum-Diversity dar. Dabei wird ausgenutzt, dass sich durch Veränderung des Abstands zwischen Sender und Empfänger unterschiedliche, statistisch unabhängige Übertragungskanäle ausbilden. Zum Beispiel kann durch zwei versetzte Empfangsantennen Raum-Diversity am Empfänger realisiert werden. Fast Fading-Effekte können dabei durch einen sehr geringen räumlichen Versatz der Antennen kompensiert werden. Dafür sollten die Antennen im Bereich der Wellenlänge λ versetzt positioniert werden. Dies wird auch als Micro-Diversity bezeichnet. Im Gegensatz dazu muss der Versatz zur Kompensation von Slow Fading-Einbrüchen deutlich größer sein. Hier spricht man deshalb von Macro-Diversity.

Bei der Übertragung von digitalem Satellitenradio wird der Raum-Diversity Ansatz von den verschiedenen Diensten durch Übertragung mittels mehrerer Satelliten sendeseitig realisiert. Da sich die beiden sendenden Satelliten auf unterschiedlichen Orbitalpositionen befinden, ergeben sich damit verbunden unterschiedliche Abstände zwischen dem jeweiligen Sender und dem Empfänger. [2]

Winkel-Diversity

Winkel-Diversity ist mit Raum-Diversity vergleichbar. Dabei wird das identische Übertragungssignal mittels einer Richtantenne aus verschiedenen Raumrichtungen bzw. Winkeln empfangen. Durch die Inhomogenität des Übertragungskanals ergeben sich unterschiedliche Übertragungscharakteristika für das jeweilige Empfangssignal. Somit ist die Wahrscheinlichkeit für den Empfang zweier gleichzeitig durch Fast Fading beeinträchtigter Signale gering. Zusätzlich kann durch die unterschiedlichen Empfangsrichtungen ein Blockieren des Übertragungsweges durch Hindernisse vermieden werden.

Dieser Ansatz wird durch die unterschiedlichen Orbitalpositionen der Satelliten beim Übertragen von digitalen Radiosignalen realisiert. Durch die versetzten Positionen der Sender ergeben sich für dem Empfänger am Auto unterschiedliche Einfallswinkel des Line-of-Sight-Satellitenradiosignals. [3]

Polarisations-Diversity

Polarisations-Diversity wird durch Aussenden unterschiedlich polarisierter Signale realisiert. Diese Diversity-Methode ist jedoch nur eingeschränkt verwendbar. Aufgrund von nur zwei vorhandenen Polarisationsrichtungen (horizontal und vertikal) ist eine Realisierung eines Diversity-Systems mit lediglich zwei unterschiedlichen Übertragungskanälen möglich. Diese beiden Übertragungskanäle sind jedoch statistisch unabhängig, da bei Mehrwegeausbreitung das Übertragungssignal, abhängig von der Polarisationsrichtung, unterschiedlich beeinflusst wird.

Darüber hinaus kann es jedoch bei Reflexion oder Beugung an einem Hindernis zu einer sogenannten Depolarisation kommen. Das heißt die Polarisation einer elektromagnetischen Welle verändert sich [4]. Dieser Effekt wirkt sich negativ auf das Polarisations-Diversity auf und reduziert dessen Diversity-Effizienz.

Diversity mit Hilfe der zwei verschiedenen Polarisationsrichtungen wird weder beim Sirius Satellite Radio, noch beim XM Satellite Radio eingesetzt.

2.3 Codierung und Fehlerschutz

Zusätzlich zum Schutz gegen Übertragungsstörungen durch die vorgestellten Diversity-Methoden ist in den übertragenen digitalen Signalen ein codierter Fehlerschutz implementiert. Dabei wird das zu übertragende Nutzsignal durch Hinzufügen von Redundanz kodiert. Durch Quellcodierung werden die Daten auf die wesentlichen Informationen reduziert und anschließend mittels Kanalcodierung durch zusätzliches Hinzufügen von redundanten Bits um einen Fehlerschutz bzw. eine Fehlerkorrektur erweitert. Mittels dieser Signalkodierung wird ein sogenannter Vorwärtsfehlerschutz (Forward Error Correction, FEC) realisiert. [5, 6]

Im Falle der digitalen Übertragung von Satellitenradio werden die uncodierten Nachrichtenbits durch einen Block- und einen Faltungscodierung ergänzt. Dadurch lassen sich sowohl Fehler eindeutig erkennen als auch korrigieren. Zusätzlich wird die Kanalcodierung durch Interleaving der Sendesequenz verbessert. [1]

Die Codierung besteht dabei aus einem verketteten Code, zum Beispiel mit einem äußeren Blockcode und einem inneren Faltungscodierung. Der Faltungscodierung kann speziell verteilte Fehler detektieren und korrigieren, wohingegen der Blockcode bei Bündelfehlern wirksamer ist. Bündelfehler sind aufeinanderfolgende

Bitfehler und werden unter anderem durch Informationsverlust, wie bei kurzzeitigen Fast Fading-Pegeleinbrüchen des Empfangssignals, verursacht. Der Blockcode wird mittels einer Reed-Solomon-Generatormatrix erzeugt [1]. Die Symbolreihenfolge des resultierenden fehlergeschützten Signals wird nach der Kanalcodierung zusätzlich durch einen Interleaver umgestellt. Dadurch wird wiederum die Fehleranfälligkeit gegenüber Bündelfehler minimiert. Abbildung 2.2 veranschaulicht diese Änderung der Symbolreihenfolge.

Block Interleaver:	$N = 6$ Spalten			Ausleserichtung \longrightarrow		
$M = 6$ Zeilen	1	5	9	13	17	21
	2	6	10	14	18	22
	3	7	11	15	19	23
	4	8	12	16	20	24

Abbildung 2.2: Block Interleaver-Sendefolge [7]

Durch Interleaving resultieren Bündelfehler der Länge $l \leq N$ in einem Einzelfehler pro Übertragungsblock. Längere Bündelfehler $l = bN$ wirken sich als b Übertragungsfehler pro Block aus. Wohingegen periodische Fehler im Abstand von N Symbolen einen Blockfehler erzeugen. [7]

Am Empfänger muss die im Sender vorgenommene Codierung vor der Auswertung des Informationssignal wieder rückgängig gemacht werden. Hierfür wird zuerst die Reihenfolge des Empfangssignal mittels Deinterleaver auf die ursprüngliche Symbolfolge des Nachrichtensignals zurück sortiert. Anschließend muss der Blockcode mit der zur Reed-Solomon-Generatormatrix korrespondierenden Kontrollmatrix decodiert werden. Mit dem hierbei resultierenden Syndromvektor können die detektierten Bitfehler korrigiert werden. Abschließend wird der Faltungscodiercode decodiert und weitere Fehler detektiert sowie automatisch korrigiert. Aufgrund der aufwendigen Decodierung sind in jedem digitalen Autoradioempfänger mehrere FEC-Decoder und ein zusätzlicher Deinterleaver implementiert.

2.4 Diversity-Architekturen

Zur Ausnutzung der Vorteile einer Diversity-Übertragung kann auch empfangsseitig eine Diversity-Architektur implementiert werden. Dabei wird das Signal über mehrere Antennenpfade empfangen und anschließend ausgewählt

bzw. kombiniert. In diesem Abschnitt werden hierfür die folgenden Diversity-Architekturen vorgestellt.

- Schalt-Diversity (Switched bzw. Selection Combining)
- Phasen-Diversity (Equal-Gain Combining)
- Maximum-Ratio-Combining Diversity
- Schalt-Phasen-Diversity (Kombination aus Switched und Equal-Gain Combining)

Die Nomenklatur lehnt sich dabei an den Benennungen aus [3] und [7] an.

Beim empfangsseitigen Diversity wird ausgenutzt, dass die Wahrscheinlichkeit eines gleichzeitigen Fading-Pegeleinbruchs an allen unkorrelierten Antenneneingängen sehr gering ist. Nimmt man zum Beispiel eine Wahrscheinlichkeit von $\rho = 10\%$ für einen Einbruch an einer Einzelantenne an, so ergibt sich für ein Drei-Antennen-System eine Wahrscheinlichkeit von $\rho_{ges} = (10\%)^3 = 0.1\%$ für einen Pegelinbruch aller drei Empfangssignale. [8]

Schalt-Diversity

Als Schalt-Diversity wird eine Architektur bezeichnet, die zwischen den verschiedenen Eingangssignalen schaltet. Dabei gibt es grundsätzlich zwei Möglichkeiten. Falls erst auf einen anderen Antenneneingang umgeschaltet wird, wenn ein Pegelinbruch des aktuellen Signals eine bestimmte Schwelle unterschreitet, spricht man von Switched Combining. Wohingegen die Selection Combining-Architektur zu jederzeit den Antenneneingang mit dem höchsten Signalpegel zuschaltet.

Eine schematische Darstellung der Switched Combining Architektur wird in Abbildung 2.3 aufgezeigt.

Das jeweilige Empfangssignal wird bei dieser Architektur mit einem rauscharmen Verstärker verstärkt. Dadurch kann die Gesamtrauschzahl des Systems minimiert werden. Anschließend erfolgt die Auswahl des Empfangspfades mit nachfolgender Weiterverarbeitung im Empfänger (RX). Dabei wird eine Pegeldetektion des ausgewählten Signals im Empfänger durchgeführt. Diese Pegeldetektion erfolgt im Normalfall auf einer heruntergemischten Zwischenfrequenz, wodurch eine kanalselektive Erfassung des Pegelwertes realisiert werden kann.

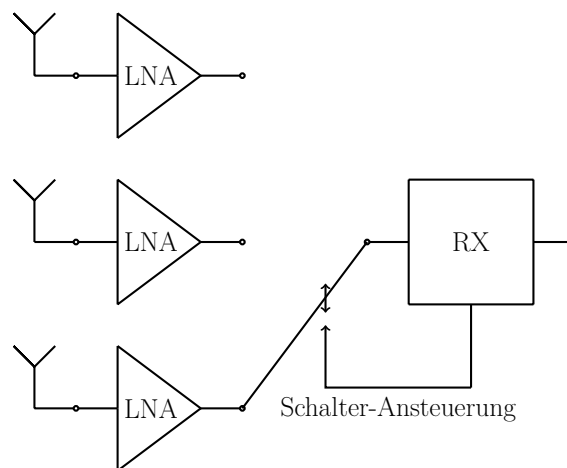


Abbildung 2.3: Schematische Darstellung der Switched Combining-Architektur

Unterschreitet dieser Pegel einen fest vorgegebenen Grenzwert, wird auf einen anderen Eingangspfad umgeschaltet.

Ein Nachteil dabei ist, dass das Umschalten zwischen den unterschiedlichen Pfaden Phasensprünge verursacht. Diese Phasensprünge bringen einen Fehler im phasen-modulierten Empfangssignal beim digitalen Satellitenradio mit sich. Zur Reduzierung dieser Fehler sind jedoch Referenzphasensymbole zur Synchronisation im digitalen Nachrichtenwort eingebettet, wodurch die Auswirkung der Phasensprünge und die damit zusammenhängenden Bitfehler minimiert werden können. [9]

Alternativ kann Schalt-Diversity auch mittels einer Selection Combining-Architektur realisiert werden. Diese Architektur ist schematisch in Abbildung 2.4 dargestellt.

Beim Selection Combining wird jeder Antennenpfad mittels einer eigenen Empfängereinheit verarbeitet. Die Pegeldetektion erfolgt anschließend auf einer Zwischenfrequenz oder im Basisband. Je nach Eingangspegel wird immer das beste Antennensignal zur Informationsgewinnung herangezogen. Dadurch steigt der schaltungstechnische Aufwand, da für jeden Pfad ein eigener Empfänger verwendet wird. Jedoch steigt damit einhergehend auch die Diversity-Effizienz bzw. die Empfangsqualität.

Eine Auswahl an Beispielen für rein diskrete Implementierungen von Schalt-Diversity für digitales Satellitenradio und ähnlichen Anwendungen finden sich in den Quellen [9, 10, 11].

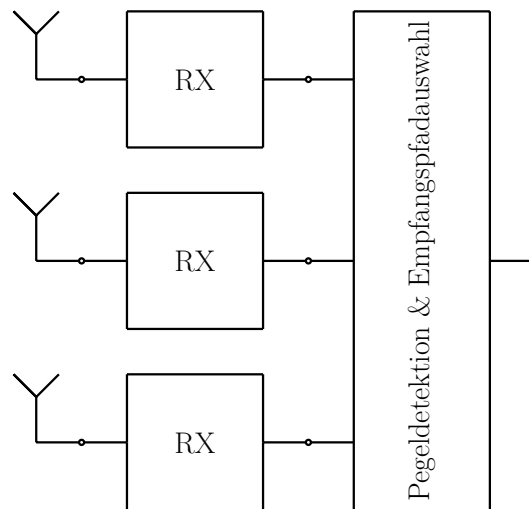


Abbildung 2.4: Schematische Darstellung der Selection Combining-Architektur

Phasen-Diversity

Das Ziel von Phasen-Diversity ist eine konstruktive Überlagerung der Eingangssignale. Dieser Ansatz wird in der Equal-Gain Combining-Architektur in Abbildung 2.5 dargestellt.

Die konstruktive Überlagerung wird dabei durch Phasenverschiebung der jeweiligen Antennensignale realisiert. Durch die Kombination der Einzelsignale wird wiederum ein ausreichend hoher Ausgangssignalpegel gewährleistet. Als Vorteil ist allerdings festzuhalten, dass durch das Vermeiden des Umschaltens zwischen den Antennen kein Phasensprung und damit kein zusätzlicher Bitfehler verursacht wird. In Abbildung 2.5 ist zu erkennen, dass die Antennensignale in einem ersten Schritt einheitlich durch einen rauscharmen Verstärker gewichtet werden. Analog zum Selection Combining benötigt jeder Eingangszweig einen eigenen Empfänger. Das Verschieben der Phase wird nach dem Empfängern auf einer Zwischenfrequenz durchgeführt. Damit lassen sich schmalbandigere Phasenschieber verwenden, wodurch die Genauigkeit der Phasenlage des Eingangssignals im verwendeten Frequenzkanal erhöht wird. Abschließend werden die drei verarbeiteten Signale phasenrichtig addiert. [12]

Maximum-Ratio-Combining Diversity

Eine weitere Implementierungsmöglichkeit bietet das Maximum-Ratio Combining. Diese Architektur ist schematisch in Abbildung 2.6 aufgezeigt.

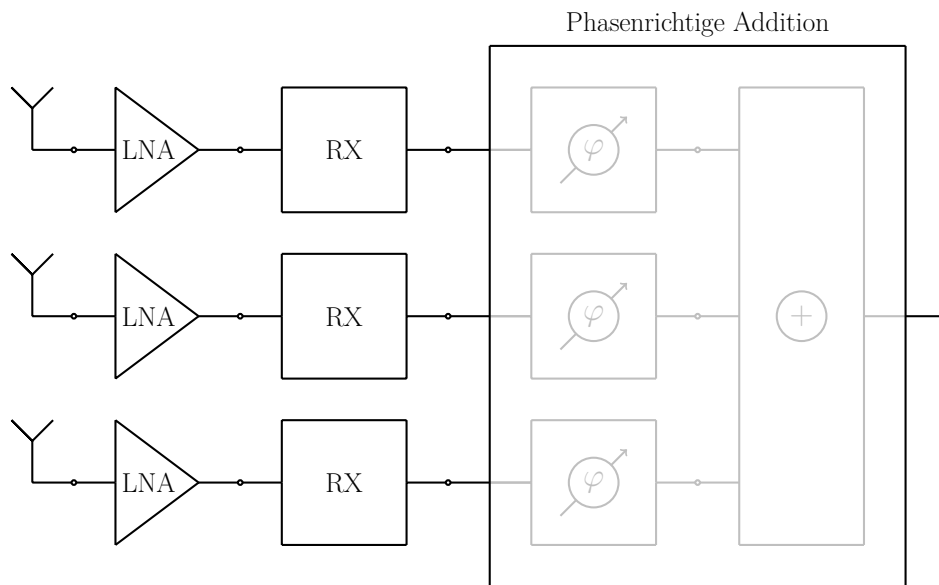


Abbildung 2.5: Schematische Darstellung der Equal-Gain Combining-Architektur

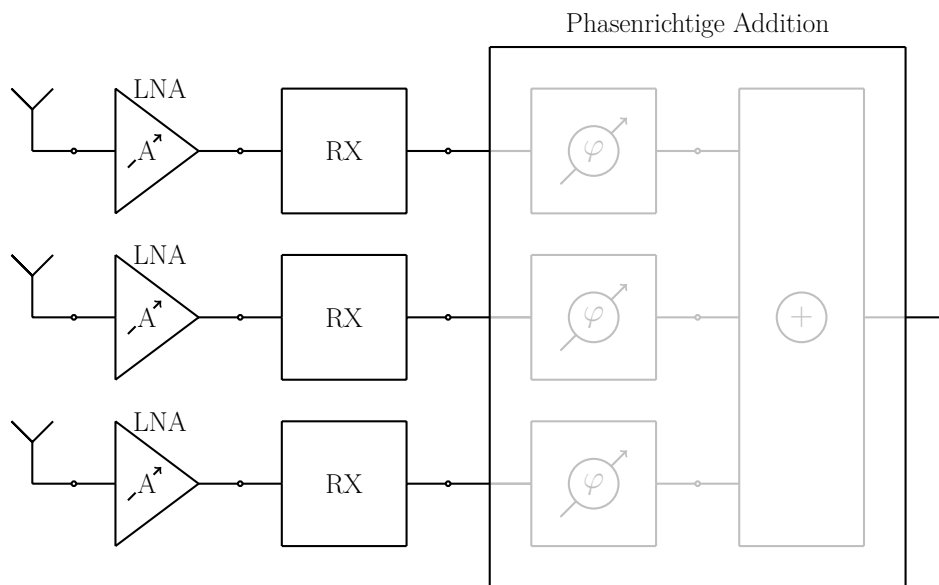


Abbildung 2.6: Schematische Darstellung der Maximum-Ratio Combining-Architektur

Sie weist eine große Ähnlichkeit zur Equal-Gain Combining-Architektur auf. Lediglich die Eingangsstufen nach den Antennen, variieren bei diesen beiden Ansätzen. Bei der Equal-Gain Combining-Architektur werden alle Pfade gleich gewichtet, wohingegen die Verstärkung der Einzelsignale beim Maximum-Ratio Combining einstellbar ist. Durch diesen zusätzlichen Freiheitsgrad ist ein um 1dB niedrigerer Signalrauschabstand (SNR), verglichen mit dem Equal-Gain Combining-Ansatz, notwendig [7]. Das Steuersignal für die Einstellung des jeweiligen Verstärkungsfaktor wird analog zum Einstellsignal für die Phasenschieber durch eine Pegeldetektion auf einer Zwischenfrequenz ermittelt. Hierfür ist eine digitale Weiterverarbeitung der Pegelinformation und ein Algorithmus zur Erzeugung der notwendigen Ansteuerung erforderlich. [12]

Schalt-Phasen-Diversity

Das Schalt-Phasen-Diversity stellt den letzten präsentierten Lösungsansatz dar und ist in Abbildung 2.7 veranschaulicht. Diese Kombination aus Switched und Equal-Gain Combining basiert auf den Referenzen [3, 11, 13, 14] und wird nachfolgend als Architektur für das Diversity-Gesamtsystem in Kapitel 3 herangezogen.

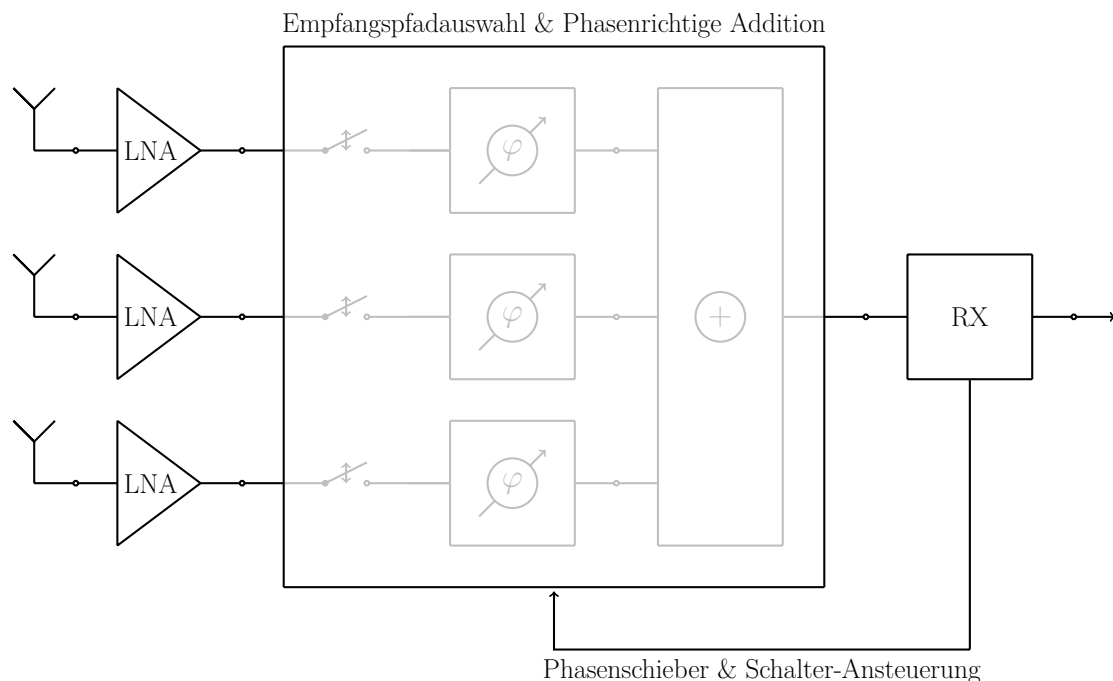


Abbildung 2.7: Schematische Darstellung einer Kombination der Switched und Equal-Gain Combining-Architektur

Die betrachtete Architektur verwendet analog zum Equal-Gain Combining-Ansatz rauscharme Verstärker mit festen Verstärkungsfaktoren als Eingangsschaltungen. Der Empfänger ist wie schon beim Switched Combining nach der Signalzusammenführung eingebaut, wodurch man Hardware einsparen und die Gesamtarchitektur miniaturisieren kann. Aufgrund der Schaltbarkeit der einzelnen Empfangspfade lässt sich im Empfänger sowohl der Pegel der Einzelpfade, als auch der Pegel des phasenrichtig kombinierten Gesamtsignals detektieren. Die Detektion findet wie schon bei den vorherigen Architekturen mit implementierten Phasenschiebern auf einer Zwischenfrequenz statt. Diese Pegelerfassung und Weiterverarbeitung der Information zur Erstellung der Phasenschieber- und Schalteransteuerung kann im Empfänger (RX) durchgeführt werden. Diese Architektur bietet jedoch zusätzlich die Möglichkeit die Pegeldetektion und anschließende Signalverarbeitung auszulagern und somit ein stand-alone Diversity-Konzept zu implementieren, welches ohne eine Modifikation des Empfängers auskommt. Dadurch lässt sich dieses System als Zusatzaufbau für schon bestehende Satellitenradioempfänger verwenden.

2.5 Literatur

- [1] S. DiPierro, R. Akturan, and R. Michalski, “Sirius XM Satellite Radio System Overview and Services,” in *5th Advanced Satellite Multimedia Systems Conference (ASMa) and the 11th Signal Processing for Space Communications Workshop (SPSC), 2010*, pp. 506–511, Sept 2010.
- [2] R. Briskman and R. Prevaux, “S-DARS broadcast from inclined, elliptical orbits,” *Acta Astronautica*, vol. 54, pp. 503–518, April 2004.
- [3] S. Senega, *Mehrdienstfähiges Antennendiversity für den mobilen Satellitenrundfunkempfang*. Dissertation, Universität der Bundeswehr München, 2012.
- [4] S. Matrosov, “Depolarization Estimates from Linear H and V Measurements with Weather Radars Operating in Simultaneous Transmission-Simultaneous Receiving Mode,” *Journal of Atmospheric and Oceanic Technology*, vol. 21, pp. 574–583, April 2004.
- [5] G. Clark and J. Cain, *Error-Correction Coding for Digital Communications*. Applications of Communications Theory, Springer US, 2013.
- [6] J. Hagenauer and E. Lutz, “Forward Error Correction Coding for Fading

- Compensation in Mobile Satellite Channels,” *IEEE Journal on Selected Areas in Communications*, vol. 5, pp. 215–225, Feb 1987.
- [7] R. Weigel, *Skript zu Systeme und Schaltungen der Übertragungstechnik*. 2015.
- [8] J. Proakis and M. Salehi, *Digital Communications*. McGraw-Hill International Edition, McGraw-Hill, 2008.
- [9] D. Barié, L. Reiter, and S. Lindenmeier, “Fast Switched Diversity for Optimization of S-Band SDARS Reception,” in *3rd European Wireless Technology Conference (EuWIT), 2010*, pp. 45–48, Sept 2010.
- [10] L. Reiter, H. Lindenmeier, J. Hopf, and R. Kronberger, “Antenna-Diversity Techniques in Cars for FM-Radio, TV and Cellular Phone,” in *29th European Microwave Conference (EuMC), 1999*, vol. 1, pp. 147–150, Oct 1999.
- [11] D. Barié, S. Senega, L. Reiter, and S. Lindenmeier, “Concept Studies of Scanning and Combined Scan/Phase Antenna Diversity Systems for SDARS,” in *German Microwave Conference (GeMIC), 2008*, pp. 1–3, March 2008.
- [12] D. G. Brennan, “Linear Diversity Combining Techniques,” *Proceedings of the IEEE*, vol. 91, pp. 331–356, Feb 2003.
- [13] S. Senega, D. J. Müller, L. M. Reiter, and S. M. Lindenmeier, “A Fast-Switching Diversity- and Beam-Forming-Circuit for S-Band Satellite Reception in Fading Scenarios,” in *European Microwave Conference (EuMC), 2010*, pp. 648–651, Sept 2010.
- [14] S. Lindenmeier, D. Barié, L. Reiter, J. Hopf, and S. Senega, “Novel Combined Scan-Phase Antenna Diversity System for SDARS,” in *IEEE International Antennas and Propagation Society Symposium, 2008*, pp. 1–4, July 2008.

3 Diversity-Gesamtsystem

Zur Erhöhung der Tonqualität und zur Reduktion der durch Fading verursachten Ausfallzeiten wird im folgenden Kapitel ein Schalt-Phasen-Diversity-System vorgestellt. Dieses System ist in [1] mit diskreten Bauelementen aufgebaut und verifiziert. In den nachfolgenden Kapiteln soll dieser Ansatz angepasst und durch Integration der Bauelemente und Schaltungsblöcke miniaturisiert werden. Ziel ist die Implementierung des Systems in ein kompaktes Dachantennenradom (40 mm x 40 mm x 15 mm). Hierfür werden hoch-integrierte Schaltkreise in einem 150 nm CMOS-Prozess entworfen und im Gesamtsystem implementiert. Das Blockschaltbild des hierfür konzipierten Diversity-Gesamtsystems ist in Abbildung 3.1 dargestellt.

Das RF-Front-End des Gesamtsystems beinhaltet drei Antenneneingänge mit jeweils einem dazugehörigen Empfangspfad. Die Eingangssignale werden durch je zwei rauscharme Verstärkerstufen (LNA) pro Pfad vorverstärkt. Dadurch wird die Rauschzahl des Diversity-Systems niedrig gehalten und der Einfluss nachfolgender Stufen reduziert. Anschließend werden die drei Antennensignale unabhängig voneinander in ihrer Phase verschoben und anschließend mittels Leistungskoppler kombiniert. Im Phasenschieber ist zusätzlich ein Schalter integriert, welcher eine Auswahl der Pfade ermöglicht, sodass sowohl alle als auch nur bestimmte Einzelpfade verwendet bzw. kombiniert werden können. Das resultierende Ausgangssignal des Front-Ends wird durch einen diskreten SAW-Filter und einen Splitter weiterverarbeitet. Ein Anteil dieses Signals wird nochmals verstärkt und über ein HF-Kabel an den Empfänger im Autoradio übergeben. Darüber hinaus wird das zweite Ausgangssignal des Splitters durch einen Mischer auf eine Zwischenfrequenz von 110.6 MHz heruntergemischt. Die Senderauswahl bzw. die Kanalselektion erfolgt über die Einstellung der Lokaloszillatorfrequenz. Diese wird durch eine fraktionale Phasenregelschleife (PLL) erzeugt und kann im laufenden Betrieb verändert werden. Nach abermaliger Filterung durch eine diskrete SAW-Struktur wird mittels einer RSSI-Schaltung (Received Signal Strength Indication) der Signalpegel detektiert. Diese Information wird durch einen Analog-Digital-Umsetzer (ADU) ins Digitale überführt. Dort erfolgt eine Weiterverarbeitung der Pegelinformation durch den Mikrocontroller. Dieser ändert ausgehend vom detektierten Signalpegel die Phasenlage

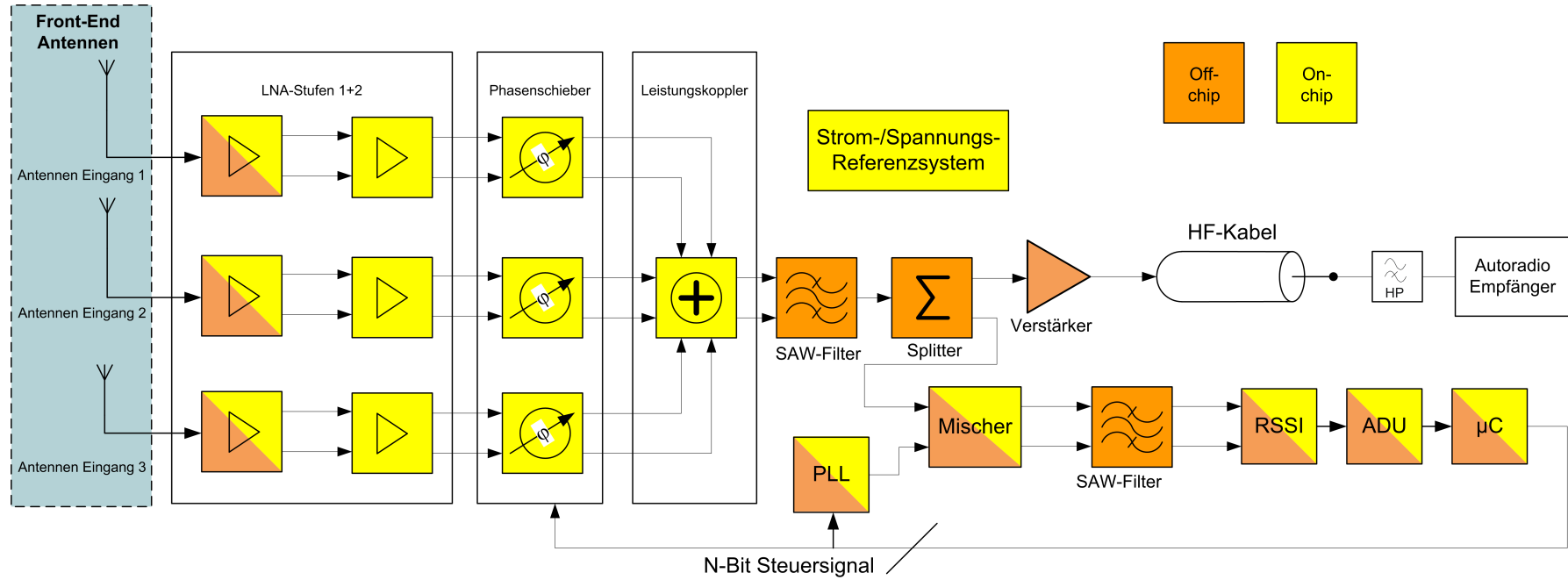


Abbildung 3.1: Blockschaltbild des Diversity-Gesamtsystems

des jeweils empfangenen Antennensignals, sodass sich alle Eingangssignale konstruktiv überlagern. Die benötigten Referenzströme und Spannungen werden in einem zentralen Referenzsystem erzeugt und den Schaltungen, wie zum Beispiel der Phasenregelschleife, dem Analog-Digital-Umsetzer, den Verstärkern und dem Leistungskoppler zugeführt.

Das RF-Front-End, bestehend aus den 2. LNA-Stufen, Phasenschiebern und dem Leistungskoppler, ist komplett integriert und wird in dem nachfolgenden Kapitel beschrieben. Für alle weiteren Schaltungen liegen sowohl integrierte Einzelentwürfe, als auch diskrete Bauelemente für den Aufbau des Diversity-Gesamtsystems, vor.

Das benötigte integrierte Referenzsystem ist in [2, 3] dargestellt und erzeugt unterschiedliche temperaturabhängige Referenzspannungen und Ströme, sowie einen temperaturunabhängigen Referenzstrom. Die Phasenregelschleife ist in [4] und [5] veröffentlicht und bildet zusammen mit dem Mischer eine weitere integrierte Komponente. Der Mischer ist sowohl als passive Variante in [6], als auch in einer aktiven Mischerarchitektur [7] verfügbar. Die Pegeldetektion erfolgt durch die RSSI-Schaltung aus [8]. Diese bildet die Eingangsstufe des 8 bit Dual-Slope Analog-Digital-Umsetzers. Die Kombination beider Schaltungsblöcke wird in [7] beschrieben. Weitere Alternative ADU-Ansätze wurden zudem in [9, 10, 11] evaluiert. Der Mikrocontroller bildet die abschließende Recheneinheit und liegt als zugekaufte IP-Komponente mit synthetisierten Layout in der 150 nm CMOS-Technologie vor.

Eine wichtige Spezifikation bei der Festlegung der Systemarchitektur und der Implementierung der Einzelkomponenten ist der Gesamtstromverbrauch des Systems. Um ein autarkes Mehrantennenempfangssystem zu realisieren, bietet sich eine Phantomspeisung des Diversity-Gesamtsystems an. Dies setzt jedoch die Einhaltung des maximalen, durch den Auto-Empfänger über das HF-Kabel an die Antenne geführten Stroms voraus. Bei Sirius beträgt diese Strombegrenzung 100 mA und bei XM 250 mA. Durch die Phantomspeisung wird eine Versorgungsspannung von 3.3 V bzw. 5 V mit einer Toleranz von ± 0.3 V bereitgestellt. [12]

Darüber hinaus soll das Gesamtsystem neben dem Betrieb im SDARS-Band von 2.320 GHz bis 2.345 GHz zusätzlich den Frequenzbereich eines geplanten europäischen Satellitenradios von 2.170 GHz bis 2.200 GHz abdecken können.

Literatur

- [1] S. Senega, *Mehrdienstfähiges Antennendiversity für den mobilen Satellitenrundfunkempfang*. Dissertation, Universität der Bundeswehr München, 2012.
- [2] C. Söll, *Entwurf energieeffizienter integrierter Referenzsysteme*. Masterarbeit, Universität Erlangen-Nürnberg, 2013.
- [3] C. Soell, A. Baenisch, J. Roeber, L. Shi, and R. Weigel, “A Multi-Functional Reconfigurable Low-Power Ultra-High PSRR CMOS Reference-System,” in *11th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), 2015*, pp. 220–223, June 2015.
- [4] J. Röber, *Design of Frequency Synthesizer Components*. Masterarbeit, Universität Erlangen-Nürnberg, 2013.
- [5] J. Roeber, A. Baenisch, T. Ussmueller, G. Fischer, and R. Weigel, “Frequency Synthesizer for Digital Satellite Radio Receiving Systems,” in *IEEE International Wireless Symposium (IWS), 2014*, pp. 1–4, March 2014.
- [6] C. Treu, *Entwurf eines Mischers für ein Diversity Frontend*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2012.
- [7] Lehrstuhl für Technische Elektronik (LTE), *Projekt MEESAR, IuK Bayern*. Abschlussbericht, Sep 2015.
- [8] J. Röber, *Entwurf einer RSSI-Schaltung mit hohem Dynamikbereich*. Projektarbeit, Universität Erlangen-Nürnberg, 2012.
- [9] C. Schmidt, *Entwurf eines 16-Bit AD-Umsetzers mit hoher Abtastrate*. Masterarbeit, Universität Erlangen-Nürnberg, 2013.
- [10] M. Stadelmayer, *Entwurf eines highspeed Analog-Digital Parallelumsetzers*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2014.
- [11] M. Frisch, *Analyse und Entwurf eines SAR Analog-Digital Umsetzers*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2012.
- [12] Delphi Delco Electronics Europe GmbH, *Projekt MEESAR, IuK Bayern*. Abschlussbericht, Sep 2015.

4 Front-End-Implementierung

In diesem Kapitel wird die Implementierung der HF-Empfängerschaltung vorgestellt. Das dazugehörige Blockdiagramm in Abbildung 4.1 gibt hierfür einen Überblick zum HF-Gesamtsystem und zeigt die notwendigen Einzelkomponenten auf.

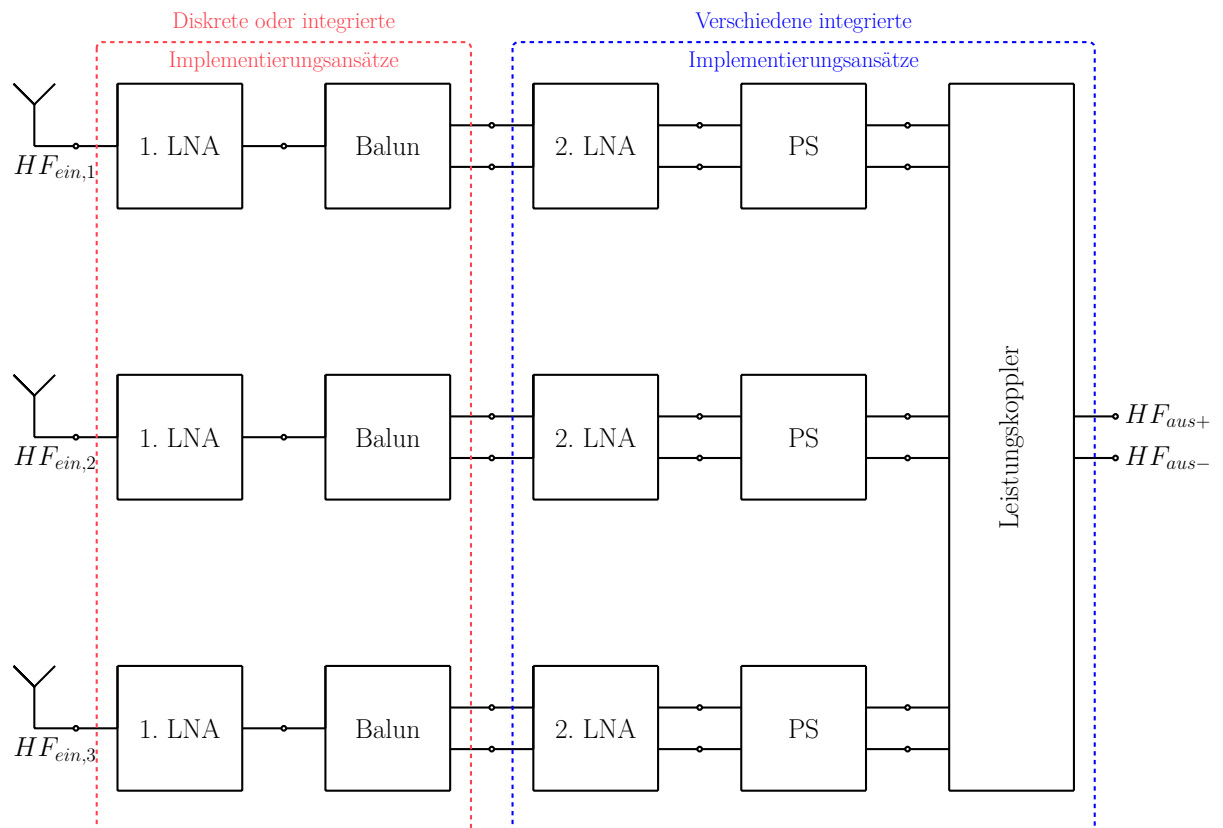


Abbildung 4.1: Blockdiagramm zur Veranschaulichung der benötigten HF-Komponenten

Die Antennensignale $HF_{ein,1-3}$ werden in dem jeweiligen Pfad mittels eines ersten rauscharmen Verstärkers (1. LNA) vorverstärkt. Dieser Eintaktverstärker muss eine niedrige Rauschzahl und eine hohe Verstärkung aufweisen. Anschließend wird das Signal durch den Balun in eine differentielle Form überführt. Für diese beiden Stufen wird im folgenden sowohl eine diskrete als auch eine integrierte Lösung präsentiert. Nachfolgend wird das Signal durch einen zweiten differentiellen rauscharmen Verstärker (2. LNA) weiter verstärkt. Bei dieser Stufe kann der Schwerpunkt aufgrund der niedrigen Rauschzahl der Eingangsstufe auf andere Charakteristika, wie zum Beispiel Rückwärtsisolation, Gleichtaktunterdrückung oder Linearität, gelegt werden. Durch weitere Phasenschieberstufen (PS) lassen sich die Signale des jeweiligen Eingangspfades in einen einheitlichen Quadranten des Konstellationsdiagramms verschieben. Mittels integrierter Schaltfunktion können auch ausgewählte Pfade des Diversity-Systems unterbrochen und abgeschaltet werden. Abschließend kombiniert ein Leistungskoppler (PC) die Ausgangssignale der Phasenschieber. Für diese drei Stufen (2. LNA, PS, PC) werden im weiteren Verlauf dieses Kapitels verschiedene integrierte Realisierungsmöglichkeiten erörtert und abschließend eine integrierte Front-End-Schaltung aus den in Abbildung 4.1 blau markierten Komponenten vorgestellt. Das resultierende differentielle Ausgangssignal $HF_{aus\pm}$ wird anschließend weiter verarbeitet und an den Radioempfänger des Automobils übergeben. Darüber hinaus wird der Pegel dieses Signals detektiert und mittels Algorithmus zur Erzeugung der Phasenschieberansteuerung genutzt.

Analog zum Gesamtsystem sind auch die integrierten Komponenten bzw. das Front-End für das SDARS-Band von 2.320 GHz bis 2.345 GHz und den Frequenzbereich eines zukünftigen europäischen Satellitenradios von 2.170 GHz bis 2.200 GHz konzipiert.

4.1 Rauscharmer Verstärker

Dieser Abschnitt beschreibt die Implementierung der rauscharmen Verstärker. Dabei wird auf den Stand der Technik und auf die verwendete Architektur eingegangen. Die Verstärker sind sowohl im Gesamtsystem implementiert als auch als Einzelkomponente gefertigt, verifiziert und die dazugehörigen Messergebnisse aufgezeigt. Abgerundet wird dieser Abschnitt durch einen Ausblick auf mögliche alternative Architekturen.

4.1.1 Stand der Technik

Beim Entwurf von rauscharmen Verstärkern gibt es unterschiedliche Architekturmöglichkeiten. Diese variieren im Wesentlichen durch vier Gesichtspunkten:

- Ein- oder mehrstufiges Verstärkerkonzept
- Verwendung von Bipolar- oder CMOS-Transistoren
- Aufbau als Eintakt- oder differentieller Verstärker
- Konfiguration der Eingangstransistoren in Gate- oder Sourceschaltung

Allgemein kann man in Empfangssystemen ein einstufiges LNA-Konzept mit einer sehr rauscharmen Stufe und einer sehr hohen Verstärkung realisieren. Alternativ dazu vereinfacht sich der Aufbau wenn ein mehrstufiger Aufbau ausgewählt wird. Hierbei sollte der erste Verstärker sehr rauscharm sein, nachfolgende Verstärker können aufgrund der Friis'schen Formel mehr Rauschen zulassen und der Hauptgesichtspunkt kann auf andere Kenngrößen wie Linearität, Gleichtaktunterdrückung, Rückwärtsisolation oder Verstärkung gelegt werden. [1]

Typischerweise dominiert bei Bipolartransistoren der Basiswiderstand die Rauschleistung, wohingegen bei MOSFETs der Kanal die primäre Rauschquelle darstellt. Dies bringt bei großen Strukturgrößen, bzw. einer großen Gatelänge des Transistors, ein schlechtes Rauschverhalten mit sich. Durch fortschreitende Integration und Miniaturisierung der HF-Transistoren wird dieser Einfluss allerdings sukzessiv reduziert. [2]

Der zweite Gesichtspunkt ist die unterschiedliche Realisierung der Eingangsstufe des Verstärkers. Bei Eintaktverstärkern lassen sich niedrigere Rauschzahlen realisieren, da die Anzahl der integrierten Bauteile im Eingangsnetzwerk geringer ist, verglichen mit differentiellen Architekturen. Auch der Stromverbrauch ist bei differentiellen Architekturen aufgrund des komplexeren Aufbaus höher.

Jedoch ist beim differentiellen Entwurf die Rückwärtsisolation verbessert. Darüber hinaus ist die Gleichtaktunterdrückung (CMRR) deutlich höher. [3]

Die Eingangstransistoren eines rauscharmen Verstärkers können in Gate- oder in Sourceschaltung verbaut werden. In Gateschaltung lässt sich eine breitbandige Eingangsanpassung realisieren und die Rückwärtsisolation ist höher. Der Stromverbrauch und die parasitären Kapazitäten der Transistoren und der Verdrahtungen sind beim Entwurf der Schaltung weniger ausschlaggebend. Nach-

teilig wirken sich jedoch die schlechte Rauschzahl und die effektive Transkonduktanz aus. Hier liegen dementsprechend die Vorteile bei einer Realisierung der Eingangsstufe in Sourcekonfiguration. [4]

Zusätzlich kommen zu den beschriebenen Gesichtspunkten noch weitere unterschiedliche schaltungstechnische Realisierungsmöglichkeiten hinzu, wie zum Beispiel Unterschiede im Ein- und Ausgangsanpassnetzwerk oder die Verwendung von Kaskodetransistoren.

Darüber hinaus können Zusatzblöcke ergänzt werden, um das Rauschen des Verstärkers zu reduzieren und seine Linearität zu erhöhen. Verschiedene Techniken hierfür sind in den Quellen [5] und [6] beschrieben.

4.1.2 Erste Verstärkerstufe

Der implementierte rauscharme Verstärker ist zweistufig aufgebaut. Im nachfolgenden wird zuerst die erste Stufe näher betrachtet.

4.1.2.1 Diskrete Realisierung

Die diskrete erste Verstärkerstufe besteht aus der Bipolaremitterschaltung BFP740 (7. Generation) von Infineon und der dazugehörigen passiven Anpassungsstruktur mit 0402-Bauteilgröße. Diese Bauelemente sind auf einer FR4-Platine aufgebracht und in Abbildung 4.2 dargestellt.

Bei einem Ruhestrom von 10 mA und einer Versorgungsspannung von 3.0 V weist der rauscharme Verstärker einen Gewinn von 18.6 dB bei 2.33 GHz auf. Bei dieser Frequenz liegt die Rauschzahl bei 0.62 dB. Der eingangsseitige 1 dB-Kompressionspunkt liegt bei -12.5 dBm und der Verstärker ist am Eingang und ausgangsseitig auf 50Ω angepasst. Die Kenngrößen sind in Tabelle 4.1 zusammengefasst. [8]

Tabelle 4.1: Kenngrößen des diskreten Verstärkers bei 2.33 GHz

S22/dB	S21/dB	S12/dB	S11/dB	NF/dB	P1dB/dBm
-10.5	18.6	25.4	-10.5	0.62	-12.5

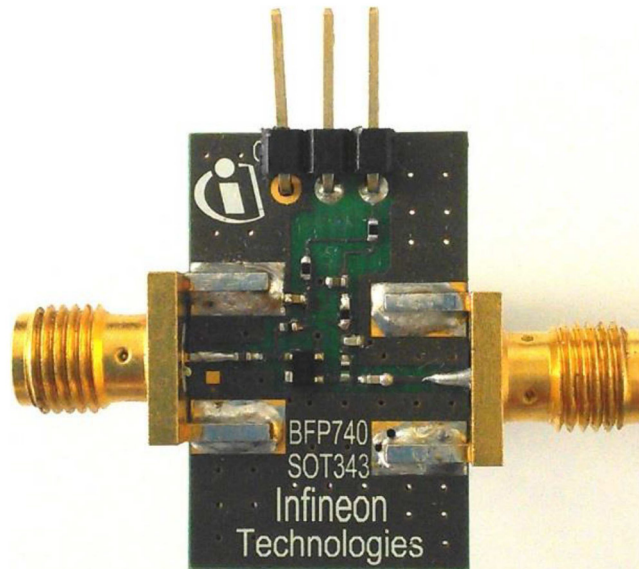


Abbildung 4.2: Diskreter Verstärker mit Messplatine [7]

Aufgrund der sehr geringen Rauschzahl, verbunden mit der hohen Verstärkung eignet sich der Verstärker speziell als Eingangsstufe für rauschsensitiven Empfängerschaltungen, wie unter anderen für den hier beschriebenen, digitalen Satellitenradioempfänger.

Zur weiteren Umsetzung des $50\ \Omega$ -Verstärkerausgangs auf eine differentielle Struktur mit $100\ \Omega$ -Anpassung wird ein Balun benötigt. Implementiert man diesen Balun als diskretes passives Bauteil in die Gesamtarchitektur verringert sich die Verstärkung des LNAs um die $0.5\ \text{dB}$ -Einfügedämpfung des Baluns.

4.1.2.2 Ausblick

Alternativ kann die erste Verstärkerstufe auch integriert aufgebaut werden. Hierfür fällt die Wahl auf eine kaskadierte Eintaktstufe. Die verwendete Architektur ist im Schaltbild 4.3 dargestellt und ist mit einem ähnlichen Realisierungsansatz in [9] vergleichbar.

Die Eintaktarchitektur ermöglicht, verglichen mit der differentiellen Realisierung, einen geringeren Stromverbrauch sowie eine niedrigere Rauschzahl. Des weiteren stellt der Antennenanschluss ein Eintaktsignal bereit. Eine differentielle Umsetzung direkt am Antennenanschluss würde die Gesamt rauschzahl deutlich erhöhen und ist für diese Applikation nicht realisierbar.

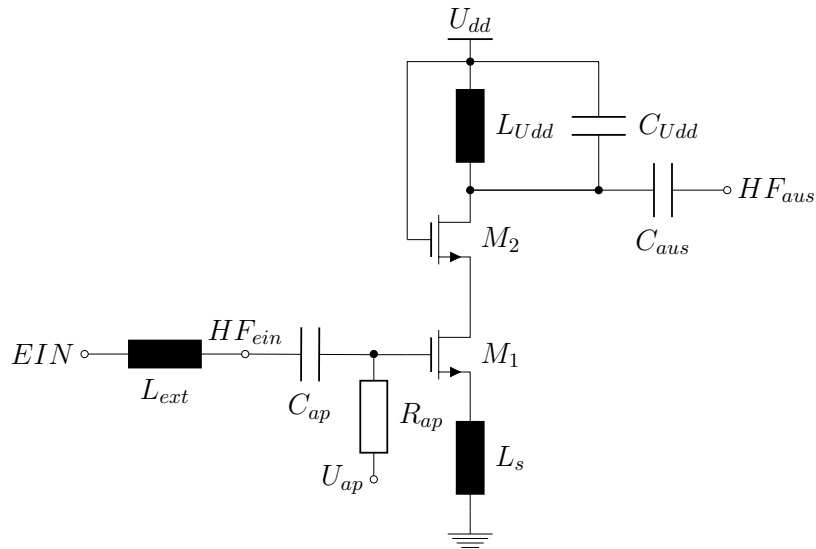


Abbildung 4.3: Schaltbild des integrierten LNA [10, 11]

Zum Erreichen der Gesamtspezifikation ist eine rauscharme Architektur notwendig, deshalb muss bei einer Integration der ersten Verstärkerstufe die Gate-Spule L_{ext} diskret extern angebracht werden. Verglichen mit integrierten Spulen weisen diskrete Spulen eine deutlich höhere Güte auf [12]. Der dadurch reduzierte parasitäre Eingangswiderstand ermöglicht ein signifikant niedrigeres thermisches Rauschen, was wiederum zu einer niedrigeren Rauschzahl führt.

Zusammen mit der externen Spule L_{ext} bilden die integrierten passiven Bauelemente C_{ap} und R_{ap} das Eingangsnetzwerk. Durch diese beiden Hochpasselemente kann der DC-Arbeitspunkt des in Sourceschaltung betriebenen Transistors M1 entkoppelt und auf $U_{ap} = 875$ mV gelegt werden.

Die Source-Spule L_s realisiert einen zusätzlichen resistiven Term in der Eingangsimpedanz und ermöglicht so einen weiteren Freiheitsgrad bei der Eingangsanpassung. Durch den kaskadierten Transistor M2 wird die Millerkapazität am Eingang reduziert und somit die Eingangsanpassung weiter optimiert. [13]

Ausgangsseitig wird die Anpassung durch die Bauelemente L_{Udd} , C_{Udd} und C_{aus} eingestellt.

Das dazugehörige Layout und die 3D-Ansicht sind in Abbildung 4.4 dargestellt. Die integrierte Schaltung benötigt 0.0627 mm² an Chipfläche.

Die Postlayout-Simulationsergebnisse bei einem 2.3 GHz Eingangssignal und nominalen Umgebungsbedingungen mit Berücksichtigung der eingangsseitigen Bondrahtinduktivitäten und der externen Spule sind in Tabelle 4.2 dargestellt. Die S-Parameter Kenngrößen erfüllen die notwendigen Anforderung. Der Strom-

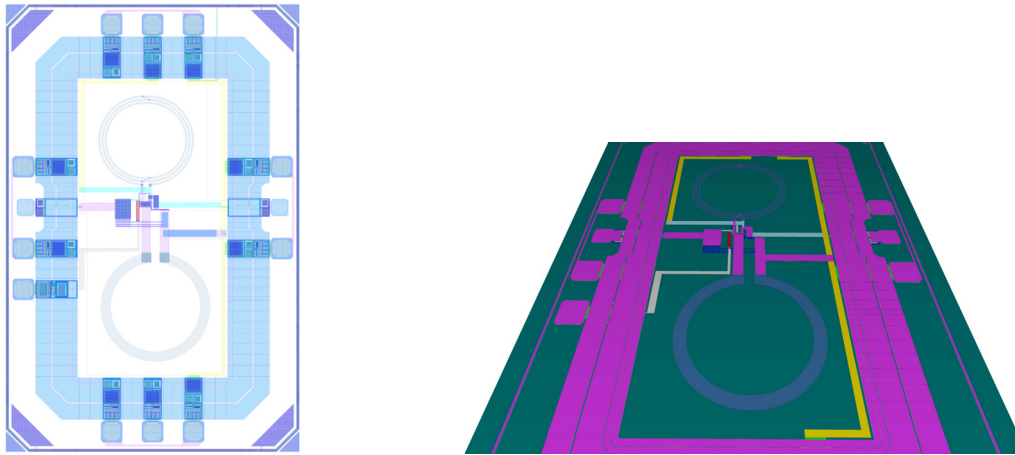


Abbildung 4.4: Links: Layout des integrierten Verstärkers [10, 11], Rechts: 3D-Ansicht des integrierten Verstärkers

verbrauch liegt bei 14.99 mA und die Rauschzahl bei 0.58 dB. Jedoch muss berücksichtigt werden, dass dies Simulations- und keine Messergebnisse sind und bei einer Implementierung eine Verschlechterung der Kenngrößen zu erwarten ist.

Tabelle 4.2: Kenngrößen des integrierten Verstärkers bei 2.3 GHz

S22/dB	S21/dB	S12/dB	S11/dB	NF/dB	P1dB/dBm
-9.71	19.87	-30.03	-11.46	0.58	-14.79

Zur weiteren Umsetzung von einem Eintaktverstärker zu einer nachfolgenden differentiellen Architektur wird ein passiver Balun zur Überführung des 50 Ω -Verstärkerausgangs hin zu einem symmetrischen Signal mit 100 Ω differentieller Anpassung verwendet. Das Layout und die 3D-Ansicht eines integrierten Baluns sind in der Grafik 4.5 dargestellt. Die Feldsimulation des Layouts ergibt eine Einfügedämpfung von 1.32 dB für den integrierten Balun.

4.1.3 Zweite Verstärkerstufe

Die zweite Verstärkerstufe ist vollständig integriert und bildet die Eingangsstufe der integrierten Front-End-Schaltung.

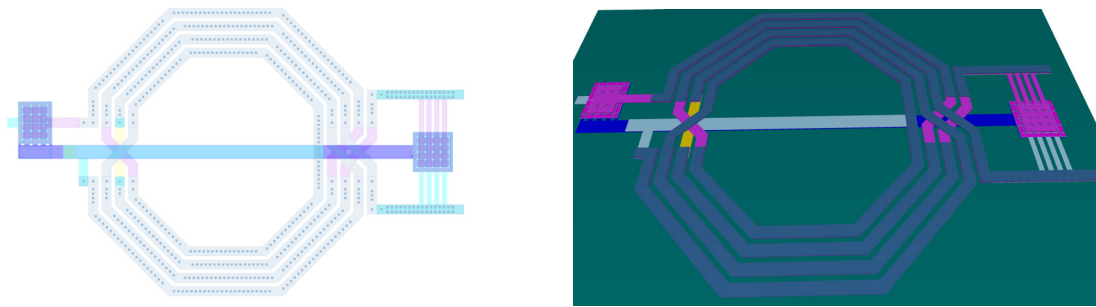


Abbildung 4.5: Links: Layout des integrierten Baluns [11], Rechts: 3D-Ansicht des integrierten Baluns

4.1.3.1 Implementierung

Der rauscharme Verstärker stellt die erste integrierte Stufe des Empfangssystem dar. Diese Schaltung dient zur weiteren Verstärkung und zur Verbesserung des Rauschverhaltens der Gesamtschaltung. Darüber hinaus wirkt sie als Pufferschaltung für den darauf folgenden passiven Phasenschieber. Die Schaltung des rauscharmen Verstärkers ist in einer 150 nm CMOS-Technologie implementiert und in Abbildung 4.6 dargestellt.

Durch den verwendeten, differentiellen Aufbau des Verstärkers wird sowohl die Gleichtaktunterdrückung als auch die Rückwärtsisolation verglichen mit Eintaktverstärkern verbessert. [3]

Die Signale an den Eingängen $HF_{in\pm}$ werden durch die Transistoren M4 und M5 in Sourceschaltung verstärkt. Die nachfolgende Kaskode durch die Transistoren M8 und M9 reduzieren die parasitäre Millerkapazität am Eingang. Durch identische Dimensionierung der vier Transistoren kann die Transkonduktanz der Sourceschaltung und der in Gateschaltung operierenden Kaskoden als ungefähr gleich angenommen werden. Dadurch ergibt sich eine gleichbleibende Verstärkung bei Reduzierung der Millerkapazität auf $C_M = 2C_{gd,M4/5}$. Zusätzlich verringert die Kaskodenschaltung die Sensitivität des Verstärkers gegenüber Schwankung der Versorgungsspannung U_{dd} (PSRR) und erhöht den Ausgangswiderstand des Verstärkers. [13]

Zur Strom- und Arbeitspunkteinstellung ist der Eingang I_{ap} vorgesehen. Durch den Spannungsabfall über den zwei Transistoren M1 und M2 wird der Arbeitspunkt U_{ap} der Transistoren M4 und M5 definiert, so dass diese in Sättigung betrieben werden. Dies gewährleistet eine hohe Verstärkung bei gleichzeitig guter Linearität des Verstärkers. Zur hochfrequenten Entkopplung des Eingangs und der Arbeitsschaltung ist der Widerstand R_{ap} hochohmig realisiert. Der Stromspiegel aus M2 und M3 reguliert den Stromverbrauch des rauscharmen

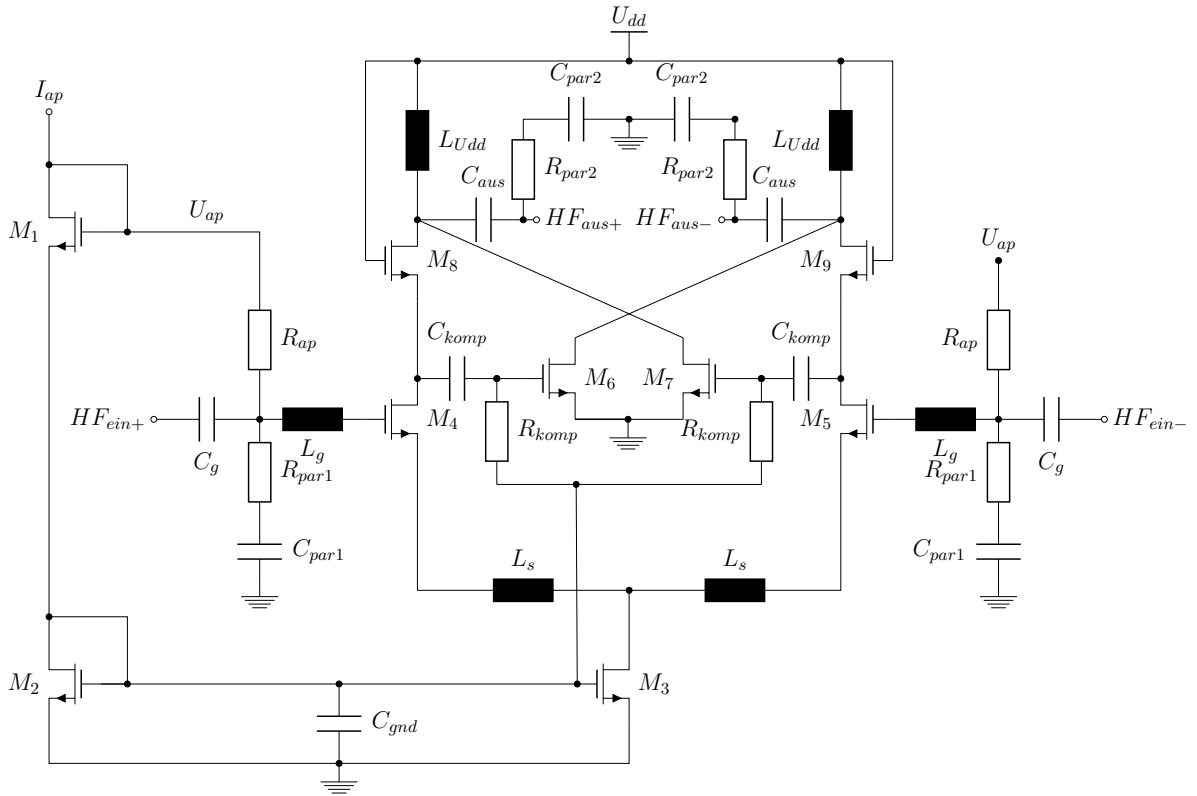


Abbildung 4.6: Schaltbild des LNA [11]

Verstärkers und die integrierten Bauteile C_g , L_g , R_{par1} und C_{par1} bilden das Eingangsanpassnetzwerk. [14]

Zusätzlich sind eingangsseitig mit Hinblick auf die Gesamtschaltung die Bonddrahtinduktivitäten berücksichtigt. Darüber hinaus ist durch die induktive Stromgegenkopplung der Transistoren M4 und M5 mittels den Spulen L_s eine höhere Stabilität und ein zusätzlicher resistiver Anteil in der Eingangsimpedanz realisiert. Dieser zusätzliche Term $Z_{in,L_s} = L_s g_{m,M4/5} / C_{gs,M4/5} + j\omega L_s$ stellt eine weitere Entwurfsvariable dar und vereinfacht dadurch die Realisierung einer effizienten differentiellen Eingangsanpassung an 100Ω . [13]

Des Weiteren bilden die Transistoren M6 und M7 zusammen mit C_{komp} und R_{komp} einen kreuzgekoppelten Verzerrungsunterdrücker (CCPDC). Dieser Schaltungsblock verbessert die Linearität des Verstärkers durch Erzeugung eines Intermodulationsstroms 3. Ordnung (IM3), welcher den IM3-Strom des eigentlichen differentiellen Verstärkers reduziert. Der CCPDC ist so dimensioniert, dass sich weder die Rauschzahl noch die Verstärkung der Gesamtschaltung verschlechtert. Hierbei Überlagern sich die gewollten differentiellen Signalanteile von $HF_{ein\pm}$ konstruktiv, wohingegen sich die nichtlinearen Anteile destruktiv reduzieren. [6]

Abschließend bilden die Elemente C_{aus} , L_{Udd} , R_{par2} und C_{par2} das Ausgangsnetzwerk, sodass eine differentielle Anpassung von $100\ \Omega$ an den Ausgänge $HF_{aus\pm}$ erreicht wird. [14]

Das Layout und die 3D-Ansicht des rauscharmen Verstärkers sind in der Abbildung 4.7 dargestellt. Die prozessierte integrierte Schaltung ist in Grafik 4.8 veranschaulicht.

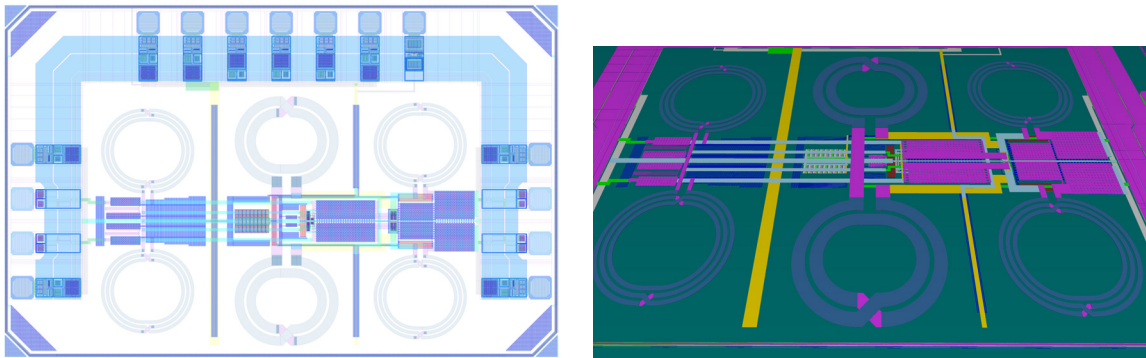


Abbildung 4.7: Links: Layout des rauscharmen Verstärkers [11], Rechts: 3D-Ansicht des rauscharmen Verstärkers

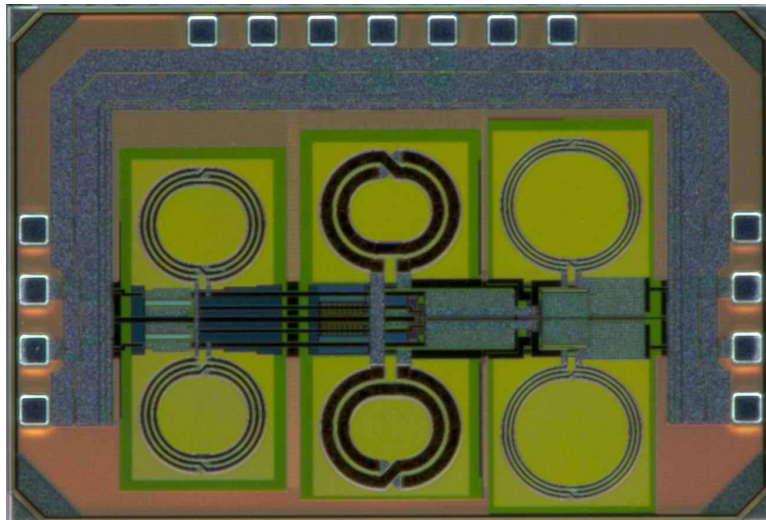


Abbildung 4.8: IC des rauscharmen Verstärkers [11]

Dabei ist ersichtlich, dass die sechs integrierten Spulen einen Großteil der Gesamtfläche von $1.09\ \text{mm}^2$ und damit den Hauptteil der Fertigungskosten ausma-

chen. Eine vollständige Integration des Verstärkers ist jedoch notwendig, um die Kosten für das Gesamtsystem zu reduzieren. Alternative Realisierungen von rauscharmen Verstärkerarchitekturen mit einer differentiellen Gateschaltung benötigen keine Spulen für die eingangs- und ausgangsseitige Anpassung, jedoch ist deren Verstärkung und Rauschzahl deutlich schlechter, verglichen mit der hier verwendeten Sourceschaltung. [4]

4.1.3.2 IC-Messergebnisse

Der rauscharme Verstärker ist in einer 150 nm CMOS-Technologie gefertigt und unter nominalen Umgebungsbedingungen mit einer Versorgungsspannung U_{dd} von 1.8 V vermessen. Durch die On-Chip-Messungen bleiben die Einflüsse von den Bonddrähten, des PCBs und des Chipgehäuses unberücksichtigt. Aufgrund der differentiellen Architektur weist der Verstärker eine hohe Rückwärtsisolation S12 auf. Darüber hinaus beträgt seine simulierte Postlayout-Rauschzahl 2.06 dB.

Die Güten der Komponenten des Eingangsnetzwerkes beeinflussen nach der Friis-Formel hauptsächlich die Rauscheigenschaften eines Verstärkers. Aufgrund der integrierten Spulen L_g und L_s des Eingangsnetzwerkes, liegt deshalb die Rauschzahl höher als die bei vergleichbaren Verstärkern mit externen Spulen. Dies ist auf die niedrigen realisierbaren Güten der integrierten Spulen zurückzuführen, wohingegen externe Spulen eine deutlich höhere Güte aufweisen. [15]

Der Stromverbrauch des Verstärkers beträgt 10.5 mA und lässt sich mittels des Arbeitspunktstroms I_{ap} einstellen. Bei Reduzierung des Stroms wird die Arbeitspunktspannung U_{ap} verringert. Dadurch reduziert sich sowohl die Verstärkung als auch die Linearität des rauscharmen Verstärkers. Die Rauschzahl bleibt unabhängig von der Wahl des genauen Arbeitspunktes und Stromverbrauches konstant.

Tabelle 4.3 zeigt die gesamten Betriebseigenschaften bei der Zielfrequenz von 2.3 GHz.

Tabelle 4.3: Kenngrößen des rauscharmen Verstärkers bei 2.3 GHz

S22/dB	S21/dB	S12/dB	S11/dB	NF/dB	P1dB/dBm
-13.53	10.15	-43.24	-11.13	2.06	-9.50

Darüber hinaus zeigt die Abbildung 4.9 die gemessenen S-Parameter des Verstärkers in einen Bereich von 1 GHz bis 5 GHz. Es ist ersichtlich das die Eingangs- und Ausgangsanpassung bzw. S11 und S22 im betrachteten Frequenzband von 2.170 GHz bis 2.345 GHz unter -10 dB liegen. Die Verstärkung S21 liegt über 10 dB und die Rückwärtsisolation S12 bei unter -40 dB.

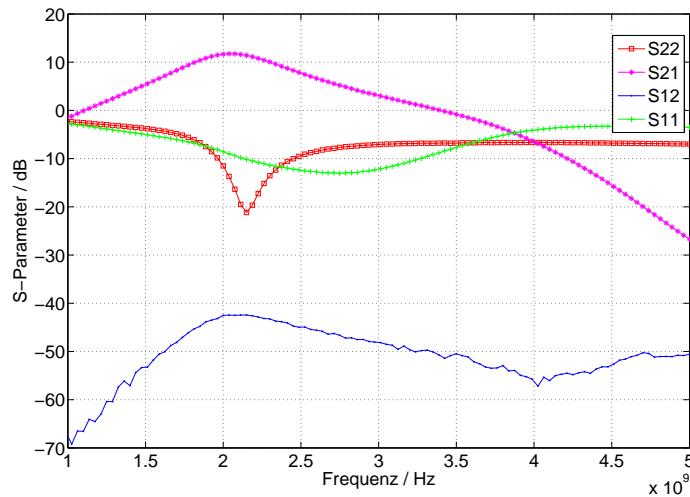


Abbildung 4.9: S-Parameter des rauscharmen Verstärkers

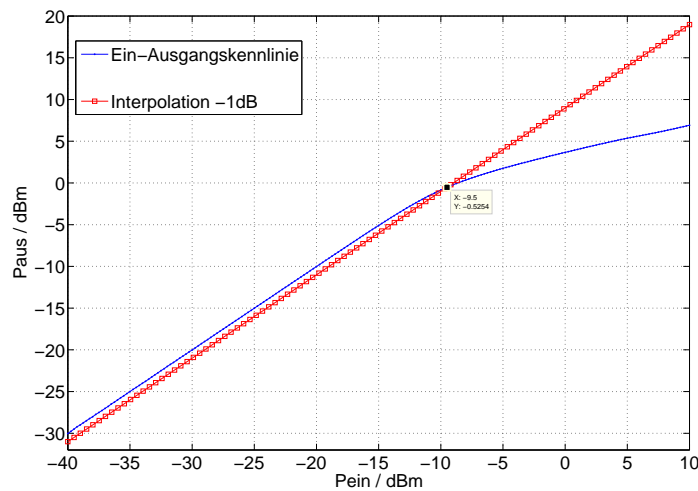


Abbildung 4.10: Ein-Ausgangskennlinie des Verstärkers

Zusätzlich ist in Abbildung 4.10 die Ein-Ausgangskennlinie des Verstärkers bei 2.3 GHz-Eingangsfrequenz aufgetragen. Durch lineare Interpolation der Verstärkung bei niedrigen Eingangsleistungen ist der eingangsseitige 1 dB-Kompressionspunkt dargestellt. Dieser liegt im Schnittpunkt der Verstärker Ein-Ausgangskurve und der interpolierten um -1 dB verschobenen Kurve und beträgt -9.5 dBm.

4.1.3.3 Ausblick

Eine mögliche alternative Realisierung mit einer differentiellen in Gateschaltung konfigurierten Eingangsstufe mit zweifacher kapazitiver Kreuzkopplung (CCCT) basierend auf [16, 17] ist in Abbildung 4.11 dargestellt.

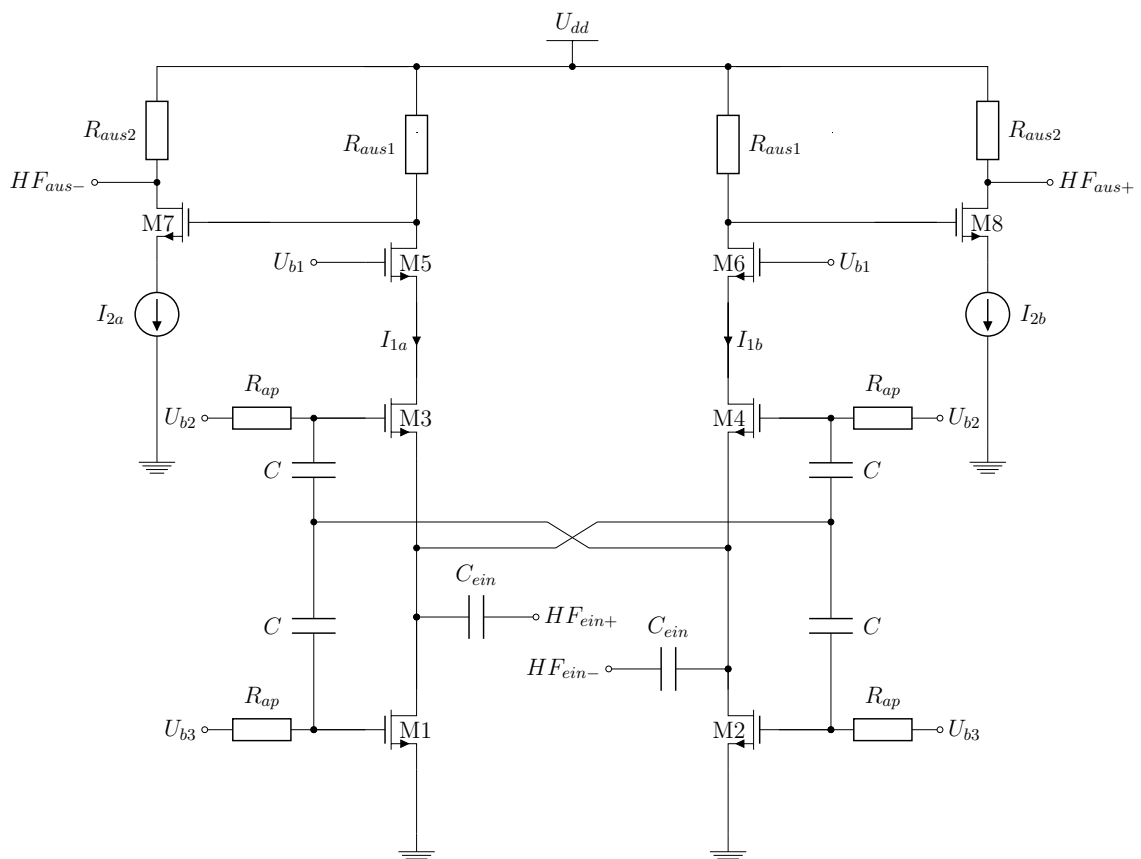


Abbildung 4.11: Schaltbild des alternativen Verstärkers [17]

Das dazugehörige Layout und die dazugehörige 3D-Ansicht aus Abbildung 4.12 sind aufgrund der einsparten Spulen sehr flächeneffizient und benötigen ledig-

lich 0.0627 mm^2 an Chipfläche. Da die Kosten eines ICs im Allgemeinen direkt proportional zu seiner Chipfläche sind, führt diese Alternative zu einer Kostenreduktion um den Faktor 17.

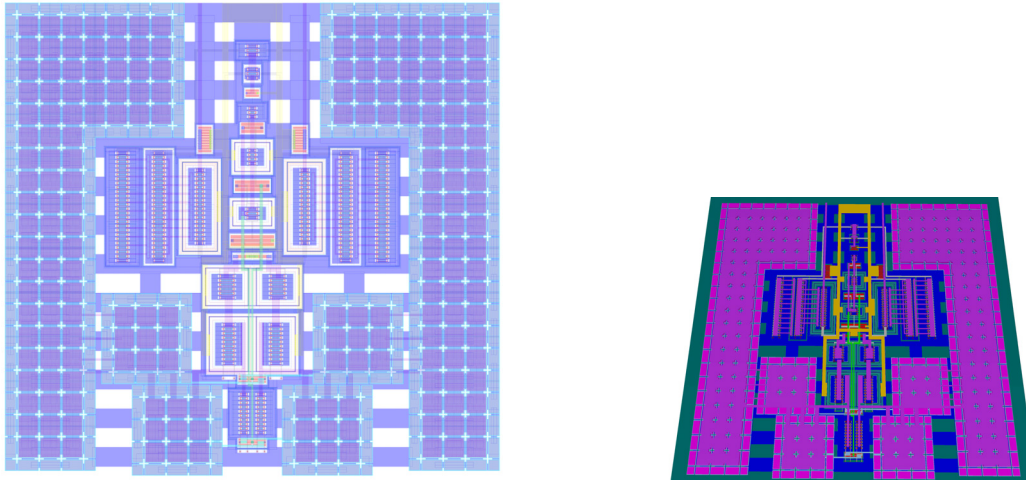


Abbildung 4.12: Links: Layout des alternativen Verstärkers [17], Rechts: 3D-Ansicht des alternativen Verstärkers

Die Postlayout-Simulationsergebnisse bei einem 2.3 GHz-Eingangssignal unter nominalen Umgebungsbedingungen mit Berücksichtigung der eingangsseitigen Bondrahtinduktivitäten sind in Tabelle 4.4 dargestellt. Die S-Parameter Kenngrößen erfüllen die notwendigen Anforderung. Der Stromverbrauch liegt bei dieser Architektur mit 12.8 mA etwas höher und die Linearität ist schlechter.

Tabelle 4.4: Kenngrößen des alternativen Verstärkers bei 2.3 GHz

S22/dB	S21/dB	S12/dB	S11/dB	NF/dB	P1dB/dBm
-9.21	13.93	-57.86	-14.45	2.91	-17.66

Darüber hinaus erreicht dieser Verstärker nur eine simulierte Rauschzahl von 2.91 dB und erhöht damit das Gesamttrauschen des integrierten Front-Ends, verglichen mit der Architektur in Sourcekonfiguration, deutlich. Bei zukünftiger Reduzierung der SDARS-Rauschanforderung an Mehrantennen-Diversity-Empfangssystemen für digitales Satellitenradio könnte die aktuelle Verstärkerarchitektur durch die alternative kostengünstigere Variante ersetzt werden.

4.1.4 Literatur

- [1] U. Tietze, C. Schenk, and E. Gamm, *Halbleiter-Schaltungstechnik*. Springer Verlag, 2012.
- [2] B. Razavi, *RF Microelectronics*. Prentice Hall communications engineering and emerging technologies series, Prentice Hall, 1998.
- [3] R. Pallas-Areny and J. Webster, “Common Mode Rejection Ratio in Differential Amplifiers,” *IEEE Transactions on Instrumentation and Measurement*, vol. 40, pp. 669–676, Aug 1991.
- [4] W. Zhuo, X. Li, S. Shekhar, S. Embabi, J. de Gyvez, D. Allstot, and E. Sanchez-Sinencio, “A Capacitor Cross-Coupled Common-Gate Low-Noise Amplifier,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 52, pp. 875–879, Dec 2005.
- [5] X. Fan, H. Zhang, and E. Sanchez-Sinencio, “A Noise Reduction and Linearity Improvement Technique for a Differential Cascode LNA,” *IEEE Journal of Solid-State Circuits*, vol. 43, pp. 588–599, March 2008.
- [6] T.-S. Kim and B.-S. Kim, “Linearization of Differential CMOS Low Noise Amplifier Using Cross-Coupled Post Distortion Canceller, year=2008, month=June, pages=83-86, doi=10.1109/RFIC.2008.4561391, issn=1529-2517,,” in *IEEE Radio Frequency Integrated Circuits Symposium (RFIC), 2008*.
- [7] Institut für Technik Intelligenter Systeme (ITIS), *Projekt MEESAR, IuK Bayern*. Abschlussbericht, Sep 2015.
- [8] Infineon Technologies (IFX), *Projekt MEESAR, IuK Bayern*. Abschlussbericht, Sep 2015.
- [9] T.-K. Nguyen and S.-G. Lee, “A Sub-mA, High-Gain CMOS Low-Noise Amplifier for 2.4 GHz Applications,” in *IEEE International Symposium on Circuits and Systems (ISCAS), 2006*, 2006.
- [10] C. Langer, *Entwurf eines rauscharmen Verstärkers*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2013.
- [11] J. Roeber, A. Baenisch, G. Fischer, and R. Weigel, “A Low Noise Amplifier Chain for Digital Satellite Radio Applications,” in *IEEE International*

Symposium on Circuits and Systems (ISCAS), 2015, pp. 2477–2480, May 2015.

- [12] N. Noh and T. Z. A. Zulkifli, “A 1.4dB Noise Figure CMOS LNA for W-CDMA Application,” in *International RF and Microwave Conference (RFM), 2006*, pp. 143–148, 2006.
- [13] F. Ellinger, *Radio Frequency Integrated Circuits and Technologies*. Springer, 2008.
- [14] C. Bowick, *RF Circuit Design*. RF Bundle, RF Circuit Design Series, Elsevier Science, 2011.
- [15] O. Kenneth, “Estimation Methods for Quality Factors of Inductors Fabricated in Silicon Integrated Circuit Process Technologies,” *IEEE Journal of Solid-State Circuits*, vol. 33, pp. 1249–1252, Aug 1998.
- [16] A. Amer, E. Hegazi, and H. Ragai, “A Low-Power Wideband CMOS LNA for WiMAX,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 54, pp. 4–8, Jan 2007.
- [17] D. Köhler, *Entwurf eines flächeneffizienten rauscharmen Verstärkers*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2015.

4.2 Phasenschieber

In diesem Abschnitt wird der integrierte Phasenschieber (PS) beschrieben. Im Stand der Technik werden verschiedene Implementierungsmöglichkeiten dargestellt. Anschließend wird die finale Implementierung mit ihren Besonderheiten näher betrachtet. Die Ergebnisse der IC-Messungen verifizieren die Funktionalität der Schaltung. Darüber hinaus wird eine weitere Schaltungstopologie im Ausblick vorgestellt.

4.2.1 Stand der Technik

Da eine Reihe von verschiedenen Phasenschieberarchitekturen in der Literatur aufgezeigt sind, folgt im Anschluss eine Auswahl von gängigen und integrationsfähigen Lösungsansätzen. Dabei dienen Kenngrößen, wie zum Beispiel die

Winkelauflösung, der Phasenregelbereich, die Gruppenlaufzeit, die Pfadverluste, die Bandbreite, der Leistungs- bzw. Stromverbrauch, die Chipfläche und die Systemstabilität, zur Charakterisierung der Architekturmöglichkeiten. Darüber hinaus unterscheiden sich die verschiedenen Architekturen in ihrer Sensitivität gegenüber Prozessschwankungen und Änderungen der Umgebungsbedingungen.

Das Vektormodulationsverfahren

Das Blockdiagramm eines Vektormodulators mit einer maximalen Phasendrehung von 90° ist auf der linken Seite in Abbildung 4.13 dargestellt. Dabei teilt sich das Eingangssignal in eine Inphase- (I) und eine Quadraturkomponente (Q) auf. Durch einen einstellbaren Verstärker (VGA) werden die jeweiligen Anteile unterschiedlich gewichtet, bevor sie mittels eines 90° -Hybridkopplers wieder kombiniert werden. Die Gewichtung der Signalanteile zum Verschieben der Phase kann alternativ auch durch Hoch- oder Tiefpässe realisiert werden. Je nach Entwurf stellen dabei LC-Filter, verglichen mit einer RC-Implementierung, eine geringere Einfügedämpfung bei schmalerer Bandbreite bereit.

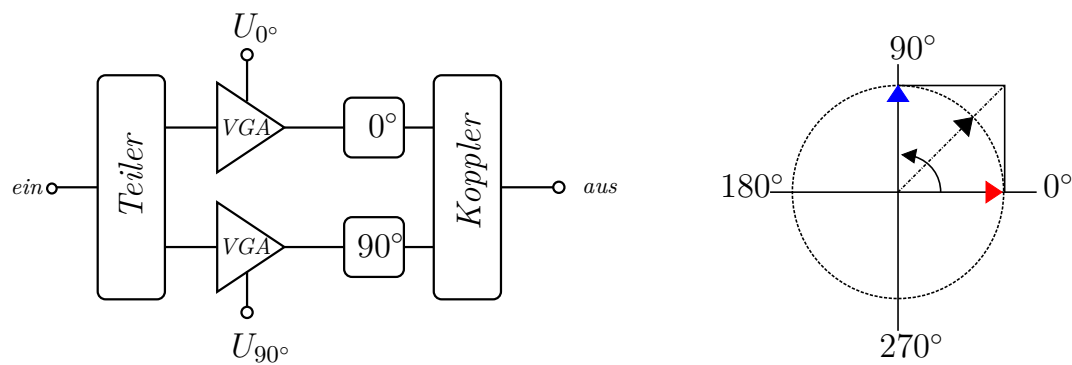


Abbildung 4.13: Links: Blockdiagramm zur Vektormodulation [1], Rechts: Konstellationsdiagramm der Vektormodulation

Das dazugehörige Konstellationsdiagramm ist auf der rechten Seite in Abbildung 4.13 dargestellt. Um die in blau dargestellte 90° -Drehung zu erzeugen, muss der obere Verstärker aus Abbildung 4.13 mittels des Steuereingangs U_{0° aus- und der untere Verstärker durch U_{90° angeschaltet werden. Sofern keine Phasenänderung erforderlich ist, ist der in rot markierte Vektor zu erzeugen. Dies erfolgt durch Hinzuschalten des oberen und Abschalten des unteren Verstärkers. Je nach Gewichtung der beiden Verstärker kann jede Phasenlage zwischen den beiden aufgezeigten Maxima erreicht werden. Der gesamte

Phasenregelbereich von 360° kann nur durch Hinzufügen von drei weiteren Pfaden erreicht werden. Diese Pfade müssen analog jeweils eine Phasendrehung von 90° zueinander aufweisen. Die hierfür notwendige Architektur ist in [2] beschrieben. Speziell in phasengesteuerten Gruppenantennensystemen bzw. bei der Trägerformung wird die Vektormodulation aufgrund ihres geringen Chipflächenverbrauchs und der zur Phasenverschiebung einhergehenden Verstärkung des Signales eingesetzt.

Der Reflexionsphasenschieber

Der passive Reflexionsphasenschieber stellt eine weitere Architektur dar. In Abbildung 4.14 ist das Blockdiagramm eines Reflexionsphasenschiebers mit 90° -Hybridkoppler aufgezeigt. Durch Variation der Impedanz Z_r ändert sich die Einfügephase und durch Einsatz des 90° -Hybridkoppler werden der Eingang und Ausgang voneinander isoliert, wodurch die Eingangs- und Ausgangsanpassung erhalten bleibt.

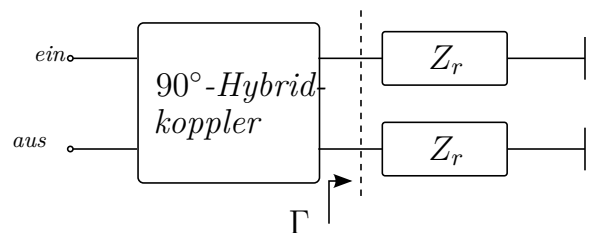


Abbildung 4.14: Prinzip eines Reflexionsphasenschiebers mit Richtkoppler [1]

Die Phasenänderung ist abhängig vom Reflexionskoeffizient Γ an der reflektierenden Last mit der Impedanz Z_r und der Leitungswellenimpedanz Z_0 .

$$\Gamma = \frac{Z_r - Z_0}{Z_r + Z_0}, \quad (4.2.1)$$

Im folgenden wird die Phasenänderung $\Delta\phi$ durch den Reflexionsphasenschieber basierend auf [1, 3, 2] dargestellt.

$$\Delta\phi = 2 \left[\arctan \left(\frac{|\operatorname{Im}(Z_{rmax})|}{Z_0} \right) - \arctan \left(\frac{|\operatorname{Im}(Z_{rmin})|}{Z_0} \right) \right] \quad (4.2.2)$$

Dabei sind Z_{rmin} und Z_{rmax} die minimal und maximal einstellbaren Lastimpedanzen. Die durch den Hybridkoppler aufgeteilten Signalanteile werden an der Last reflektiert, wodurch das Ausgangssignal erzeugt wird. Die Gleichung (4.2.3) gibt die durch die Reflexion entstehenden Verluste und die damit verbundene Einfügedämpfung des Phasenschiebers an.

$$|S_{21}| = 20 \log(|\Gamma|) \quad (4.2.3)$$

Entwirft man die Lastimpedanz als einstellbaren LC-Serienschwingkreis mit einer Resonanzfrequenz im Bereich der Betriebsfrequenz des Phasenschiebers lässt sich idealerweise ein Phasenregelbereich von 360° bei zugleich niedriger Einfügedämpfung realisieren. Dabei ist der Phasenregelbereich abhängig vom Einstellbereich des verwendeten LC-Schwingkreises, zum Beispiel realisiert durch Varaktoren. [4]

Ersetzt man den Richtkoppler durch einen Zirkulator bestehend aus drei breitbandigen Verstärkern kann man wesentlich größere Bandbreiten erreichen. Aktive Reflexionsphasenschieber sind in den Quellen [5] und [6] beschrieben und weisen geringere Verluste aus. Dies ist auf die Verwendung der Verstärkertranskonduktanz und von integrierten MIM-Kapazitäten mit höherer Güte zur Einstellung der Phasenänderung zurückzuführen.

Phasenschieber durch belastete Leitungen

Phasenschieber die durch einstellbare, belastete Leitungen realisiert werden, bestehen aus T- oder II-Tiefpass Elementen. Eine dazugehörige Architektur ist in Abbildung 4.15 dargestellt.

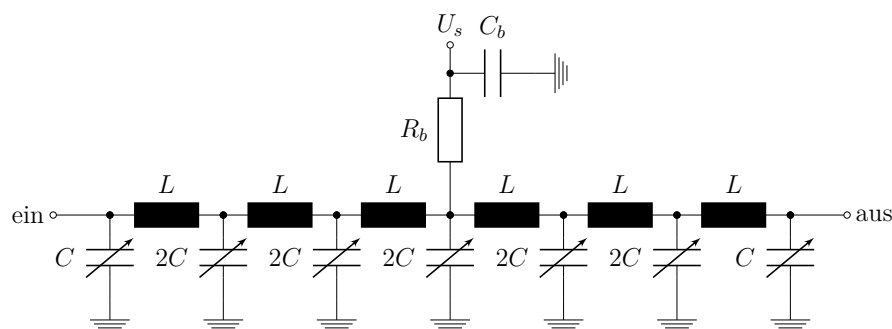


Abbildung 4.15: Phasenschieber aus II-Tiefpass Einzelelemente [2]

Dabei ist die Phase ϕ abhängig von der Dimensionierung bzw. Einstellung der Spulen bzw. Varaktoren und der Betriebskreisfrequenz ω_0 . Für

II-Tiefpasselemente lassen sich die Bauteilgrößen nach [7] wie folgt berechnen:

$$L = \frac{Z_0 \sin(\phi)}{\omega_0} \quad (4.2.4)$$

$$C = \frac{\tan(\frac{\phi}{2})}{\omega_0 Z_0} \quad (4.2.5)$$

Bei T-Tiefpassgliedern werden die Spulen und Kondensatoren anhand der Gleichungen aus [8] dimensioniert:

$$L = \frac{Z_0 \tan(\frac{\phi}{2})}{\omega_0} \tan(\frac{\phi}{2}) \quad (4.2.6)$$

$$C = \frac{\sin(\phi)}{\omega_0 Z_0} \quad (4.2.7)$$

Bei beiden Tiefpassgliedern ist wiederum der Phasenregelbereich abhängig vom Einstellbereich der Varaktoren in den Tiefpassgliedern. Ein II-Tiefpass Element der Schaltung kann die Phase maximal zwischen 0° und -90° drehen. Um diesen Regelbereich zu erweitern können mehrere LC-Tiefpassglieder kaskadiert werden, siehe Abbildung 4.15. Bei höheren Frequenzen nimmt der Chipflächenbedarf dieser Architektur ab, da die Serienelemente durch Leitungen realisiert werden können.

Phasenschieber durch schaltbare Verzögerungselemente

In Abbildung 4.16 ist ein 4bit-Phasenschieber mit schaltbaren Verzögerungsgliedern dargestellt.

Diese Schaltung ermöglicht im Gegensatz zu den bisherigen Architekturen nur diskrete Phasenänderungen mit einer Schrittweite von 22.5° zwischen 0° und 360° . Mittels der komplementären Steuersignale U_{180} und U_{-180} wird das Eingangssignal zwischen einen Hoch- oder Tiefpassfilter geschaltet. Dadurch kann je nach Schalterstellung ein 180° oder ein -180° Phasensprung realisiert werden. Die weiteren Phasenglieder stellen analog die anderen notwendigen Phasensprünge bereit, um einen Phasenschieber mit 4bit bzw. 22.5° Auflösung zusammenzusetzen. Da die Ansteuerung rein digital ist, werden keine zusätzlichen Schaltungsblöcke, wie zum Beispiel ein Digital-Analog-Umsetzer (DAU) benötigt. Dadurch ist diese Architektur rein passiv und erzeugt in einem Gesamtsystem keinen zusätzlichen Leistungsverbrauch. Eine weitere Möglichkeit

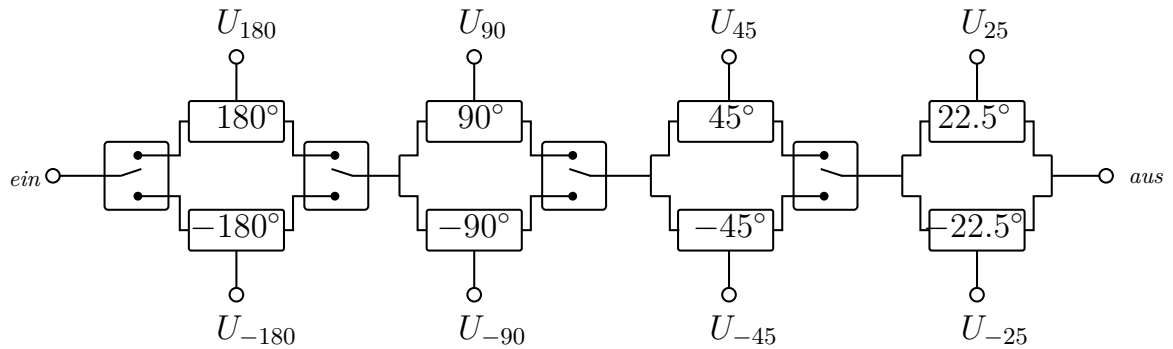


Abbildung 4.16: Diskreter 4bit-Phasenschieber mit schaltbaren Verzögerungselementen [2]

neben dem Schalten zwischen Hoch- und Tiefpassstrukturen ist eine Überbrückung der Π -Struktur zur Erzeugung einer Phasenänderung. Durch Verzicht auf die Hochpassfilter wird die Anzahl der Bauelemente reduziert und somit Chipfläche eingespart.

Weitere Phasenschieber mit 3bit- und 4bit-Auflösung werden in [9] und [7] vorgestellt. Dort werden einzelne Π -Tiefpassfilter verwendet, um die Phase um 22.5° , 45° und 90° zu drehen. Eine Änderung um 180° wird durch Überkreuzschaltung der differentiellen Signalleitungen realisiert. Das Π -Tiefpassglied ist in Abbildung 4.17 gezeigt.

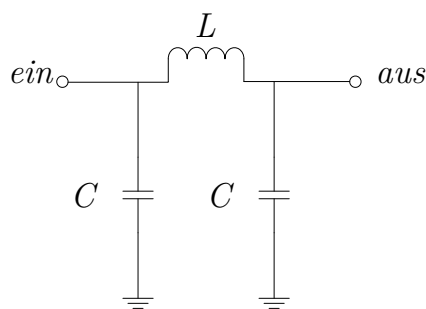


Abbildung 4.17: Aufbau eines Π -Tiefpass-Glieds [7]

Die Dimensionierung der Spule und der Kondensatoren lassen sich analog zu der Phasenschieberarchitektur mit dem Einsatz von belastete Leitungen durch die Gleichungen 4.2.4 und 4.2.5 berechnen.

Zusammenfassung der verschiedenen Realisierungsmöglichkeiten

Abschließend werden nochmals die Vor- und Nachteile der unterschiedlichen Realisierungsmöglichkeiten von Phasenschiebern zusammengefasst und in Tabelle 4.5 aufgetragen.

Architektur	Vorteil	Nachteil
Vektormodulator	- Änderung der Phase und Amplitude - geringer Aufwand (keine Varaktoren)	- i.d.R. analoge Steuersignale - aktiv, Leistungsverbrauch
Reflexions-PS (passiv)	- einfacher Aufbau	- kleine Bandbreite
Reflexions-PS (aktiv)	- geringe Verluste - große Bandbreite	- großer Aufwand (Varaktoren) - Leistungsverbrauch
PS durch belastete Leitungen	- passiv - große Bandbreite	- große Einfügedämpfung
PS mit schaltbarer Verzögerung	- digitale Ansteuerung - passiv	- große Chipfläche - diskrete Schrittweite

Tabelle 4.5: Vor- und Nachteile der verschiedenen Phasenschieberarchitekturen [10]

Durch Vektormodulation kann sowohl die Phase geschoben, als auch das Eingangssignal verstärkt werden. Nachteilig ist, dass diese aktive Architektur einen für das Gesamtsystem relevanten Stromverbrauch aufweist.

Reflexionsphasenschieber mit Richtkopplern sind relativ einfach aufgebaut, können jedoch nur Signale mit einer sehr kleinen Bandbreite verarbeiten. Realisiert man den Koppler aktiv werden die Verluste des Reflexionsphasenschiebers reduziert und die Bandbreite vergrößert. Dies bringt jedoch einen erhöhten Schaltungsaufwand verbunden mit einem zusätzlichen Stromverbrauch mit sich.

Der Phasenschieber durch belastete Leitungen, bestehend aus mehreren Π -Elementen, ist passiv und verursacht aufgrund der niedrigen Varaktorgüte eine hohe Einfügedämpfung. Die Kaskadenschaltung mehrerer Π -Tiefpassglieder ermöglicht jedoch eine relativ große Bandbreite.

Die Architektur mit schaltbaren Verzögerungselementen ist bei einer niedrigen Betriebsfrequenz nur mit flächenintensiven, passiven Bauelementen zu realisieren. Bei hochfrequenten Anwendungen mit niedriger Phasenauflösung wirkt sich dies allerdings weniger nachteilig aus. Durch den rein passiven Aufbau wird auch keine zusätzliche Leistung verbraucht.

Letztlich ist die Auswahl der möglichen Architektur abhängig von der jeweiligen Systemspezifikation.

4.2.2 Implementierung

Der implementierte Phasenschieber ist in Abbildung 4.18 dargestellt und basiert auf der Architektur aus [7].

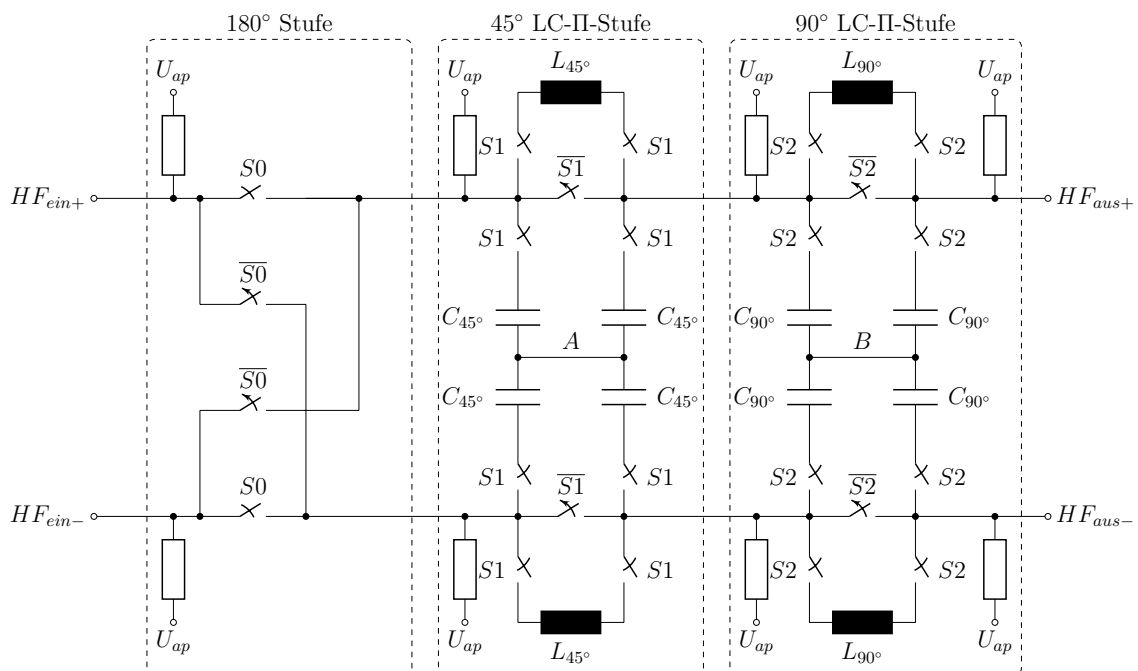


Abbildung 4.18: Schaltbild des Phasenschiebers

Die Phase wird über schaltbare LC-II-Tiefpassglieder eingestellt. Zur Flächenminimierung ist eine reine Tiefpassarchitektur mit jeweils einer Spule pro Phasenstellglied gewählt. Mittels eines 45°-, 90°- und 180°-Phasenstellgliedes lässt sich insgesamt ein 3bit-Phasenschieber mit einem Phasenstellbereich von 0° bis 360° mit einer Schrittweite von 45° realisieren. Der Phasenschieber ist differentiell aufgebaut. Dabei werden in den beiden differentiellen Pfaden jeweils Eintaktphasenschieber eingesetzt. Der Knoten A bei der 45°- und der Knoten B bei der 90°-Stufe stellen eine virtuelle Masse dar. Die 180°-Phasendrehung wird durch ein Überkreuzschalten der differentiellen Eingänge ermöglicht. Zur Dimensionierung werden die Gleichungen 4.2.4 und 4.2.5 herangezogen.

Neben dem aktuellen Stand der Technik ist die implementierte Schaltung um zusätzliche Funktionsblöcke erweitert. Zum einen kann mittels der Spannung

U_{ap} der Arbeitspunkt des Phasenschiebers gewählt werden. Dadurch verhindert man potentialfreie Netze und kann den Arbeitspunkt für die NMOS-Schalter auf Masse oder auf ein anderes niedriges Potential legen. Bei hohen Eingangsspegeln beugt das Anlegen eines von Masse abweichenden Potentials einer Durchschaltung der in Sperrrichtung betriebenen Source-Bulk-Diode vor. Zum anderen werden durch die zusätzlichen Schalter mit den komplementären Ansteuersignalen $\overline{S1}$ und $\overline{S2}$ die passiven Bauteile bei Überbrückung des 45°- bzw. 90°-Phasenstellgliedes vom Durchlasspfad getrennt. Dadurch wird eine Verzerrung des Phasensprungs, zum Beispiel durch die parasitäre Kapazität der überbrückten Spule, verhindert. Diese Verbesserung der Phasengenauigkeit und der Unabhängigkeit des Phasenfehlers von der jeweiligen Ansteuerung bringt jedoch eine Erhöhung der Durchlassdämpfung mit sich.

Das Schaltbild der in der Abbildung 4.18 dargestellten Schalter ist in Grafik 4.19 aufgezeigt.

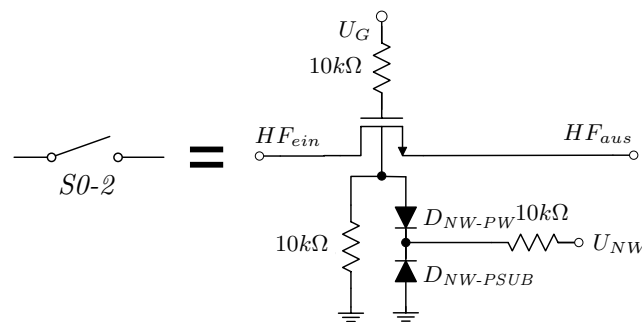


Abbildung 4.19: Schaltbild der RF-Schalter im Phasenschieber [9]

Die Schalter sind als reine NMOS-Schalter basierend auf [11] und [12] aufgebaut. Die NMOS-Transistoren sind in einem Dreifachwanneprozess gefertigt, wodurch der Bulk-Anschluss der Schalter vom übrigen Substrat isoliert ist und sich weniger parasitäre Störungen einkoppeln können. Hierfür wird in das P-Substrat eine tiefe N-Wanne dotiert. In diese tiefe Wanne kann wiederum eine P-Wanne mit darin befindlichen NMOS-Transistor implementiert werden, wodurch sich das NMOS-Bulkpotential vom Substratpotential separieren lässt. [13]

Zusätzlich ist der Schalttransistor in der Resistive Body Floating-Technik aufgebaut. Dadurch erreichen die Schalter im Durchlassbetrieb eine geringe Einfügedämpfung bei einer möglichst hohen Isolation im Sperrbetrieb. Die im Dreifachwanneprozess auftretenden parasitären Dioden D_{NW-PW} , zwischen der tiefen N-Wanne und der inneren P-Wanne, und $D_{NW-PSUB}$, zwischen der N-Wanne

und dem P-Substrat, sind in der Abbildung 4.19 dargestellt. Darüber hinaus sind die drei $10\text{ k}\Omega$ -Widerstände der Resistive Body Floating-Technik an Gate, Bulk und dem N-Wannenkontakt eingezeichnet. Durch Anpassung der Transistordimensionierung bei Berücksichtigung der parasitären Verlustpfade kann die Einfügedämpfung und die Großsignalfestigkeit optimiert werden. [14]

Das Layout und die dazugehörige 3D-Ansicht des Phasenschiebers sind in der Abbildung 4.20 dargestellt. Die prozessierte integrierte Schaltung ist in Grafik 4.21 veranschaulicht.

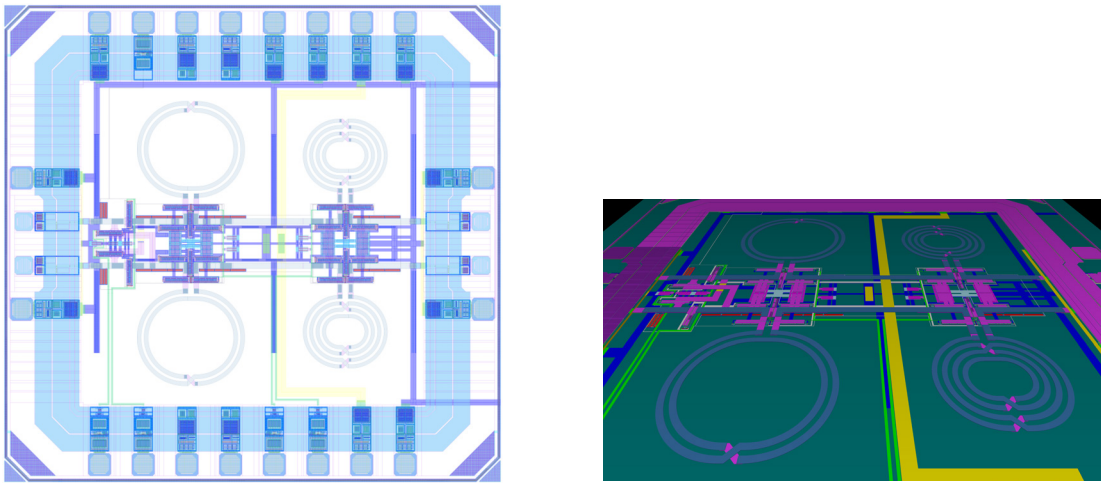


Abbildung 4.20: Links: Layout des Phasenschiebers, Rechts: 3D-Ansicht des Phasenschiebers

Analog zum rauscharmen Verstärker ist auch beim Phasenschieber der Flächenbedarf der vier integrierten Spulen dominierend und bei den Prozessierungskosten ausschlaggebend. Die Gesamtfläche des Phasenschiebers beträgt 1.10 mm^2 .

Darüber hinaus sind die notwendigen komplementären Ansteuersignale zur Realisierung der unterschiedlichen Phasenänderungen $\Delta\phi$ in Tabelle 4.6 zusammengefasst.

Zusätzlich kann der Durchlasspfad des Phasenschiebers durch gleichzeitiges Öffnen oder Schließen der Schalter S_0 und $\overline{S_0}$ unabhängig von der weiteren Schalterstellung S_1 bzw. S_2 geöffnet werden, wodurch der Eingang vom Ausgang hochohmig isoliert wird.

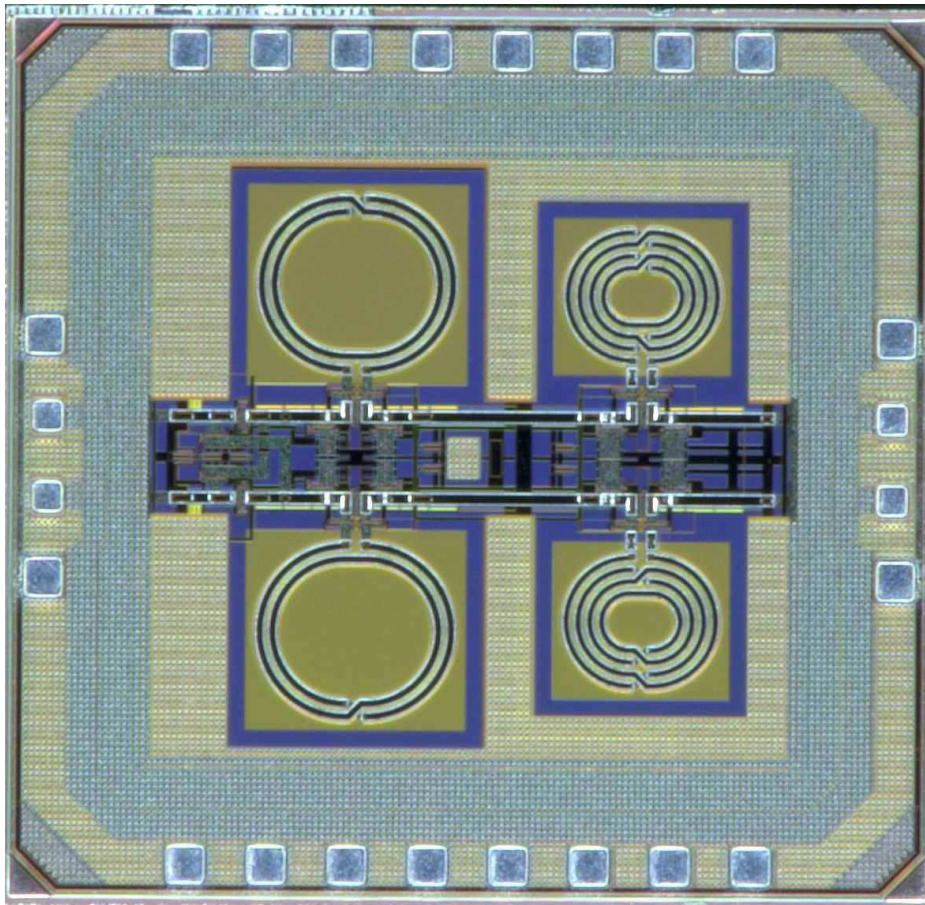


Abbildung 4.21: IC des Phasenschiebers

Tabelle 4.6: Komplementäre Ansteuersignale des Phasenschiebers

$\Delta\phi$	S_0	$\overline{S_0}$	S_1	$\overline{S_1}$	S_2	$\overline{S_2}$
0°	1.8V	0V	0V	1.8V	0V	1.8V
-45°	1.8V	0V	1.8V	0V	0V	1.8V
-90°	1.8V	0V	0V	1.8V	1.8V	0V
-135°	1.8V	0V	1.8V	0V	1.8V	0V
-180°	0V	1.8V	0V	1.8V	0V	1.8V
-225°	0V	1.8V	1.8V	0V	0V	1.8V
-270°	0V	1.8V	0V	1.8V	1.8V	0V
-315°	0V	1.8V	1.8V	0V	1.8V	0V

4.2.3 IC-Messergebnisse

Der differentielle 3bit-Phasenschieber wurde in einer 150 nm CMOS-Technologie gefertigt und unter nominalen Umgebungsbedingungen vermessen. Durch die On-Chip-Messungen bleiben die Einflüsse von den Bonddrähten, des PCBs und des Chipgehäuses unberücksichtigt. Im Gesamtsystem befindet sich der Phasenschieber zwischen dem rauscharmen Verstärker und dem Leistungskoppler. Da alle Stufen differentiell auf $100\ \Omega$ angepasst sind, wirken sie als eingangs- und ausgangsseitige Pufferschaltung für den Phasenschieber. Eine PCB-Messung mit gehäustem Phasenschieber-IC ist nicht möglich, da ohne eingangs- und ausgangsseitige Pufferschaltung die Bonddrahtinduktivitäten die Phasenstellglieder verzerren würden.

Der Phasenschieber wird mittels der Tabelle 4.6 angesteuert und für alle möglichen Phaseinstellungen vermessen. Dabei sind bei der Betriebsfrequenz von 2.3 GHz die Einfügedämpfung S21, die weiteren S-Parameter, sowie die Phasenänderung $\Delta\phi$ und deren absoluter Fehler $F_{abs,\Delta\phi}$ festgehalten. Der Stromverbrauch geht aufgrund der rein passiven Architektur gegen null.

Tabelle 4.7: IC-Messergebnisse des Phasenschiebers bei 2.3 GHz

$\Delta\phi_{soll}/^\circ$	S22/dB	S21/dB	S12/dB	S11/dB	$\Delta\phi_{ist}/^\circ$	$F_{abs,\Delta\phi}/^\circ$
0°	-8.3	-5.6	-5.6	-7.2	0.0	0.0
-45°	-14.2	-6.0	-6.0	-11.4	-45.5	0.5
-90°	-15.9	-7.0	-7.0	-8.7	-79.0	11.0
-135°	-12.0	-8.0	-8.0	-10.7	-125.1	9.9
-180°	-8.3	-5.6	-5.6	-7.3	-180.5	0.5
-225°	-14.4	-6.0	-6.0	-12.2	-226.7	1.7
-270°	-16.1	-7.0	-7.0	-8.9	-259.5	10.5
-315°	-12.2	-7.9	-7.9	-11.2	-306.3	8.7

Die Ergebnisse der Phasenschiebermessungen sind in Tabelle 4.7 aufgelistet. Es ist ersichtlich, dass der Phasenschieber bei allen Einstellungen eine für passive Phasenschieber gute S11 Eingangs- und S22 Ausgangsanpassung von maximal -7.2 dB aufweist. Aufgrund der passiven Architektur ist der Vorwärtstransmissionsfaktor S21 identisch zur Rückwärtstransmission S12. Die sich daraus ergebende Einfügedämpfung liegt zwischen 5.6 dB und 8.0 dB. Dieser Wert ist aufgrund der zusätzlichen Schalter, verglichen mit anderen passiven Phasenschieberarchitekturen, deutlich schlechter. Allerdings liegt der Unterschied zwischen

den verschiedenen Einstellungen bei lediglich 2.4 dB. Dies ist speziell für die Gesamtimplementation des Front-Ends von Bedeutung. Darüber hinaus ergeben sich Vorteile hinsichtlich des Phasenfehlers. Die Phase ist in einen Bereich von 0° bis 360° mit einer Schrittweite von 45° einstellbar. Der maximale Fehler beträgt dabei 11° . Aufgrund von den Prozesstoleranzen und den sich daraus ableitbaren Schwankungen bei der Fertigung der integrierten Spulen und MIM-Kapazitäten ist eine Variation der Phasenänderung in dieser Größenordnung unvermeidlich. Durch den Einsatz von zusätzlichen Schaltern sind die Phasenfehler reproduzierbar und hängen lediglich von den Fertigungsschwankungen des jeweiligen 45° - bzw. 90° -Phasenstellgliedes ab. Dies ist unter anderen anhand der Phasenänderungen um -90° und -135° ersichtlich. Trotz kurzgeschlossenen bzw. hinzugefügten 45° -Phasenstellgliedes beträgt der Phasenfehler des 90° -Gliedes jeweils zwischen 10° und 11° .

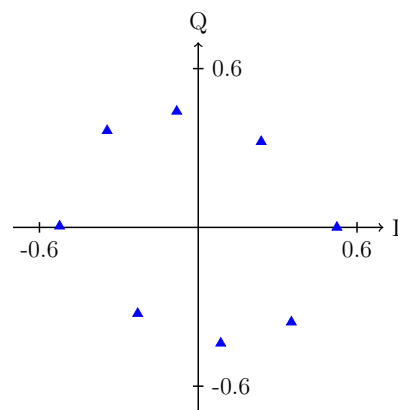


Abbildung 4.22: IQ-Transferkennlinie des Phasenschiebers bei 2.3 GHz

Zur weiteren Veranschaulichung ist in Abbildung 4.22 die Transferkennlinie des Phasenschiebers bei 2.3 GHz in einem IQ-Diagramm aufgetragen. Es ist erkennbar, dass mittels des Phasenschiebers das Eingangssignal in alle Quadranten des IQ-Diagramm verschoben werden kann. Die I- bzw. Q-Skala stellt dabei den dazugehörigen linearen Wert zum S21-Wert dar.

4.2.4 Ausblick

Als alternative Realisierung ist in diesem Ausblick ein Vektormodulationsphasenschieber basierend auf [10] dargestellt. Im Gegensatz zur rein passiven implementierten Varianten kann diese Architektur ohne integrierte Spulen und

dadurch Chipflächen sparend und kostengünstig entworfen werden. Das Eingangssignal wird neben der Phasenänderung noch zusätzlich verstärkt, was jedoch eine höhere Stromaufnahme mit sich bringt. Zusätzlich muss das Eingangssignal vor der Verarbeitung auf eine niedrige Zwischenfrequenz heruntergemischt werden, um ein möglichst flächeneffizientes und stromsparendes Design zu realisieren.

Das gesamte Blockdiagramm des Vektormodulationphasenschiebers ist in 4.23 veranschaulicht.

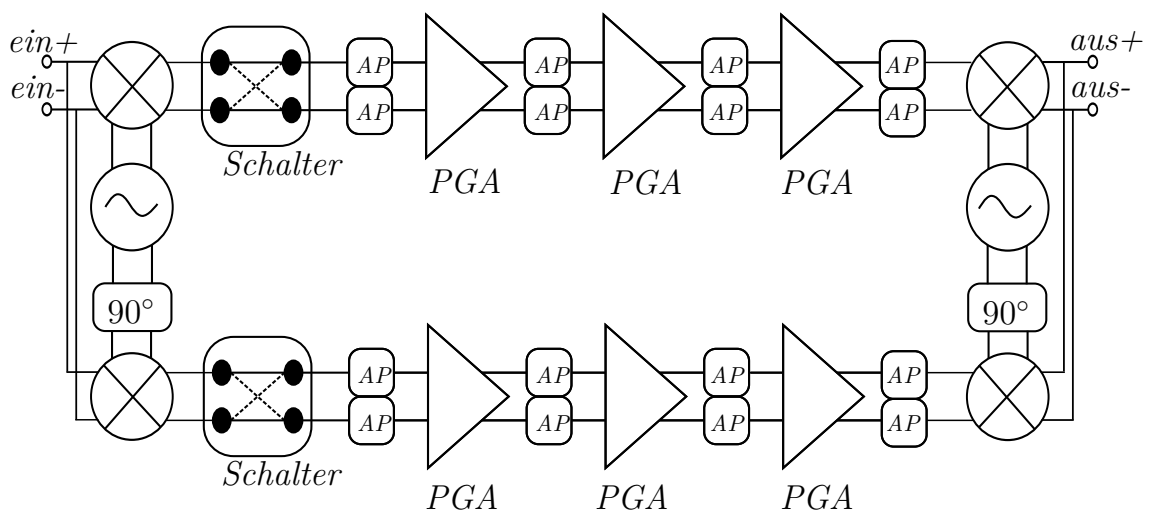


Abbildung 4.23: Blockdiagramm eines alternativen Vektormodulation-PS [15]

Dabei wird das differentielle Eingangssignal ein_{\pm} auf eine Zwischenfrequenz von 5 MHz herunter gemischt. Durch Verwendung einer Inphase und einer um 90° verschobenen Oszillatorfrequenz wird ein I- und ein Q-Anteil generiert. Die beiden Signale werden getrennt voneinander verarbeitet und verstärkt. Der auf den Mischer folgende Schalter überkreuzt die differentiellen Eingangsleitungen. Analog zu Abbildung 4.18 wird dadurch der I- bzw. Q-Pfad invertiert, wodurch jeder Quadrant innerhalb des Konstellationsdiagramms ansteuerbar ist. Die nachfolgenden programmierbaren Verstärker (PGA) ermöglichen eine unterschiedliche Gewichtung der beiden Pfade. Dadurch lässt sich eine Phasenänderung zwischen 0° und 90° einstellen. Um die Verstärkungsfaktoren der einzelnen PGAs identisch zu realisieren, werden Arbeitspunktschaltungen (AP) verwendet. Diese Schaltung befindet sich sowohl am Eingang als auch am Ausgang der PGAs. Eingangsseitig definieren sie den Arbeitspunkt der Eingangsdifferenzpaare der Verstärker bzw. deren Transkonduktanz. Ausgangsseitig gewährleisten sie, dass jeder Verstärker die identische Ausgangslast hat und damit einhergehend insgesamt übereinstimmende Verstärkungsfaktoren aufweist.

Durch den I- bzw. Q-Pfad ergeben sich jeweils 20 verschiedene Verstärkungsfaktoren, die bei nominalen Umgebungsbedingungen zwischen 19.59 dB und 63.25 dB liegen. Die Bandbreite liegt dabei zwischen 9 MHz und 55 MHz abhängig von der jeweiligen Verstärkungseinstellung. Gewichtet man den I- und Q-Zweig gleich, führt dies zu keiner Phasenänderung, sondern lediglich zu einer Verstärkung des Eingangssignals. Daraus ergeben sich insgesamt $20 \cdot 19 + 1 = 381$ mögliche, unterschiedliche Einstellungen des I- und Q-Pfades, wodurch ebenso viele Phaseinstellungen zwischen 0° und 90° realisiert werden können. Abschließend wird das Signal wieder auf die benötigte Ausgangsfrequenz gemischt und der I- und Q-Pfad wieder zu dem differentiellen Ausgangssignal $aus\pm$ zusammengefügt. Der Gesamtstromverbrauch für den Vektormodulator ohne Oszillatoren und Mischer beträgt 3.0 mA, bzw. jeweils 1.5 mA pro Pfad.

Der programmierbare Verstärker bildet in dieser Phasenschieberarchitektur die Kernkomponente, ist in Abbildung 4.24 dargestellt und basiert auf [16]. Der Verstärker beinhaltet zwei Differenzpaare T3-T6 in Source-Schaltung mit resistiver Stromgegenkopplung R3-R6. Der Stromausgang dieser Eingangsstufen ist über Kreuz geschaltet und hat eine Gleichtaktrückkopplung (CMFB) bestehend aus T1-T2 und R1-R2 als Last. Diese Rückkopplung regelt zusätzlich die Gleichtaktspannung an den Ausgangsnetzen $aus\pm$. Eine konstante Transkonduktanzquelle speist den Verstärker mit dem Strom I_{dc} . Die Schalttransistoren mit der komplementären digitalen Ansteuerung s_1-s_{10} und $s_{1n}-s_{10n}$ verteilen den Strom ungleichmäßig auf die zwei Eingangspaare und legen deren Source-Spannung fest. Sind auf der linken Seite mehr Schalter geschlossen als auf der rechten Seite, ist der Strom am Sourceknoten links geringer als rechts, wodurch links die Transkonduktanz bzw. die Kleinsignalverstärkung betragsmäßig ansteigen und rechts sinken. Dies hat zur Folge, dass sich am Knoten N_1 ein großer negativer, an N_2 ein großer positiver, an N_3 ein kleiner negativer, an N_4 ein kleiner positiver Kleinsignalstrom einstellt. Dadurch wird eine von der digitalen Schalteransteuerung abhängige Ausgangsdifferenzspannung und damit eine digital einstellbare Gesamtverstärkung des PGA erzeugt. Für den Fall, dass auf beiden Seiten jeweils fünf Schalter geschlossen sind, ist $I_1 = I_2$ und es ergibt sich kein differentieller Spannungsunterschied am Ausgang, wodurch die Verstärkung des PGA $G_{dB} \rightarrow -\infty$ beträgt. Abgesehen von dieser Einstellung ergeben sich vier weitere von der Schalterstellung abhängigen Verstärkungsfaktoren: 21.49 dB, 16.94 dB, 12.26 dB und 5.614 dB. [10, 15]

Das Layout und die dazugehörige 3D-Ansicht des I-Pfades des Vektormodulators ohne Mischer- und Oszillatorschaltungen sind in der Abbildung 4.25 dargestellt.

Die Gesamtfläche des Modulatorpfades beträgt aufgrund der spulenlosen Implementierung lediglich 0.115 mm^2 . Jedoch ist zu berücksichtigen, dass sowohl

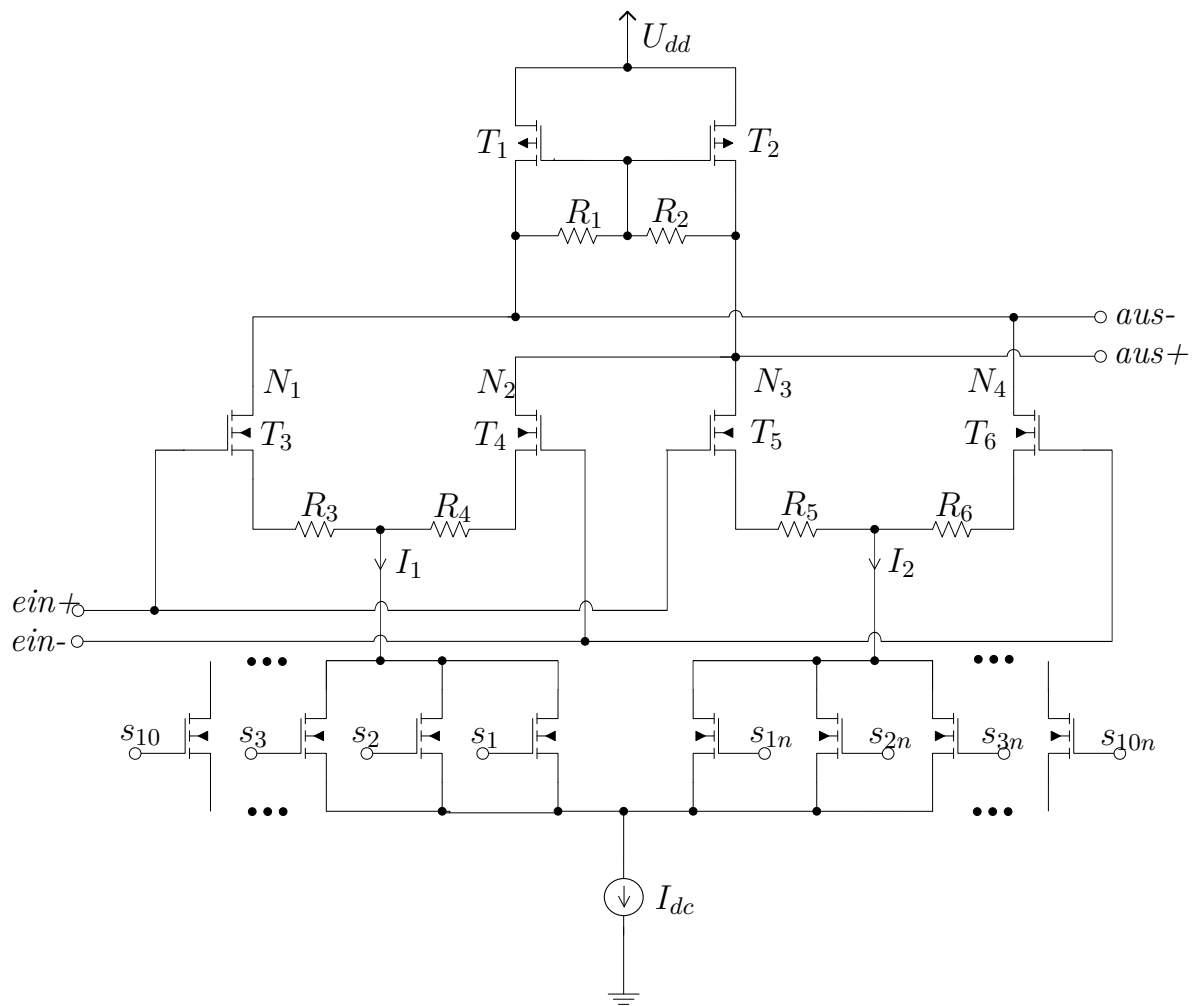


Abbildung 4.24: Schaltbild des programmierbaren Verstärkers (PGA) [15, 16]

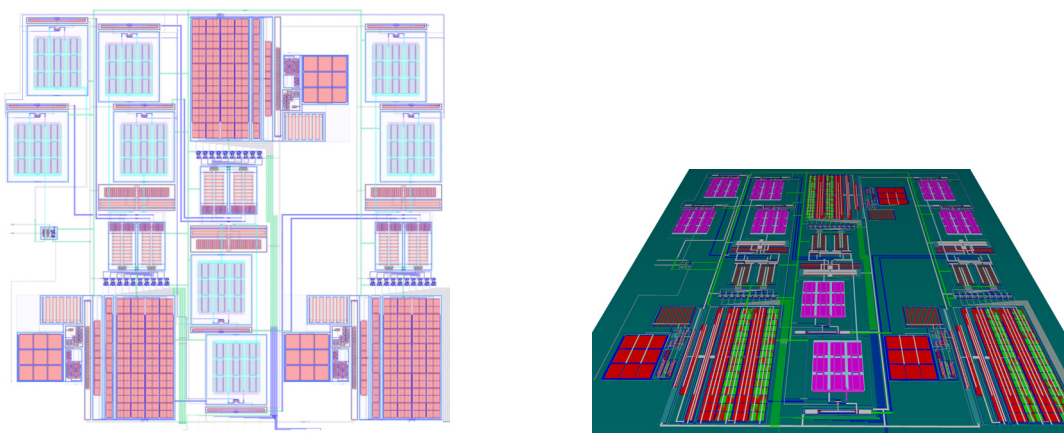


Abbildung 4.25: Links: Layout des Vektormodulators, Rechts: 3D-Ansicht des Vektormodulators

im Flächenbedarf als auch in der Stromkalkulation die Mischer- und Oszillatorstufen nicht berücksichtigt sind. Diese Architektur eignet sich speziell für

Applikationen, die eine hohe Phasengenauigkeit voraussetzen. Darüber hinaus ist die vorgestellte alternative Phasenschieberarchitektur vorzugsweise in Systemen, in denen eine Umsetzung auf die verwendete Zwischenfrequenz vorgesehen und für weitere Verarbeitungsschritte diese beibehalten wird, einzusetzen.

4.2.5 Literatur

- [1] F. Ellinger, *Radio Frequency Integrated Circuits and Technologies*. Springer, 2008.
- [2] F. Ellinger, U. Mayer, M. Wickert, N. Joram, J. Wagner, R. Eickhoff, I. Santamaria, C. Scheytt, and R. Kraemer, “Integrated Adjustable Phase Shifters,” *IEEE Microwave Magazine*, vol. 11, pp. 97–108, Oct 2010.
- [3] F. Ellinger, R. Vogt, and W. Bachtold, “Compact Reflective-Type Phase-Shifter MMIC for C-Band Using a Lumped-Element Coupler,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 49, pp. 913–917, May 2001.
- [4] A. Poon and M. Taghivand, “Supporting and Enabling Circuits for Antenna Arrays in Wireless Communications,” *Proceedings of the IEEE*, vol. 100, pp. 2207–2218, July 2012.
- [5] Y. Zheng and C. Saavedra, “An Ultra-Compact CMOS Variable Phase Shifter for 2.4-GHz ISM Applications,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 56, pp. 1349–1354, June 2008.
- [6] U. Mayer, F. Ellinger, and R. Eickhoff, “Compact Circulator Based Phase Shifter at C-Band in BiCMOS,” in *IEEE Radio Frequency Integrated Circuits Symposium (RFIC), 2009*, pp. 499–502, June 2009.
- [7] B.-W. Min and G. Rebeiz, “Single-Ended and Differential Ka-Band BiCMOS Phased Array Front-Ends,” *IEEE Journal of Solid-State Circuits*, vol. 43, pp. 2239–2250, Oct 2008.
- [8] T. Hancock and G. Rebeiz, “A 12-GHz SiGe Phase Shifter With Integrated LNA,” *IEEE Transactions on Microwave Theory and Techniques*, vol. 53, pp. 977–983, March 2005.
- [9] C. Hartmann, J. Rascher, R. Weigel, G. Fischer, and T. Ussmueller, “A CMOS RF Front-End IC for Multi Antenna Diversity Applications in the S-

- Band,” in *19th International Conference on Microwave Radar and Wireless Communications (MIKON), 2012*, vol. 2, pp. 483–486, May 2012.
- [10] T. Kastenhuber, *Entwurf eines integrierten Phasenschiebers für ein Diversity-Frontend*. Masterarbeit, Universität Erlangen-Nürnberg, 2013.
- [11] J. Rascher, S. Pinarello, J.-E. Mueller, G. Fischer, and R. Weigel, “Methods for Low Insertion Loss RF Switches with Increased Power Handling Capability in 65nm CMOS,” in *Asia-Pacific Microwave Conference (APMC), 2011*, pp. 1897–1900, Dec 2011.
- [12] J. Rascher, *RF Switch Design for Reconfigurable Power Amplifiers with High Back-off Efficiency in nm-CMOS Technologies*. 2015.
- [13] R. Baker, *CMOS: Circuit Design, Layout, and Simulation*. IEEE Press Series on Microelectronic Systems, Wiley, 2011.
- [14] J. Rascher and T. Ussmueller, “Phasenschieber für Satellitenfunkempfänger-Frontends,” in *Analog GMM-Fachbericht 70, 2011*, pp. 72–73, Nov 2011.
- [15] T. Kastenhuber, J. Roeber, A. Baenisch, G. Fischer, and R. Weigel, “A Miniaturized Very Low-Power Vector Modulated CMOS Phase Shifter for Wireless Receivers,” in *German Microwave Conference (GeMiC), 2015*, pp. 343–346, March 2015.
- [16] O. Klymenko, D. Martynenko, and G. Fischer, “A highly integrated IR-UWB Transceiver for Communication and Localization,” in *International SoC Design Conference (ISOCC), 2012*, pp. 57–60, Nov 2012.

4.3 Leistungskoppler

Der nachfolgende Abschnitt befasst sich mit der Implementierung eines Leistungskopplers (PC). Dabei wird der aktuelle Stand der Technik beschrieben und der verwendete aktive Koppler vorgestellt. Zur Verifikation der Funktionalität und zum aufzeigen der wichtigsten Kenngrößen, werden die On-Chip-Messergebnisse dargestellt. Abschließend wird im Ausblick ein alternativer rein passiver Lösungsansatz präsentiert.

4.3.1 Stand der Technik

Allgemein kann man Leistungskoppler mittels drei verschiedener Ansätze realisieren:

- Leitungsbasierte Leistungskopplung
- Induktive Kopplung
- Summierung von Strömen

Die ersten zwei Ansätze benötigen einen rein passiven Aufbau, wohingegen der Letztere eine aktive Eingangsschaltung zur Konvertierung des Eingangssignals in ein Stromsignal und zur Realisierung der Eingangsanpassung voraussetzt.

Leitungsbasierender Wilkinson-Leistungskoppler

Der Wilkinson-Leistungskoppler ist ein gängiges Beispiel für eine auf integrierte oder Mikrostreifenleitung basierte Kopplerarchitektur. Dieser rein passive Aufbau ist bidirektional und in Abbildung 4.26 dargestellt.

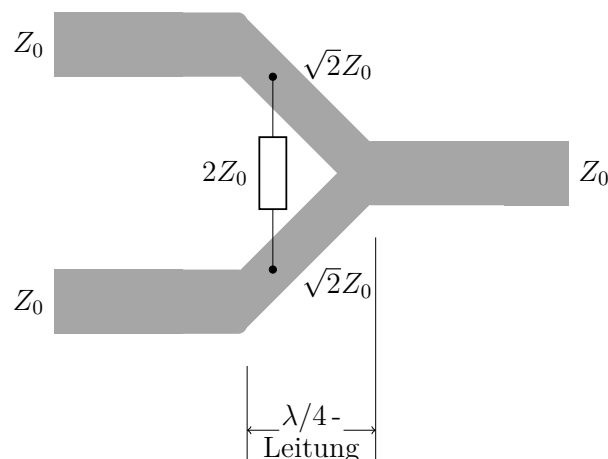


Abbildung 4.26: Wilkinson-Leistungskoppler

Der Koppler verfügt über keine isolierende Wirkung zwischen Ein- und Ausgang, wodurch er analog als Leistungsteiler verwendet werden kann. Die Struktur

kann eingangs- und ausgangsseitig angepasst werden. Dadurch ist kein weiteres Anpassnetzwerk notwendig. Der Wilkinson-Leistungskoppler ermöglicht theoretisch eine verlustlose Leistungsübertragung bei angepasster Eingangs- bzw. Ausgangslast. [1, 2] Ein Nachteil dieser Struktur ist jedoch die Frequenzabhängigkeit. Die Leitungsstruktur zwischen Ein- und Ausgang muss $\lambda/4$ lang sein. Dies lässt sich im hohen Gigahertzbereich integriert realisieren, bei niedrigeren Frequenzen ist diese Kopplerarchitektur aufgrund der großflächigen Leitungsstrukturen nicht integrierbar. Bei 2.3 GHz-Betriebsfrequenz würde die Länge der $\lambda/4$ -Anpassstruktur 3.26 cm betragen.

Induktiver Leistungskoppler

Eine weitere Möglichkeit einen Leistungskoppler zu realisieren, ist die induktive Kopplung zwischen verschiedenen Spulen zu nutzen. Hierfür sind nachfolgend verschiedene Lösungsansätze mit den dazugehörigen schematischen Grundaufbauten dargestellt. Die wichtigsten Kenngrößen bzw. die Charakteristik der unterschiedlichen Realisierungsmöglichkeiten variieren dabei. Die aufgezeigten verschiedenen Realisierungsmöglichkeiten basieren auf [1] und [3]. Allgemein sind dabei Kenngrößen wie Eigeninduktivität, Serienwiderstand, kapazitive Substratkopplung, Kopplung zwischen Ein- und Ausgang, Resonanzfrequenz und Chipfläche entscheidend. Die Resonanzfrequenz und die dazugehörige Güte bestimmt die Bandbreite und die maximale Betriebsfrequenz des Transformators. Durch den Serienwiderstand und die kapazitive Substratkopplung wird die Einfügedämpfung beeinflusst. Ebenso ist analog der Transmissionsfaktor von der induktiven Kopplung zwischen Ein- und Ausgang abhängig.

In Abbildung 4.27 ist ein Stufentransformator dargestellt. Diese Architektur weist eine besonders hohe Eigeninduktivität und eine niedrige kapazitive Kopplung zwischen Ein- und Ausgang auf. Alle Windungen lassen auf der obersten Metallebene fertigen, wodurch die Substratkopplung und damit die Einfügedämpfung reduziert wird. Durch die getrennte Anordnung der äußeren und inneren Spule entsteht jedoch ein erhöhter Chipflächenbedarf. Darüber hinaus wirkt sich diese Anordnung negativ auf die induktive Kopplung zwischen beiden Spulen aus. Diese Kopplung erfolgt nur seitlich durch das Magnetfeld und ist dadurch sehr niedrig.

Ein weiterer Transformator ist in Abbildung 4.28 veranschaulicht. Dieser verschachtelte Transformator kann ebenso wie der Stufentransformator in der obersten Metallebene aufgebaut werden und bringt analog dazu die Vorteile im Hinblick auf die Substratkopplung und Resonanzfrequenz mit sich. Darüber hinaus ermöglicht die verschachtelte Anordnung eine Erhöhung des induktiven Koppelfaktors. Dadurch lässt sich der Transformator kompakter und flächen-

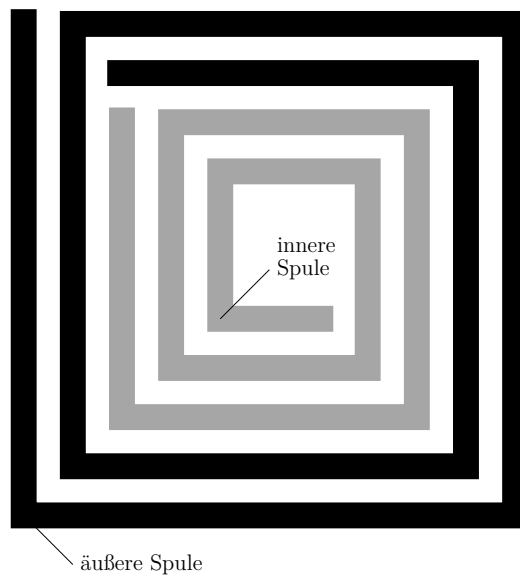


Abbildung 4.27: Stufentransformator

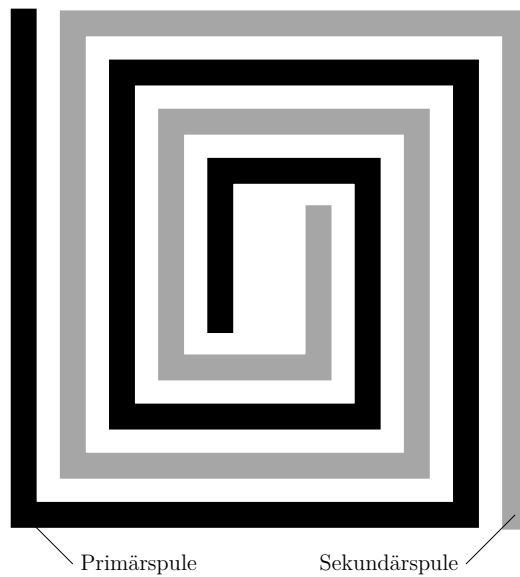


Abbildung 4.28: Verschachtelter Transformator

sparender realisieren, wohingegen die Eigeninduktivität, verglichen mit einem Stufentransformator, deutlich geringer ist. Durch verkleinern der Windungsbreiten und des Windungsabstands kann die magnetische Kopplung weiter erhöht werden. Dies erfolgt jedoch auf Kosten eines höheren Serienwiderstands.

Die letzte, in Abbildung 4.29 aufgezeigte Variante ist ein gestapelter Transformator. Bei dieser Implementierung werden die zwei Spulen auf verschiedenen

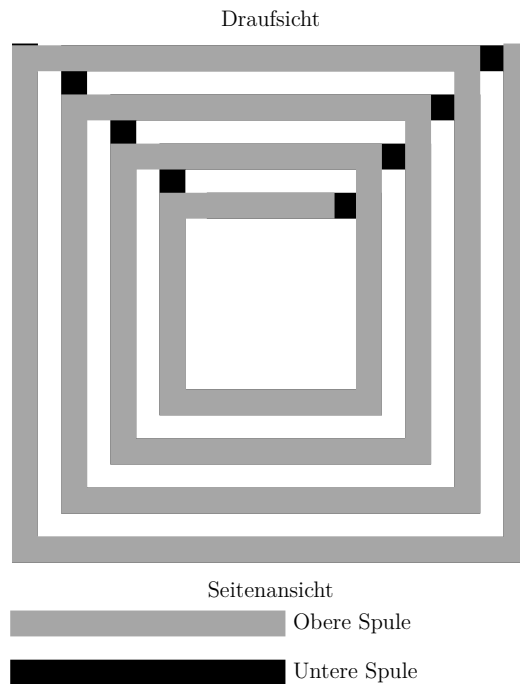


Abbildung 4.29: Gestapelter Transformator

Metallebenen entworfen. Dadurch wird eine seitliche und vertikale magnetische Kopplung ermöglicht. Der damit höhere Kopplungsfaktor bringt allerdings eine niedrigere Resonanzfrequenz mit sich. Diese wird durch die höhere kapazitive Substratkopplung der unteren Spule verursacht. Vorteilhaft ist bei dieser Architektur der flächeneffiziente Aufbau, da bei gleichem Kopplungsfaktor der Transformator, verglichen mit den Architekturen in Abbildung 4.27 und 4.28, deutlich kompakter realisiert werden kann.

Leistungskopplung durch Summierung der Ströme

Abschließend wird die letzte Realisierungsmöglichkeit zur Leistungskopplung von mehreren Eingangssignalen vorgestellt. Hierbei wird ein vom jeweiligen Eingangssignal abhängiger Strom $I(S_{ein,1-3})$ erzeugt und in einen Stromknoten summiert. Dadurch ergibt sich ein Gesamtstrom der mittels dem LCR-Anpassnetzwerk Z_{anpass} in die Ausgangsspannung S_{aus} konvertiert wird. Diese Superposition der Eingangsströme ermöglicht eine Kombination der Eingangssignale und ist schematisch als Schaltbild in Abbildung 4.30 dargestellt.

Die hier beschriebene Architektur findet in verschiedenen Bauteilen ihren Einsatz und kann unter anderem als aktiver Leistungskoppler fungieren. Eine der gängigsten Verwendungsgebiete ist jedoch der 3-Phasenmischer zur Unterdrü-

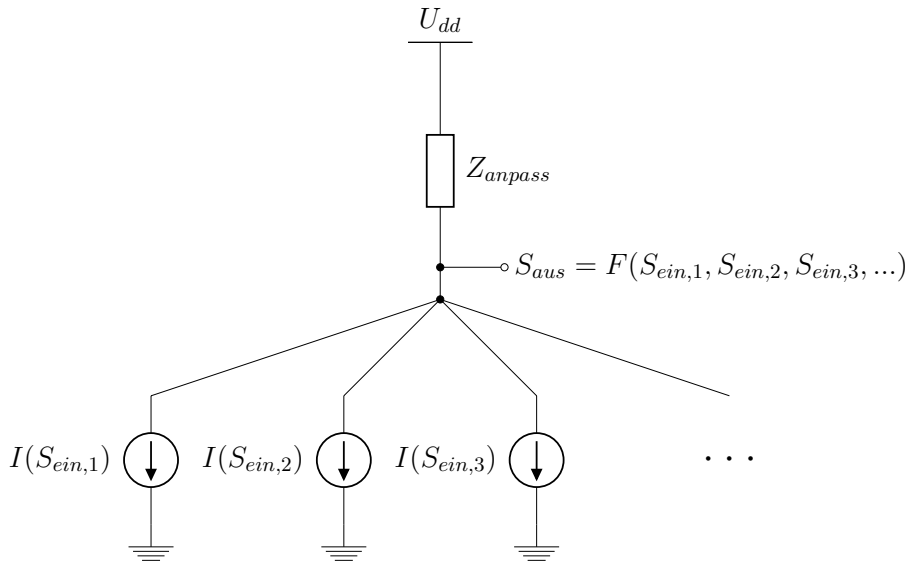


Abbildung 4.30: Schaltbild einer Leistungskopplung durch Stromsummierung

ckung der Oberwellen. In den Schaltungen aus [4] und [5] werden zum Beispiel die differentiellen Stromsignale durch drei Gilbertzellen erzeugt und einer gemeinsamen differentiellen Last zugeführt. Eine weitere Möglichkeit bietet die Summierung der Ströme in einer Gleichtaktrückkopplung (CMFB) wie im 3-Phasenmischer aus [6] angewendet. Darüber hinaus werden vergleichbare Ansätze zur Kombination mehrerer Leistungsverstärker verwendet. Dies wird unter anderem in [1] aufgezeigt. Durch ein diskretes, externes oder ein integriertes LC-Netzwerk können zusätzlich differentielle Stromausgangssignale von Mischern oder rauscharmen Verstärkern in Eintaktsignale konvertiert werden [7].

4.3.2 Implementierung

Das Schaltbild eines aktiven Lösungsansatzes ist in Abbildung 4.31 dargestellt. Diese Architektur beruht auf der Referenz [8]. Der aktive Leistungskoppler besteht aus drei Verstärkereingangsstufen. Diese Stufen sind differentiell aufgebaut und deren Eingänge $HF_{ein\pm,1-3}$ sind auf $50\ \Omega$ bzw. differentiell $100\ \Omega$ angepasst. Der Arbeitspunkt der Verstärker und damit der Stromverbrauch kann mittels der Eingänge $I_{ap,1-3}$ reguliert werden. Die Ausgänge $HF_{aus\pm,1-3}$ stellen einen vom Eingangssignal abhängigen Strom zur Verfügung. Der Ausgangsstrom der einzelnen Verstärkerstufen wird in einem Stromknoten summiert, wodurch eine aktive Leistungskopplung der Eingangssignale realisiert wird. Durch das ausgangsseitige Lastnetzwerk, bestehend aus den passiven Bauelementen $L_{U_{dd}}$, C_{aus} , R_{par} und C_{par} , wird das differentielle Stromsignal in die Ausgangsspannung $HF_{aus\pm}$ konvertiert. Das Lastnetzwerk realisiert zusätzlich die differentielle Ausgangsanpassung auf $100\ \Omega$. Die Architektur dieses

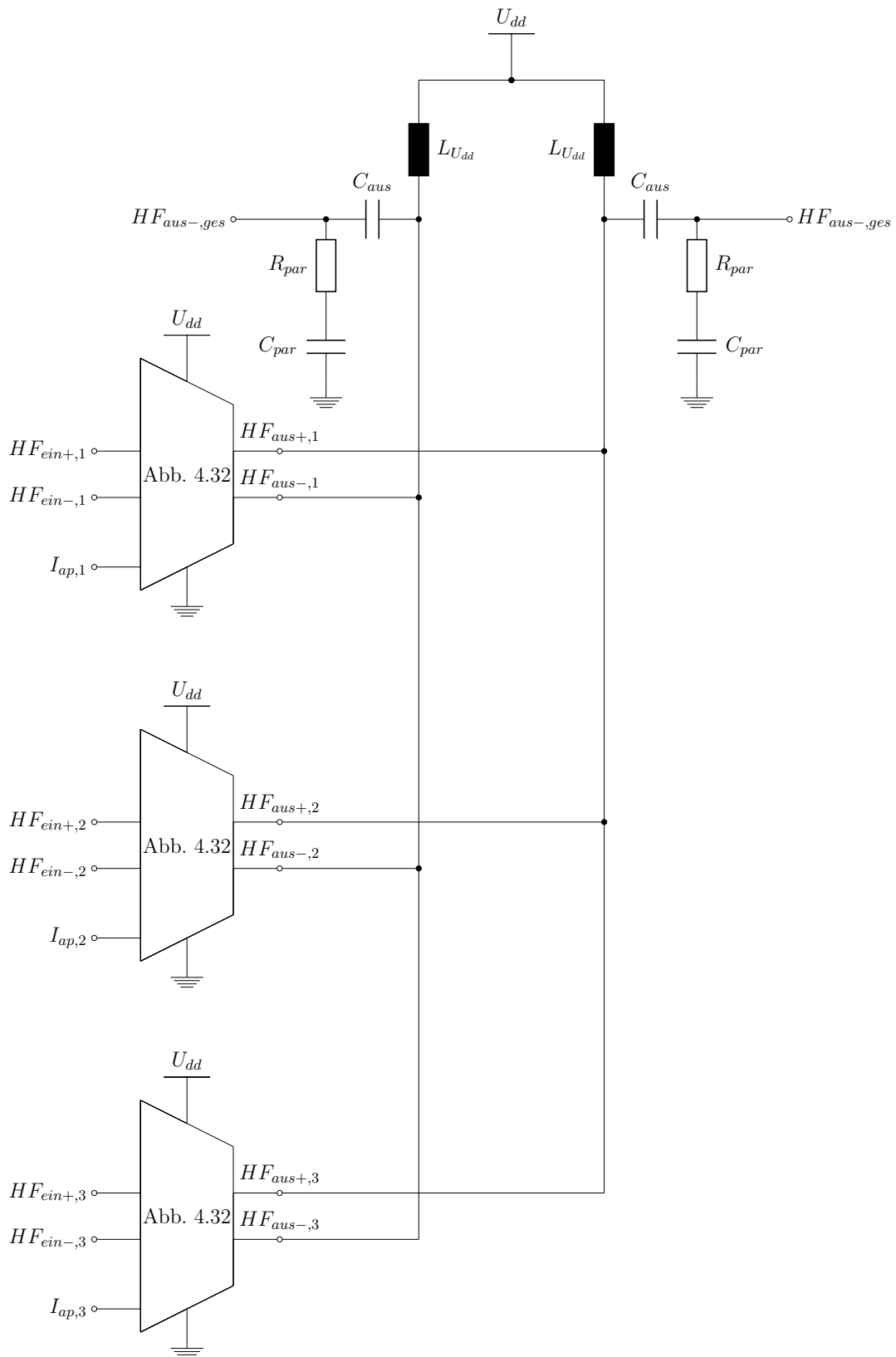


Abbildung 4.31: Schaltbild des aktiven Leistungskopplers (PC)

Netzwerkes basiert analog zum Anpassnetzwerk des differentiellen, rauscharmen Verstärkers auf [9].

Die detaillierte Schaltung der eingangsseitigen Verstärkerstufen ist in Abbildung 4.32 dargestellt.

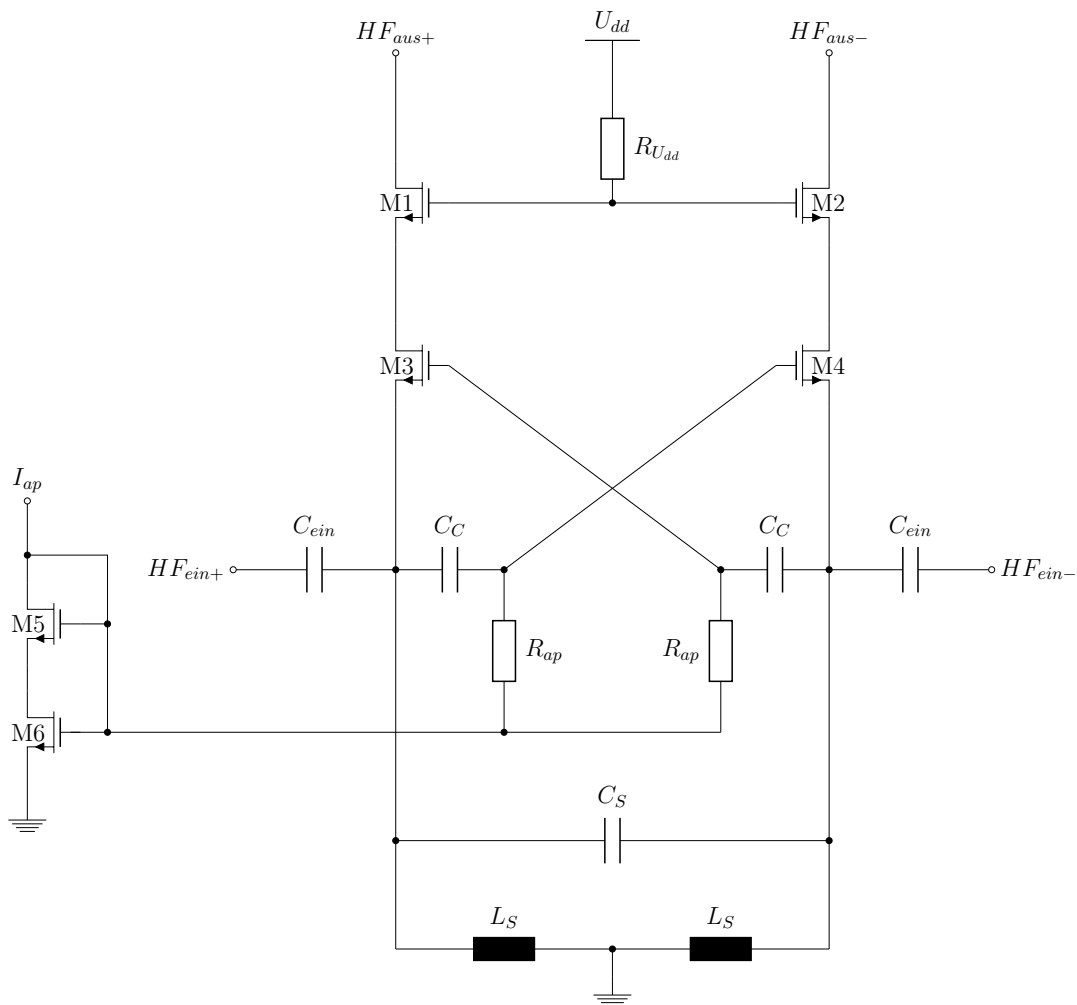


Abbildung 4.32: Schaltbild der Verstärkerstufen des aktiven Leistungskopplers

Als Ausgangspunkt für die hier implementierte differentielle Architektur der Verstärkerschaltungen dient [10]. Dabei entkoppelt die eingangsseitige Kapazität C_{ein} den Arbeitspunkt am Source-Netz der Transistoren M3 und M4 vom DC-Potential der Eingangssignale $HF_{ein\pm}$. Die Transistoren M3 und M4 sind in Gateschaltung angesteuert, wodurch die Eingangsimpedanz einen resistiven Anteil indirekt proportional abhängig von der Transkonduktanz $g_{m,M1/2}$ beinhaltet. Um die Schaltung am Eingang auf $100\ \Omega$ differentiell anzupassen, muss

diese Transkonduktanz zusätzlich erhöht werden. Dies erfolgt durch Kreuzkopplung der beiden Eingangssignale an den Gates der Transistoren M3 und M4. Die Verstärkung der Kreuzkopplung durch die Kapazitäten C_C beträgt

$$A = \frac{C_C}{C_C + C_{gs,M3/4}} \stackrel{C_C \gg C_{gs,M3/4}}{\approx} 1, \quad (4.3.1)$$

wodurch sich jeweils die Transkonduktanz der beiden Eingangstransistoren M3 und M4 verdoppelt. [11]

Der Arbeitspunkt der Gateschaltung wird über die Widerstände R_p und der Kapazität C_C entkoppelt. Anschließend ist der Arbeitspunkt und damit einhergehend die Verstärkung und der Stromverbrauch über die Transdioden M5 und M6 bzw. den Strom I_{ap} einstellbar. Verringert man den Arbeitspunktstrom I_{ap} reduziert sich der Stromverbrauch, jedoch damit verbunden auch die Gesamtverstärkung der Eingangsstufe des Leistungskopplers. Um die parasitären Eingangskapazitäten auszugleichen und um eine bessere Anpassung zu realisieren, sind am Sourceknoten der Eingangstransistoren zwei integrierte Spulen L_S ergänzt. Die zusätzliche Kapazität C_S dient abermals der differentiellen Anpassung der Eingangsimpedanz auf $100\ \Omega$ und erhöht den Freiheitsgrad bei der Dimensionierung der anderen passiven Bauelemente L_S , C_{ein} und C_C .

Speziell die überkreuzte Rückkopplung über C_C und die Transistoren M3 und M4 erzeugen eine hohe parasitäre Millerkapazität am Eingang. Um diese zu reduzieren wird die nachfolgende Kaskode durch die Transistoren M1 und M2 ergänzt. Hierdurch reduziert sich die Millerkapazität auf $C_M = 2C_{gd,M3/4}$. Zusätzlich verringert die Kaskodenschaltung die Sensitivität der Verstärkerstufe gegenüber Schwankungen der Versorgungsspannung (PSRR) und erhöht den Ausgangswiderstand des Verstärkers. [12]

Die Ausgangsstromsignale $HF_{aus\pm}$ der einzelnen Eingangsverstärkerstufen werden danach, wie in Abbildung 4.31 dargestellt, mit einer gemeinsamen Ausgangslast in einem Stromknoten verbunden.

Das Layout und die 3D-Ansicht des aktiven Leistungskopplers sind in der Abbildungen 4.33 dargestellt. Die prozessierte integrierte Schaltung ist in Grafik 4.34 veranschaulicht.

Dabei ist ersichtlich, dass die acht integrierten Spulen einen Großteil der Gesamtfläche von $2.78\ \text{mm}^2$ und damit der Fertigungskosten ausmachen. Eine vollständige Integration des Verstärkers ist jedoch notwendig, um die Kosten für das Gesamtsystem zu reduzieren. Der aktive Leistungskoppler beinhaltet drei

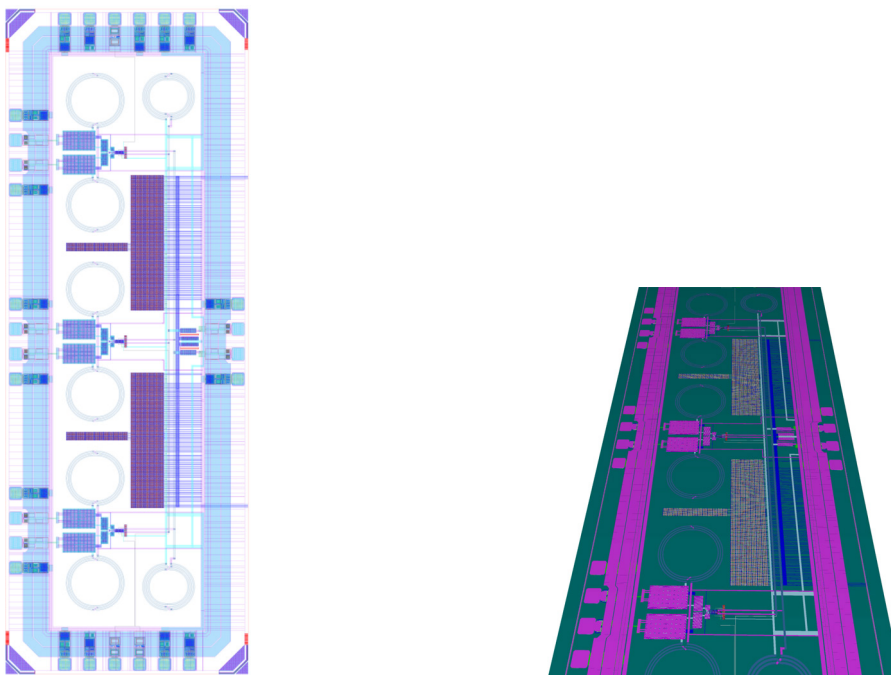


Abbildung 4.33: Links: Layout des aktiven Leistungskopplers,
Rechts: 3D-Ansicht des aktiven Leistungskopplers

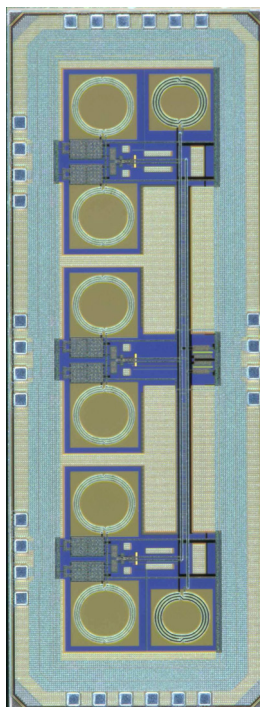


Abbildung 4.34: IC des aktiven Leistungskopplers

differentielle Eingänge, wobei die Höhe der jeweiligen Eingangsstufen auf die Höhe des vorherigen rauscharmen Verstärkers bzw. auf den Phasenschieber angepasst ist. Die gemeinsame Ausgangslast der drei Leistungskopplereingangsstufen erstreckt sich über die Höhe aller drei Schaltungsblöcke.

4.3.3 IC-Messergebnisse

Der aktive Leistungskoppler ist in einer 150 nm CMOS-Technologie gefertigt und unter nominalen Umgebungsbedingungen vermessen. Durch die On-Chip-Messungen bleiben die Einflüsse von den Bonddrähten, des PCBs und des Chipgehäuses unberücksichtigt. Der Stromverbrauch jedes einzelnen Eingangspfades ist über den jeweiligen Arbeitspunktstrom $I_{ap,1-3}$ einstellbar. Zusätzlich können nicht verwendete oder nicht benötigte Pfade komplett abgeschaltet werden, wodurch der Stromverbrauch während des Betriebes regulierbar ist. Die On-Chip-Messergebnisse sind in den Tabellen 4.8 und 4.9 bei der Betriebsfrequenz von 2.3 GHz zusammengefasst.

Tabelle 4.8: Kenngrößen des aktiven Leistungskopplers bei 2.3 GHz, einem aktiven Pfad, $I_{ap,1-3} = 200 \mu\text{A}$ und $U_{dd} = 1.8 \text{ V}$

	S22/dB	S21/dB	S12/dB	S11/dB	NF/dB	P1dB/dBm	I_{dc}/mA
Pfad 1	-7.52	-6.64	-40.55	-16.82	6.05	4.4	2.30
Pfad 2	-7.65	-6.40	-49.42	-16.88	6.05	4.1	2.42
Pfad 3	-7.55	-6.63	-40.76	-16.95	6.05	4.3	2.36

Tabelle 4.9: Kenngrößen des aktiven Leistungskopplers bei 2.3 GHz, einem aktiven Pfad, $I_{ap,1-3} = 400 \mu\text{A}$ und $U_{dd} = 2.0 \text{ V}$

	S22/dB	S21/dB	S12/dB	S11/dB	NF/dB	P1dB/dBm	I_{dc}/mA
Pfad 1	-7.52	-5.66	-40.93	-20.95	8.48	8.0	4.23
Pfad 2	-7.66	-5.43	-49.63	-20.98	8.48	8.0	4.36
Pfad 3	-7.55	-5.69	-41.16	-20.88	8.47	8.0	4.29

Im Stromsparmodes kann der Leistungskoppler mit einem Arbeitspunktstrom von $I_{ap} = 200 \mu\text{A}$ und einer Versorgungsspannung von $U_{dd} = 1.8 \text{ V}$ betrieben werden, wodurch der Gesamtstromverbrauch des Leistungskopplers bei einem aktiven Pfad zwischen 2.30 mA und 2.42 mA liegt. Bei drei verwendeten Pfaden ergibt sich ein Stromverbrauch von 7.08 mA.

Erhöht man den Arbeitspunktstrom auf $I_{ap} = 400\mu\text{A}$ und die Versorgungsspannung auf $U_{dd} = 2.0\text{ V}$, steigt analog dazu auch der Stromverbrauch auf 4.23 mA bis 4.36 mA , je nach aktivem Pfad an. Jedoch erhöht sich auch die Vorwärtstransmission S_{21} und damit die Verstärkung des aktiven Leistungskopplers. Bei einer weiteren deutlichen Erhöhung des Gesamtstromverbrauchs könnte man die Verstärkung nochmals vergrößern. Dies ist jedoch mit dem in der Gesamtspezifikation festgelegten Stromverbrauch der kompletten Empfängerschaltung nicht vereinbar.

Darüber hinaus ist die sehr gute Linearität zu bemerken, die die hohen Anforderungen aufgrund der vorherigen Verstärkerstufen erfüllt und je nach Arbeitspunktstrom zwischen 4.1 dBm und 8.0 dBm liegt.

Die Reflexionen am Eingang sind aufgrund des S-Parameters S_{11} von unter -16 dB sehr niedrig. Ausgangsseitig ist die vermessene Anpassung schlechter bzw. sind die Reflexionen mit einem S_{22} von -7.5 dB deutlich höher. Hierbei sind jedoch die später noch benötigten ausgangsseitigen Bonddrähte der gesamten Front-End-Implementierung nicht berücksichtigt. Durch diese parasitären Induktivitäten verbessert sich die ausgangsseitige Anpassung nochmals deutlich, da sich die Minima der S_{22} -Kennlinien hin zu höheren Frequenzen verschieben. Die Vorwärtstransmission S_{21} liegt zwischen -6.64 dB und -5.43 dB und damit deutlich unter 0 dB . Damit wirkt der aktive Leistungskoppler dämpfend. Dies ist dem geringen Stromverbrauch geschuldet und kann durch die vorhergehenden und nachfolgenden rauscharmen Verstärkerstufen ausgeglichen werden. Der große Vorteil einer aktiven, dämpfenden Implementierung, verglichen mit einer rein passiven Variante, besteht in der hervorragenden Rückwärtsisolation S_{12} , von über 40 dB . Diese gewährleistet eine sehr gute Separation der einzelnen Leistungskopplerpfade und reduziert dadurch Kopplungen zwischen den drei verschiedenen Empfangspfaden des gesamten Front-Ends. Die simulierte Rauschzahl (NF) des aktiven Leistungskopplers liegt zwischen 6.05 dB und 8.47 dB , abhängig von der jeweiligen Arbeitspunkteinstellung durch I_{ap} und der Wahl der Versorgungsspannung. Bei höherer Versorgungsspannung steigt die Rauschzahl des Leistungskopplers stark an, wohingegen sie bei einem veränderten Arbeitspunkt durch Erhöhung von I_{ap} leicht absinkt. Hierbei sind sowohl ausgangsseitige Bonddrahtinduktivitäten als auch die parasitären RC-Elemente des Layouts und der Kontaktierungsflächen berücksichtigt.

Die Abbildung 4.35 zeigt die S-Parameterkennlinien aller drei Eingangspfade unter Berücksichtigung der zwei verschiedenen Konfigurationen. Diese On-Chip-Messergebnisse berücksichtigen nicht die bei der Back-End-Gehäusung ausgangsseitig hinzukommenden Bonddrahtinduktivitäten, wodurch S_{22} bei einer niedrigeren Betriebsfrequenz sein Minimum aufweist.

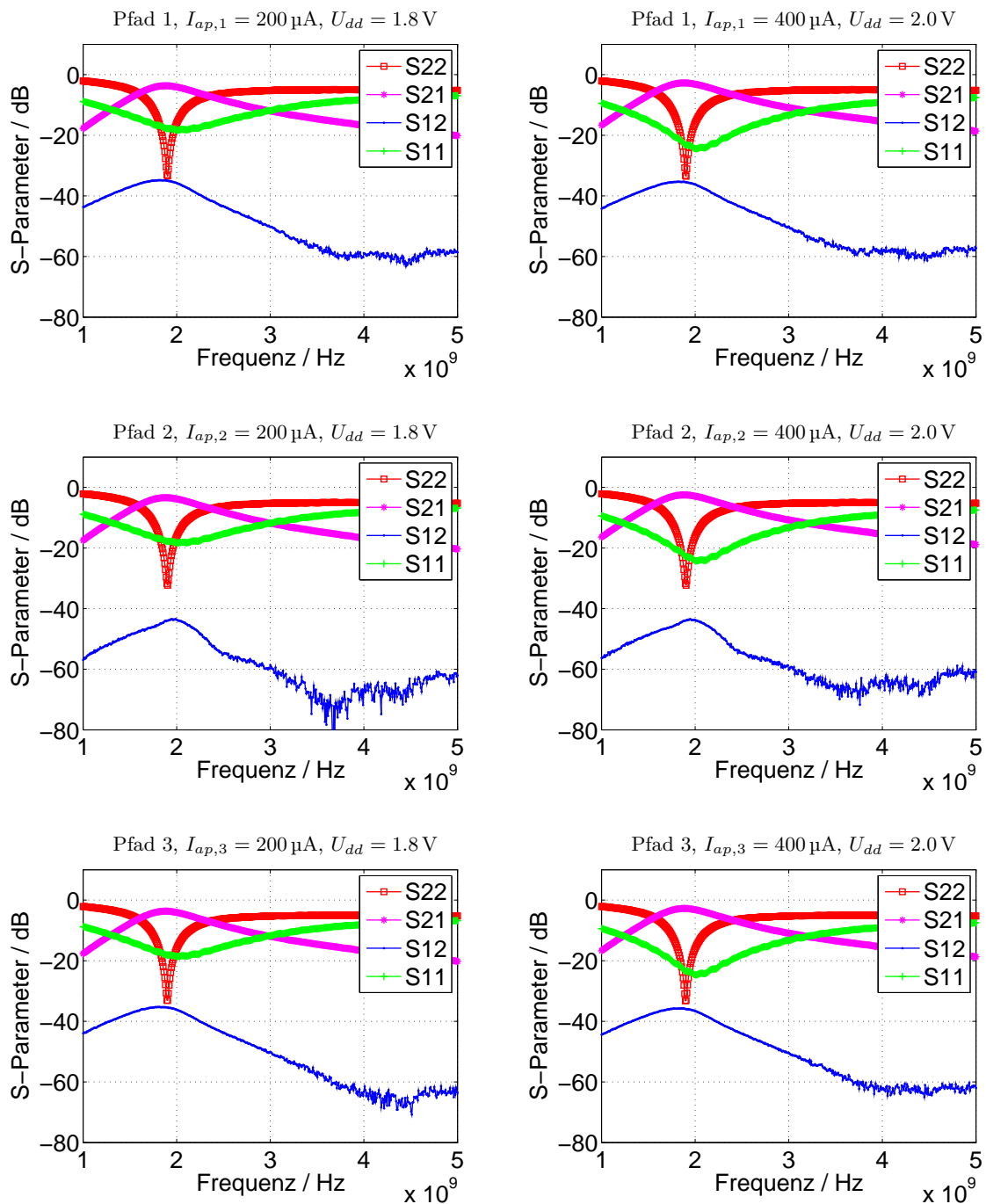


Abbildung 4.35: S-Parameter des Leistungskopplers bei einem aktiven Pfad

4.3.4 Ausblick

Alternativ zum aktiven Ansatz, kann der Leistungskoppler auch rein passiv realisiert werden. Dabei gilt es, wie zuvor beschrieben den positiven Aspekt der Stromeinsparung mit den negativen Eigenschaften, wie zum Beispiel die schlechte Rückwärtsisolation, abzuwiegen. Der passive Leistungskoppler ist mit einem speziellen Entwurfswerkzeug für passive Komponenten erstellt. Die Architektur

basiert auf dem in Abbildung 4.28 aufgezeigten verschachtelten Transformator. Das Ersatzschaltbild des passiven Leistungskopplers ist in Abbildung 4.36 aufgezeigt.

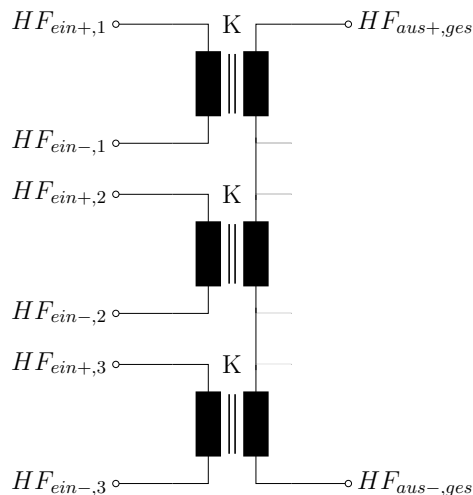


Abbildung 4.36: Ersatzschaltbild des passiven Leistungskopplers

Die jeweiligen Eingangssignale werden durch die seitliche, magnetische Kopplung zwischen der jeweiligen Eingangsspule und der verschachtelten, ausgangsseitigen Spule übertragen.

Das Layout und die 3D-Ansicht des passiven Leistungskopplers sind in der Abbildung 4.37 dargestellt. Die prozessierte, integrierte Schaltung ist in Grafik 4.38 veranschaulicht.

Das aufgezeigte Layout des passiven Leistungskopplers ohne Berücksichtigung der Kontaktierungsflächen bemisst 0.872 mm^2 . Analog zum aktiven Leistungskoppler besitzt die passive Variante drei differentielle Eingänge und einen gemeinsamen differentiellen Ausgang. Jedoch ist der Vorwärtstransmissionsfaktor S_{21} äquivalent zum Rückwärtstransmissionsfaktor S_{12} , was ein Übersprechen zwischen den unterschiedlichen Eingangspfaden ermöglicht.

Die dazugehörigen On-Chip-Messergebnisse sind in Tabelle 4.10 bei der Betriebsfrequenz von 2.3 GHz zusammengefasst.

Es ist darüber hinaus ersichtlich, dass die Dämpfung mit 10 dB bei 2.3 GHz, verglichen zum aktiven Ansatz, zunimmt. Die eingangsseitige Anpassung S_{11} ist unter -10 dB, wohingegen die ausgangsseitige Anpassung S_{22} nur -8 dB beträgt. Hier sind wiederum die bei einer Front-End-Implementierung hinzukommenden Bonddrahtinduktivitäten nicht berücksichtigt. Diese würden die Aus-

gangsanzpassung nochmals verbessern und wurden beim Entwurf der passiven Architektur berücksichtigt.

Tabelle 4.10: Kenngrößen des passiven Leistungskopplers bei 2.3 GHz

S22/dB	S21/dB	S12/dB	S11/dB
-8.12	-10.28	-10.27	-11.09

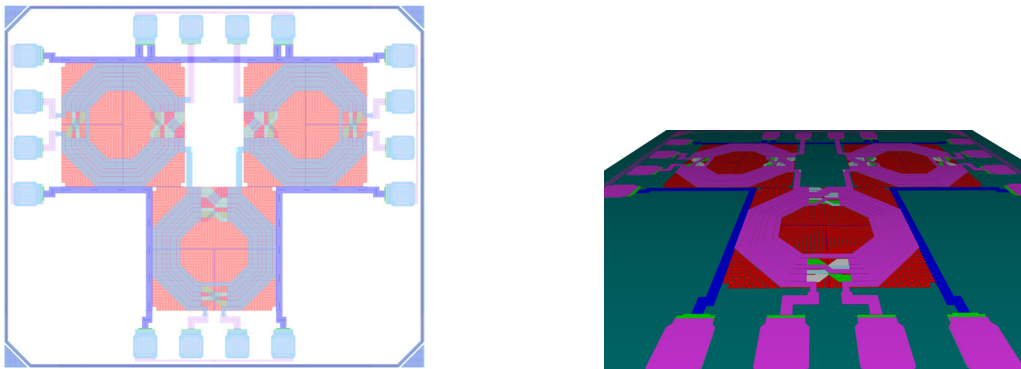


Abbildung 4.37: Links: Layout des passiven Leistungskopplers, Rechts: 3D-Ansicht des passiven Leistungskopplers

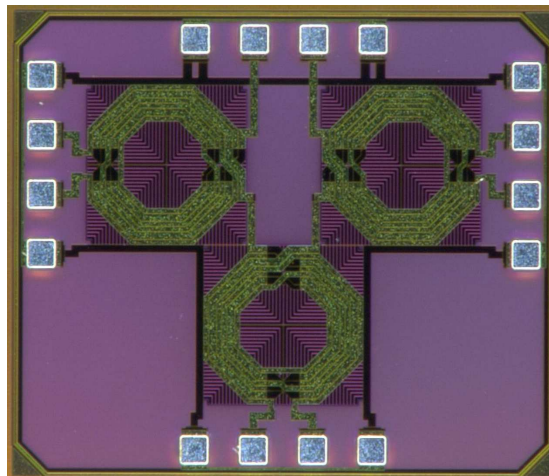


Abbildung 4.38: IC des passiven Leistungskopplers

4.3.5 Literatur

- [1] T. Lee, *The Design of CMOS Radio-Frequency Integrated Circuits*. Cambridge University Press, 2004.
- [2] D. Pozar, *Microwave Engineering*. Wiley, 2011.
- [3] J. Rogers and C. Plett, *Radio Frequency Integrated Circuit Design*. Artech House, 2010.
- [4] J. Weldon, R. Narayanaswami, J. Rudell, L. Lin, M. Otsuka, S. Dedieu, L. Tee, K.-C. Tsai, C.-W. Lee, and P. Gray, “A 1.75-GHz Highly Integrated Narrow-Band CMOS Transmitter With Harmonic-Rejection Mixers,” *IEEE Journal of Solid-State Circuits*, vol. 36, pp. 2003–2015, Dec 2001.
- [5] C. Chen, J. Wu, C. Huang, and L. Shi, “A CMOS Switched Load Harmonic Rejection Mixer for DTV Tuner Applications,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 60, pp. 428–436, Feb 2013.
- [6] C.-Y. Cha, H.-B. Lee, and K. Kenneth, “A TV-Band Harmonic Rejection Mixer Adopting a g_m Linearization Technique,” *IEEE Microwave and Wireless Components Letters*, vol. 19, pp. 563–565, Sept 2009.
- [7] B. Razavi, *RF Microelectronics: Pearson New International Edition*. Pearson Education Limited, 2013.
- [8] C. Hartmann, J. Rascher, R. Weigel, G. Fischer, and T. Ussmueller, “A CMOS RF Front-End IC for Multi Antenna Diversity Applications in the S-Band,” in *19th International Conference on Microwave Radar and Wireless Communications (MIKON), 2012*, vol. 2, pp. 483–486, May 2012.
- [9] C. Bowick, *RF Circuit Design*. RF Bundle, RF Circuit Design Series, Elsevier Science, 2011.
- [10] W. Zhuo, X. Li, S. Shekhar, S. Embabi, J. de Gyvez, D. Allstot, and E. Sanchez-Sinencio, “A Capacitor Cross-Coupled Common-Gate Low-Noise Amplifier,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 52, pp. 875–879, Dec 2005.
- [11] S. Saleh, M. Ortmanns, and Y. Manoli, “A Low-Power Differential Common-Gate LNA,” in *51st Midwest Symposium on Circuits and Systems (MWSCAS), 2008*, pp. 137–140, Aug 2008.

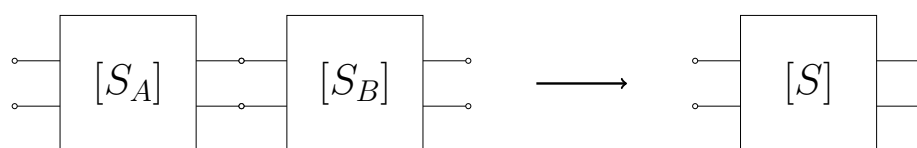
- [12] F. Ellinger, *Radio Frequency Integrated Circuits and Technologies*. Springer, 2008.

4.4 RF-Front-End-IC

Abschließend wird die Kombination der zuvor vorgestellten Einzelschaltung zum integrierten RF-Front-End-IC aufgezeigt. Hierbei wird kurz auf den aktuellen Stand der Technik und auf die Grundlagen zur Kombination von Einzelbauteilen zu einem Gesamtsystem eingegangen. Die Funktionalität wird durch On-Chip-Messungen nachgewiesen. Alternative Realisierungsansätze schließen nachfolgend den Abschnitt ab.

4.4.1 Stand der Technik

Das gesamte Front-End wird aus den einzelnen zuvor dargestellten Blöcken zusammengesetzt. Dabei muss die Anpassung der einzelnen Blöcke aufeinander abgestimmt sein. Jeder Block benötigt den gleichen Referenzleitungswellenwiderstand als Bezug. Dadurch ergibt sich eine von den S-Parametern der Einzelblöcke abhängige Gesamtstreumatrix. Eine schematische Skizze der Verkettung einzelner Blöcke und die damit zusammenhängende Streumatrix ist in Abbildung 4.39 aufgezeigt.



$$[S] = \begin{bmatrix} S_{11A} + \frac{S_{21A}S_{11B}S_{12A}}{1-S_{11B}S_{22A}} & \frac{S_{12A}S_{12B}}{1-S_{11B}S_{22A}} \\ \frac{S_{21A}S_{21B}}{1-S_{11B}S_{22A}} & S_{22B} + \frac{S_{12B}S_{22A}S_{21B}}{1-S_{11B}S_{22A}} \end{bmatrix} \quad (4.4.1)$$

Abbildung 4.39: Kettenschaltung von Zweitoren [1]

Bei einer idealen Eingangs- und Ausgangsanpassung $S_{11A,B} = S_{22A,B} = 0$ der Kettenelemente kann die Gleichung der Gesamtstreumatrix S vereinfacht werden. Dabei ergibt sich die Gesamtverstärkung zu

$$S_{21} = S_{21A}S_{21B} \quad (4.4.2)$$

und die resultierende Rückwärtsisolation zu

$$S_{12} = S_{12A}S_{12B}. \quad (4.4.3)$$

Analog dazu wird die Gesamttrauschzahl NF der Kettenschaltung bei ideal angepassten Elementen nach der Frii'schen aus [2] wie folgt berechnet:

$$NF = NF_A + \frac{NF_B - 1}{G_A} + \frac{NF_C - 1}{G_A G_B} \dots \quad (4.4.4)$$

Zusätzlich zu den S-Parametern wirkt sich eine Verkettung mehrerer Schaltungsblöcke auch auf deren Linearität aus. Aus der Reihenschaltung mehrerer, aktiver Elemente ergibt sich unter anderen ein Gesamtbetrag aller eingangsseitigen Interceptpunkte 3. Ordnung ($IIP3_{A,B,C}$). Die einzelnen IIP3 der Elemente werden mit Hilfe der Betriebsverstärkungen auf den Eingang des Gesamtsystems umgerechnet und parallelgeschaltet [3]. Daraus ergibt sich nach [4] folgender Term für den gesamten eingangsseitigen Interceptpunkte 3. Ordnung ($IIP3$):

$$IIP3 = \frac{1}{\frac{1}{IIP3_A} + \frac{G_A}{IIP3_B} + \frac{G_A G_B}{IIP3_C} + \dots} \quad (4.4.5)$$

Bei allen in diesem Abschnitt angegebenen Gleichungen ist zu berücksichtigen, dass bei den Berechnungen deren lineare Einheit und nicht der dB-Wert verwendet wird.

4.4.2 Implementierung

Die bisher vorgestellten Schaltungen werden in diesem Kapitel zu einem integrierten Front-End kombiniert. Das Blockschaltbild des hieraus entstehenden Schaltkreises ist in Abbildung 4.40 dargestellt.

Das Front-End beinhaltet jeweils einen differentiellen, rauscharmen Verstärker pro Eingangspfad $HF_{ein\pm,1-3}$. Dieser Verstärker ist in Unterabschnitt 4.1.3 beschrieben und basiert auf [5]. Mittels der Arbeitspunktströme $I_{ap,LNA,1-3}$ kann

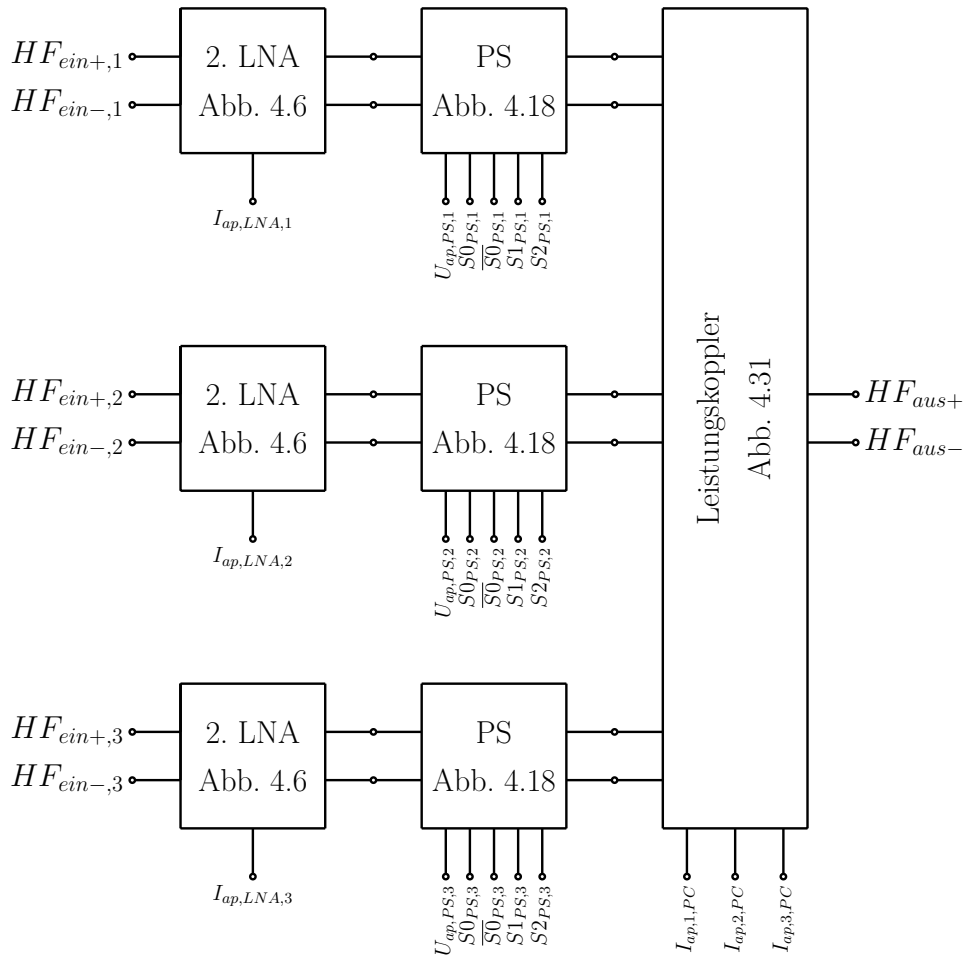


Abbildung 4.40: Blockdiagramm des RF-Front-Ends

der jeweilige Verstärker bzw. damit auch der Eingangspfad abschaltet werden, was eine Stromreduzierung ermöglicht.

Den rauscharmen Verstärker folgt pro Pfad ein differentieller, passiver Phasenschieber. Auf diese Schaltung wird in Abschnitt 4.2 eingegangen. Sie ermöglicht eine Phasenverschiebung von 0° bis 360° mit einer diskreten Schrittweite von 45° . Die hierfür verwendeten LC-II-Tiefpassglieder sind in [6, 7] aufgezeigt. Durch die Spannung $U_{ap,PS,1-3}$ kann der Arbeitspunkt der Phasenschieber gesetzt werden. Über die Steuersignale $S0_{PS,1-3}$, $\overline{S0}_{PS,1-3}$, $S1_{PS,1-3}$, $S2_{PS,1-3}$ kann die Phase eingestellt werden. Dabei werden die komplementären Signale zu $S1_{PS,1-3}$ und $S2_{PS,1-3}$ durch eine Invertierung des jeweiligen Digitalsignals erzeugt. Durch anlegen der Masse an $S0_{PS,1-3}$ und $\overline{S0}_{PS,1-3}$ wird der Signalpfad des jeweiligen Phasenschiebers unterbrochen und der Pfad hochohmig geschaltet. Dadurch realisiert man bei Abschaltung eines Pfades die Entkopplung dessen Eingang vom Front-End-Ausgang.

Abschließend werden die Ausgangssignale der Phasenschieber durch einen Leistungskoppler summiert. Der hierfür verwendete aktive Leistungskoppler ist in Abschnitt 4.3 dargestellt. Er besteht aus drei Eingangsstufen und ein gemeinsames Lastnetzwerk. Die Eingangsstufen basieren auf [8] und können über den dazugehörigen Arbeitspunktstrom $I_{ap,1-3,PC}$ eingestellt und abgeschaltet werden. Die Ausgangsströme dieser Stufen werden anschließend im ausgangsseitigen LC-Netzwerk summiert, wodurch ein gemeinsamer differentieller Ausgang $HF_{aus\pm}$ realisiert wird.

Das Layout und die dazugehörige 3D-Ansicht des RF-Front-End sind in der Abbildung 4.41 dargestellt. Die prozessierte integrierte Schaltung ist in Grafik 4.42 veranschaulicht.

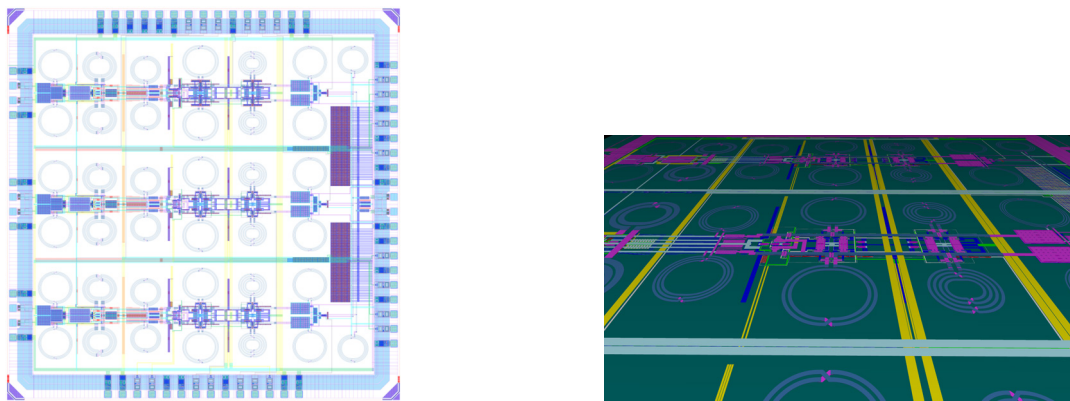


Abbildung 4.41: Links: Layout des RF-Front-Ends, Rechts: 3D-Ansicht des RF-Front-Ends

Hier lassen sich die Einzelblöcke und ihre Gesamtanordnung erkennen. Durch die Vielzahl an digitalen Kontrollsignalen ergeben sich 61 Anschlüsse. Analog zu den Einzelschaltungen ist auch beim gesamten Front-End der Flächenbedarf der 38 integrierten Spulen dominierend und bei den Prozessierungskosten ausschlaggebend. Die Gesamtfläche einschließlich der Kontaktflächen und des I/O-Ringes beträgt 16.04 mm^2 .

Analog zum Phasenschieber sind an dieser Stelle die notwendigen Ansteuersignale zur Einstellung der unterschiedlichen Phasenänderungen $\Delta\phi$ in der Tabelle 4.11 zusammengefasst.

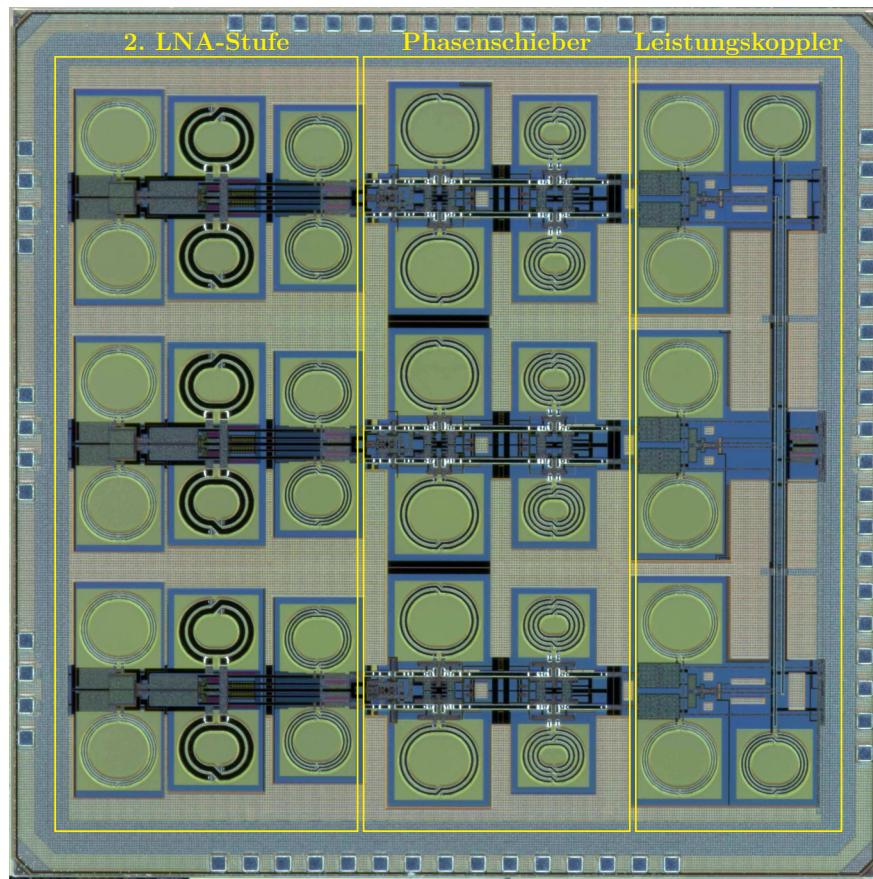


Abbildung 4.42: IC des RF-Front-Ends [9]

Tabelle 4.11: Ansteuersignale zur Phaseinstellung des RF-Front-Ends

$\Delta\phi$	S_0	S_0	S_1	S_2
0°	1.8V	0V	0V	0V
-45°	1.8V	0V	1.8V	0V
-90°	1.8V	0V	0V	1.8V
-135°	1.8V	0V	1.8V	1.8V
-180°	0V	1.8V	0V	0V
-225°	0V	1.8V	1.8V	0V
-270°	0V	1.8V	0V	1.8V
-315°	0V	1.8V	1.8V	1.8V

4.4.3 IC-Messergebnisse

Aufgrund der Vielzahl an Ausgangssignalen ist deren Anordnung so gewählt, dass der untere, dritte Pfad mittels zwei DC- und zwei RF-GSSG-Messspitzen charakterisiert werden kann. Die beiden anderen Pfade sind nicht On-Chip vermessbar, da deren Kontrollsignale am rechten IC-Rand gleichzeitig mit dem

RF-Kontaktflächen kontaktiert werden müssten. Diese beiden Pfade können anschließend in einem Platinenaufbau und in weiteren Feldversuchen verifiziert werden.

Zur On-Chip-Verifikation wird der dritte Pfad mittels zwei verschiedener Konfigurationseinstellungen angesteuert. Die beiden anderen Pfade sind durch Abschalten der Arbeitspunktströme $I_{ap,LNA,1-2} = 0$ und $I_{ap,1-2,PC} = 0$ für das Ausgangssignal nicht relevant. Der Arbeitspunkt des rauscharmen Verstärkers des dritten Zweiges wird mittels eines Stroms von $I_{ap,LNA,3} = 400 \mu\text{A}$ gesetzt. Für die Validierung der Funktionalität und zur Bestimmung verschiedener Betriebskonfiguration wird ein stromsparender und ein Betrieb mit höherer Ausgangsverstärkung getestet.

Zur Stromeinsparung wird der Leistungskoppler bzw. dessen Eingangsstufe im dritten Pfad mit nur einem Arbeitspunktstrom von $I_{ap,3,PC} = 200 \mu\text{A}$ betrieben. Zusätzlich wird die Versorgungsspannung des Front-Ends auf $U_{dd} = 1.8 \text{ V}$ festgelegt.

Eine alternative Möglichkeit bittet eine Versorgung mit $U_{dd} = 2.0 \text{ V}$ und einem Leistungskopplerstrom von $I_{ap,3,PC} = 400 \mu\text{A}$. Durch diese beiden Einstellungen erhöht sich der Stromverbrauch, jedoch damit einhergehend auch die Gesamtverstärkung des RF-Front-Ends.

Je nach Bedarf könnte der Betrieb zwischen beiden Einstellungen variiert werden. In der Tabelle 4.12 sind die Kenngrößen im Energiesparbetrieb bei 2.3 GHz dargestellt. Der Stromverbrauch jedes Pfades beträgt hierbei 15.0 mA. Somit ergibt sich ein Gesamtverbrauch bei drei aktiven Eingangspfaden von 45.0 mA. Die Eingangs- und Ausgangsanpassung, S_{11} und S_{22} sind aufgrund der On-Chip-Messung nicht optimal. Jedoch ist das RF-Front-End für ein Gehäuse konzipiert, wodurch sich aufgrund der Bonddrahtinduktivitäten die Anpassung im Vergleich zur On-Chip-Messung deutlich verbessert. Die simulierte Rauschzahl unter Berücksichtigung der parasitären Widerstände und Kapazitäten des Layouts liegt bei 2.87 dB. Der erwähnte, diskrete Vorverstärker von Infineon ermöglicht dadurch eine Gesamtrauschzahl des Diversity-Systems von unter 1 dB. Wie in Tabelle 4.12 ersichtlich ist, liegt die Verstärkung S_{21} des Front-Ends abhängig von der Phaseneinstellung zwischen 2.4 dB und 0.2 dB. Die Rückwärtsisolation ist mit einem durchgehenden Wert von 69.7 dB sehr gut und sorgt für eine geringe Kopplung zwischen den verschiedenen Eingangspfaden. Die Linearität der Schaltung wird durch den eingangsbezogenen 1dB-Kompressionspunkt verdeutlicht. Mit mindestens -10dBm liegt dieser sehr hoch und ist ausreichend um eine Sättigung der Eingangsstufe durch einen Nachbarkanalstörer, wie zum Beispiel einen UMTS-Blocker, zu verhindern.

Tabelle 4.12: IC-Messergebnisse des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=200\mu\text{A}$ und $U_{dd} = 1.8\text{V}$

$\Delta\phi_{soll}/^\circ$	S22/dB	S21/dB	S12/dB	S11/dB	$\Delta\phi_{ist}/^\circ$	$F_{abs,\Delta\phi}/^\circ$	P1dB/dBm
0°	-7.1	2.4	-69.7	-9.5	0.0	0.0	-10.0
-45°	-7.1	1.9	-69.7	-9.5	-39.8	5.2	-9.5
-90°	-7.1	1.1	-69.7	-9.5	-72.3	17.7	-9.1
-135°	-7.1	0.4	-69.7	-9.5	-115.2	19.8	-8.8
-180°	-7.1	2.4	-69.7	-9.5	-180.4	0.4	-10.0
-225°	-7.1	1.6	-69.7	-9.5	-224.3	0.7	-9.5
-270°	-7.1	0.9	-69.7	-9.5	-253.3	16.7	-9.1
-315°	-7.1	0.2	-69.7	-9.5	-300.4	14.6	-8.8

Ein negativer Aspekt ist der hohe maximale Phasenfehler von 19.8° . Wie zuvor im Phasenschieberabschnitt beschrieben, wird dieser Fehler von der 90° -LC-II-Stufe des Phasenschiebers verursacht und hängt von den nicht idealen Spulen und den Variationen innerhalb des Halbleiterfertigungsprozesses ab. Dennoch ermöglicht die Phasengenauigkeit des Systems die notwendige Phasengleichrichtung jedes der drei Eingangssignale des RF-Front-End. Diese Signale müssen zur Auswertung bzw. zur konstruktiven Kombination derer Feldstärken in einen einheitlichen Quadranten des IQ-Konstellationsdiagramms gedreht werden. Die Abbildung 4.43 stellt zur Verdeutlichung dieser Anforderung die IQ-Transferkennlinie des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=200\mu\text{A}$ und $U_{dd} = 1.8\text{V}$ dar.

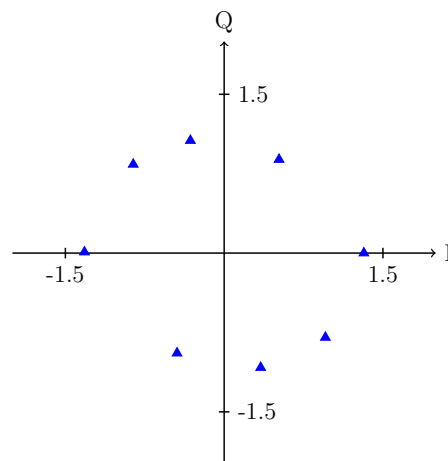


Abbildung 4.43: IQ-Transferkennlinie des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=200\mu\text{A}$ und $U_{dd} = 1.8\text{V}$

Dadurch lässt sich aufzeigen, dass trotz des Phasenfehlers, mittels der Transferfunktion des Front-Ends das Eingangssignal in jeden der vier Quadranten des

Konstellationsdiagramms verschoben werden kann. Durch die annähernd einheitliche Verstärkung können damit konkrete Auswertungen zur Ermittlung der Signalpegel am dazugehörigen Eingang durchgeführt werden. Zusätzlich könnte die bekannte Veränderung des Verstärkungsfaktors bei unterschiedlicher Phaseneinstellung bei der digitalen Nachverarbeitung berücksichtigt werden und somit die Pegeldetektion nochmals verbessert werden.

Die Ergebnisse der Messungen mit der zweiten Konfiguration sind in Tabelle 4.13 zusammengefasst.

Tabelle 4.13: IC-Messergebnisse des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC=400\mu A}$ und $U_{dd} = 2.0 V$

$\Delta\phi_{soll}/^\circ$	S22/dB	S21/dB	S12/dB	S11/dB	$\Delta\phi_{ist}/^\circ$	$F_{abs,\Delta\phi}/^\circ$	P1dB/dBm
0°	-7.2	4.0	-69.0	-9.5	0.0	0.0	-10.0
-45°	-7.2	3.6	-69.0	-9.5	-40.9	4.1	-9.5
-90°	-7.2	2.6	-69.0	-9.5	-74.5	15.5	-9.1
-135°	-7.2	1.8	-69.0	-9.5	-116.5	18.5	-8.8
-180°	-7.2	4.0	-69.0	-9.5	-180.5	0.5	-10.0
-225°	-7.2	3.3	-69.0	-9.5	-226.2	1.2	-9.5
-270°	-7.2	2.4	-69.0	-9.5	-255.3	14.7	-9.1
-315°	-7.2	1.5	-69.0	-9.5	-301.5	13.5	-8.8

Bei dieser Konfiguration wird der Arbeitspunkt des Leistungskopplers durch Einspeisung des doppelten Stroms $I_{ap,3,PC=400\mu A}$ verändert. Daraus resultiert ein höherer Stromverbrauch des Kopplers, jedoch damit einhergehend eine höhere Verstärkung. Die Gesamtverstärkung wird zusätzlich durch Erhöhung der Betriebsspannung $U_{dd} = 2.0 V$ verbessert, wodurch sich ein S_{21} zwischen 4.0 dB und 1.5 dB realisieren lässt. Der Stromverbrauch pro Pfad liegt hier bei 17.1 mA und der Gesamtverbrauch bei drei aktiven Eingängen bei 51.3 mA. Analog zu den vorherigen Messergebnissen liegen auch bei dieser Ansteuerung etwas zu hohe S_{11} - und S_{22} -Werte vor. Diese eingangs- und ausgangssseitige Anpassungen verbessern sich jedoch nach einer Backend-Prozessierung mit Konfektionierung der ICs in ein Gehäuse. Durch den allgemein höheren Stromverbrauch wird zusätzlich die simulierte Postlayout-Rauschzahl des gesamten Front-End-ICs auf 2.64 dB reduziert. Die Linearität, durch den eingangs-bezogenen 1dB-Kompressionspunkt und die Rückwärtsisolation S_{12} in Tabelle 4.13 weisen, analog zum vorherigen Stromsparmomodus, vergleichbar gute Werte auf. Positiv festzuhalten ist eine leichte Reduktion des maximalen Phasenfehlers auf 18.5°. Dieser liegt noch sehr hoch, ermöglicht jedoch wie zuvor erwähnt eine einheitliche Verschiebung der Eingangssignale des RF-Front-Ends in einen Quadranten des IQ-Konstellationsdiagramms. Zur Veranschaulichung dieser Messreihe ist eine grafische Aufarbeitung der Ergebnisse in Abbildung 4.44 angefügt.

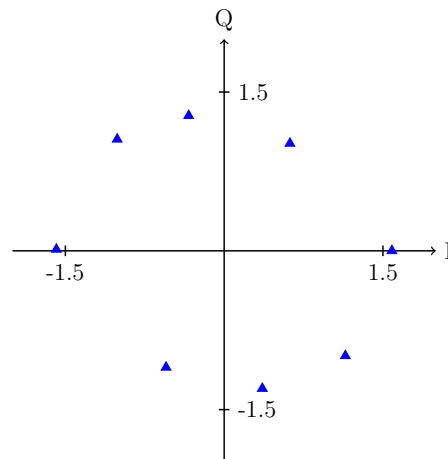


Abbildung 4.44: IQ-Transferkennlinie des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC=400\mu A}$ und $U_{dd} = 2.0 V$

Die IQ-Transferkennlinie des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC=400\mu A}$ und $U_{dd} = 2.0 V$ zeigt die unterschiedlichen, möglichen Phasendrehungen. Die Verstärkung ist wiederum annähernd einheitlich, liegt jedoch in diesem Fall, verglichen mit der Grafik 4.43, deutlich höher. Durch Hinzufügen einer digitalen Berücksichtigung der Verstärkungsunterschiede bei den verschiedenen Phaseneinstellungen können die geringen Abweichungen und kleineren Fehler bei der dem RF-Front-End nachfolgenden Pegeldetektion minimiert werden.

4.4.4 Ausblick

Ausblickend wird im nachfolgenden Unterabschnitt auf Alternativen und Änderungsmöglichkeiten innerhalb der beschriebenen RF-Front-End-Implementierung aus Abbildung 4.40 eingegangen. Analog zu den verwendeten Einzelkomponenten wurden in den Ausblickunterkapiteln der jeweiligen Front-End-Bestandteile alternative Realisierungsmöglichkeiten vorgestellt. In diesem Unterkapitel soll deren Integration in das Front-End angesprochen werden.

Der diskrete rauscharme Verstärker und sein dazugehöriger Balun kann wie in Abschnitt 4.1.2.2 in der 150 nm CMOS-Technologie integriert und zum Front-End hinzugefügt werden. Hierfür wird der Eintaktverstärker mittels Balun an die 2. LNA Stufe angepasst. Diese Zusammenschaltung ist in [5, 10] beschrieben. Jedoch führt die Integration des Vorverstärkers zu einer Verschlechterung der Rauschzahl, miniaturisiert allerdings das Gesamtsystem und führt zu einer Reduzierung von kostenintensiveren, diskreten Bauteilen.

Eine weitere Verschlechterung der Rauschzahl würde der Austausch der zweiten rauscharmen Verstärkerstufe durch die spulenlose Realisierung aus Teil 4.1.3.3 und [11] verursachen. Jedoch können dadurch die Chipfläche und damit einhergehend die Fertigungskosten minimiert werden.

Der im Ausblick zum Phasenschieber dargestellte Ansatz aus Unterkapitel 4.2.4 und [12, 13] ermöglicht eine deutlich genauere Phaseneinstellung und eine Reduktion des Phasenfehlers. Allerdings verbraucht diese aktive Implementierung Strom, welcher im Gesamtleistungsbudget eingeplant werden muss. Ein größeres Hindernis stellt der massive Eingriff in die Gesamtarchitektur des Front-Ends dar. Bei Verwendung des Vektormodulationphasenschiebers müsste das Eingangssignal zuerst auf die Zwischenfrequenz herunter gemischt werden. Um das Mehrantennen-Diversity-Empfangssystem unabhängig von Änderungen des Empfängers im Autoradio einbauen zu können, müsste das Ausgangssignal des RF-Front-Ends wieder auf die ursprüngliche Frequenz hoch gemischt werden. Dieser Zusatzaufwand muss mit den Verbesserungen durch eine vektormodulationsbasierte Phasenschiebung abgewogen werden.

Abschließend könnte der aktive Leistungskoppler durch die passive Schaltung aus Unterkapitel 4.3.4 ersetzt werden. Dadurch kann eine deutliche Stromersparung realisiert werden. Allerdings ermöglicht dieser Ansatz keine Rückwärtsisolation vom Front-End-Ausgang auf die verschiedenen Eingangspfade. Damit einhergehend besteht bei dieser Alternative eine höhere Kopplung zwischen den drei Eingangspfaden, wodurch sich die Störungsanfälligkeit des RF-Front-Ends erhöhen würde.

4.4.5 Literatur

- [1] F. Nibler, *Hochfrequenzschaltungstechnik: Funktionen und Anwendung von Halbleitern und Leitungen in Hochfrequenzschaltungen*. Expert-Verlag, 1998.
- [2] F. Ellinger, *Radio Frequency Integrated Circuits and Technologies*. Springer, 2008.
- [3] U. Tietze, C. Schenk, and E. Gamm, *Halbleiter-Schaltungstechnik*. Springer Verlag, 2012.
- [4] R. Weigel, *Skript of Analog Electronic Systems*. 2014.
- [5] J. Roeber, A. Baenisch, G. Fischer, and R. Weigel, "A Low Noise Amplifier Chain for Digital Satellite Radio Applications," in *IEEE International*

-
- Symposium on Circuits and Systems (ISCAS), 2015*, pp. 2477–2480, May 2015.
- [6] B.-W. Min and G. Rebeiz, “Single-Ended and Differential Ka-Band BiCMOS Phased Array Front-Ends,” *IEEE Journal of Solid-State Circuits*, vol. 43, pp. 2239–2250, Oct 2008.
- [7] F. Ellinger, U. Mayer, M. Wickert, N. Joram, J. Wagner, R. Eickhoff, I. Santamaria, C. Scheytt, and R. Kraemer, “Integrated Adjustable Phase Shifters,” *IEEE Microwave Magazine*, vol. 11, pp. 97–108, Oct 2010.
- [8] W. Zhuo, X. Li, S. Shekhar, S. Embabi, J. de Gyvez, D. Allstot, and E. Sanchez-Sinencio, “A Capacitor Cross-Coupled Common-Gate Low-Noise Amplifier,” *IEEE Transactions on Circuits and Systems II: Express Briefs*, vol. 52, pp. 875–879, Dec 2005.
- [9] J. Roeber, S. Senega, A. Baenisch, A. Hagelauer, R. Weigel, and S. Lindenmeier, “Integrated Diversity Front-End for Digital Satellite Radio Reception,” in *IEEE MTT-S International Microwave Symposium (IMS), 2016*, pp. 1–4, May 2016.
- [10] C. Langer, *Entwurf eines rauscharmen Verstärkers*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2013.
- [11] D. Köhler, *Entwurf eines flächeneffizienten rauscharmen Verstärkers*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2015.
- [12] T. Kastenhuber, J. Roeber, A. Baenisch, G. Fischer, and R. Weigel, “A Miniaturized Very Low-Power Vector Modulated CMOS Phase Shifter for Wireless Receivers,” in *German Microwave Conference (GeMiC), 2015*, pp. 343–346, March 2015.
- [13] T. Kastenhuber, *Entwurf eines integrierten Phasenschiebers für ein Diversity-Frontend*. Masterarbeit, Universität Erlangen-Nürnberg, 2013.

5 Ergebnisse des Feldtests

Dieses Kapitel beschreibt die Ergebnisse einer mit dem RF-Front-End-IC bestückten Platine. Hierfür werden zuerst die PCB-Messergebnisse präsentiert und danach die Platine mit dem RF-Front-End in das Gesamtsystem integriert. Die Funktionalität und die Verbesserung des Stands der Technik durch das Diversity-System mit integrierten Front-End, verglichen mit der aktuellen Einzelantennenlösung, wird anschließend in einem Feldtest aufgezeigt.

Der Feldtest und die PCB-Messungen wurden innerhalb des IuK-Forschungsprojektes MEESAR (Mehrantennen-Diversity Empfangssystem für Europäisches Satellitenradio) des Freistaates Bayern vom Institut für Hoch- und Höchstfrequenztechnik der Universität der Bundeswehr München in Neubiberg durchgeführt.

5.1 Messungen des PCB-Aufbaus mit dem RF-Front-End-IC

Der Front-End-IC mit dazugehörigen 8mm x 8mm Gehäuse und PCB-Testplatine sind in der Abbildung 5.1 dargestellt. Die im Abschnitt 4.4 und [2] beschriebene und vermessene Front-End-Implementierung erreicht eine Gesamtverstärkung zwischen 0.2 dB und 2.4 dB beim Betrieb im stromsparenden Modus mit $U_{dd} = 1.8 V$. Für die in Abbildung 5.1 veranschaulichten Platinenmessungen wurden eingangs- und ausgangsseitig Baluns mit einer Einfügedämpfung von jeweils 0.5 dB ergänzt. Die Messungen ergaben trotz einer zusätzlichen, durch die Baluns hinzugefügten Einfügedämpfung von insgesamt 1.0 dB, einen Gesamtverstärkungswert des Front-Ends zwischen -1.4 dB und 2.2 dB. Dieser Wert ist abhängig von der gewählten Phaseneinstellung und dem jeweiligen Eingangspfad. Die verbesserte Verstärkungsperformance wird durch die bei der Gehäusung hinzugefügten Bonddrahtinduktivitäten verursacht. Dadurch wird die eingangs- und ausgangsseitige Anpassung verbessert. Dieser Effekt wurde beim Entwurf der Schaltung berücksichtigt, ist jedoch bei

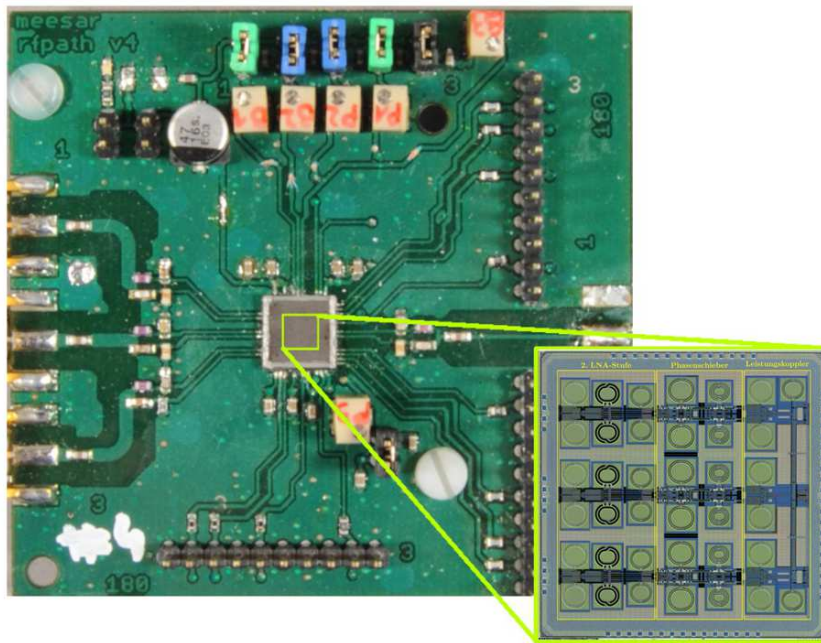


Abbildung 5.1: Testplatinen mit dem gehäuseten RF-Front-End-IC [1]

den On-Chip-Messungen nicht ersichtlich. Der maximale absolute Phasenfehler $F_{abs,\Delta\phi}$ bei Betrachtung aller drei Pfade liegt unter 10° und wurde somit, verglichen mit den On-Chip-Messungen, wiederum deutlich verbessert.

Die PCB-Messergebnisse aller drei Front-End-Eingangspfade mit ihren dazugehörigen Verstärkungen $S_{21,1-3}$ und Phaseneinstellungen $\Delta\phi_{ist}$ sind bei der Sirius Satellite Radio Mittelfrequenz von 2.3265 GHz in Tabelle 5.1 aufgetragen.

Tabelle 5.1: PCB-Messergebnisse des RF-Front-Ends bei 2.32625 GHz

$\Delta\phi_{soll}/^\circ$	Pfad 1			Pfad 2			Pfad 3		
	S21/dB	$\Delta\phi_{ist}/^\circ$	$F_{abs,\Delta\phi}/^\circ$	S21/dB	$\Delta\phi_{ist}/^\circ$	$F_{abs,\Delta\phi}/^\circ$	S21/dB	$\Delta\phi_{ist}/^\circ$	$F_{abs,\Delta\phi}/^\circ$
0°	-0.66	0.00	0.00	2.20	0.00	0.00	1.05	0.00	0.00
-45°	1.04	-51.35	6.35	1.56	-43.40	1.60	0.36	-44.06	0.94
-90°	-1.15	-86.33	3.67	0.94	-74.50	15.50	-0.37	-74.41	15.59
-135°	-1.07	-134.17	0.83	-0.11	-120.95	14.05	-1.39	-121.11	13.89
-180°	-0.83	-179.88	-0.12	2.16	-179.21	0.79	0.89	-179.65	0.35
-225°	1.30	-224.72	0.28	1.66	-219.08	5.92	0.46	-220.15	4.85
-270°	-1.12	-263.85	6.15	0.87	-251.93	18.07	-0.29	-252.46	17.54
-315°	-0.35	-308.15	6.85	0.27	-296.18	18.82	-0.92	-296.33	18.67

Anhand der Tabelle ist ersichtlich, dass die Kenngrößen zwischen dem Ersten und den anderen beiden Pfaden variieren. Im ersten Pfad ist ein etwas abwei-

chend konfigurierter Phasenschieber verbaut. Dadurch wird die Gesamtverstärkung reduziert, jedoch die Anpassung an der vorherigen und nachfolgenden Stufe verbessert. Dies führt zu einem geringeren Phasenfehler $F_{abs,\Delta\phi}$.

Zur besseren Veranschaulichung der Testplattenresultate sind die IQ-Transferkennlinien des RF-Front-Ends der Pfade 1-3, bei der Sirius Satellite Radio Mittelfrequenz von 2.3265 GHz in Abbildung 5.2, aufgetragen.

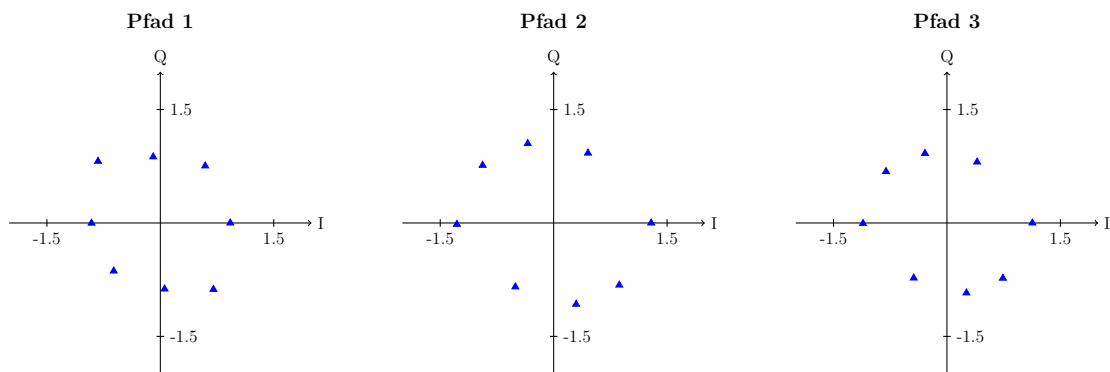


Abbildung 5.2: PCB-Messung der IQ-Transferkennlinie der RF-Front-Ends-Pfade 1-3 bei 2.32625 GHz

Diese Darstellung verdeutlicht, dass trotz des Phasenfehlers die Eingangssignale jedes Pfades der Testschaltung mittels der Transferkennlinie des RF-Front-Ends in jedem der vier Quadranten des Konstellationsdiagramms verschoben werden können. Die einheitlichen Verstärkungsfaktoren ermöglichen eine korrekte Auswertung bzw. Detektion des Signalpegels und damit eine korrekte Justierung der Ansteuersignale des jeweiligen Phasenschiebers. Hierbei sei nochmal erwähnt, dass durch zusätzliche Berücksichtigung der einstellungsabhängigen Verstärkungswerte die Pegeldetektion nochmals verbessert werden kann. Dies kann bei der digitalen Verarbeitung der Analog-Digital umgesetzten Pegelinformation im Mikrocontroller erfolgen.

5.2 Feldtest mit dem RF-Front-End-IC innerhalb des Gesamtsystems

Zur Evaluierung des Gesamtsystems wurden vom Institut für Technik Intelligenter Systeme (ITIS) der Universität der Bundeswehr München Testfahrten in

den USA durchgeführt. Dabei konnten bis zu vier Antennensignale aufgenommen werden. Dies stellt eine Reproduzierbarkeit der Messungen unter Laborbedingungen sicher, da eine Verifizierung des Diversity-Systems nur mit Signalen eines realen Mehrwegeausbreitungsszenario erfolgen sollte. Die Teststrecke in den USA ist in Abbildung 5.3 dargestellt.

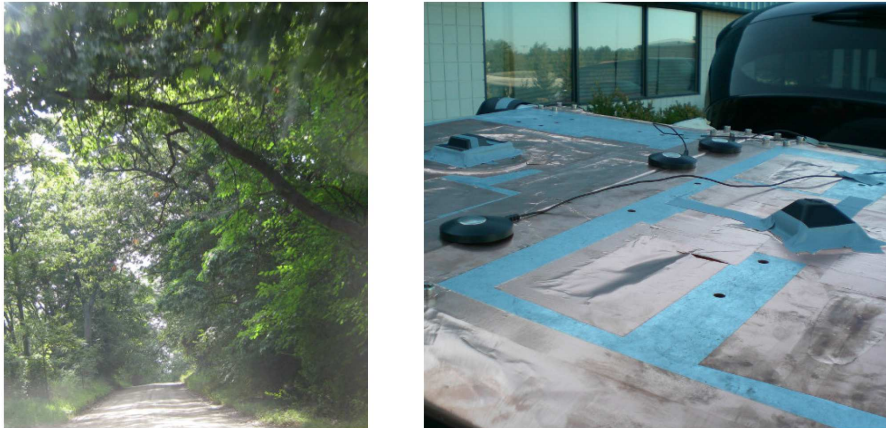


Abbildung 5.3: Links: Teststrecke unter dichtem Laubwerk [1], Rechts: Antennenaufbau mit Autodachträgerplattform [1]

Das dichte Laubwerk verursacht sowohl Fast- als auch Slow-Fading Effekte. Die statistische Auswertung der aufgenommenen Signale zeigt Rayleigh-verteilte (ohne direkte Sichtverbindung zum Sender), sowie eine geringe Anzahl an Rice-verteilten (mit direkter Sichtverbindung zum Sender) Amplitudenwerten. [3]

Zusätzlich zeigt der rechte Teil der Abbildung 5.3 den Antennendachaufbau, der bei den Testfahrten verwendet wurde. Dort sind vier Standardantennen auf einer Metallplatte befestigt. Dabei wurden zwei dieser aufgenommen Antennensignale an den Eingängen 2 und 3 des Diversity-System eingespeist. Das bessere beider Empfangssignale wurde als Referenzsignal verwendet, um anschließend die Performance des Diversity-Systems mit einer Einzelantennenlösung zu vergleichen. [1]

Zur Vergleichbarkeit beider Varianten werden die in [4] beschriebenen Kenngrößen verwendet. Hauptkriterien sind dabei die Audiotonverfügbarkeit und die Diversity-Effizienz η . Die Effizienz lässt sich durch

$$\eta = \frac{\log(\rho_{div})}{\log(\rho_{ref})} \quad \text{mit} \quad \rho = \frac{t_{\text{Ausfall}}}{t_{\text{Testdauer}}} \quad (5.2.1)$$

ermitteln und ist abhängig von der Ausfallrate ρ des mit dem Diversity- bzw. dem Einzelantennenreferenzsystem empfangenen Satellitenradiosignals.

Die Kenndaten für die Einzelantennen- und den Diversity-Messungen sind in Tabelle 5.2 zusammengefasst.

Tabelle 5.2: Vergleich der Empfangsqualität von Einzelantennen mit dem vorgestellten Diversity-System

	Antenne 1	Antenne 2	Diversity
Testdauer	289.6 s	289.6 s	289.6 s
Ausfalldauer	29.8 s	36.5 s	4.1 s
Tonverfügbarkeit	89.8%	87.4%	98.6%
Diversity-Effizienz η	1.00	0.95	1.87

Die Länge der aufgenommenen Signale und damit die Testdauer beträgt 289.6 s. Dabei beträgt die geringste gemessene Ausfalldauer bei Einzelantennenbetrieb mit nur einem verwendeten geostationären Satellitensignal 29.8 s. Durch den vorgestellten Diversity-Ansatz mit integrierten RF-Front-End konnte dieser Wert auf nur noch 4.1 s reduziert werden. Dadurch erhöht sich die Tonverfügbarkeit von 89.8% auf 98.6% und die dazugehörige Diversity-Effizienz η von 1.00 auf 1.87.

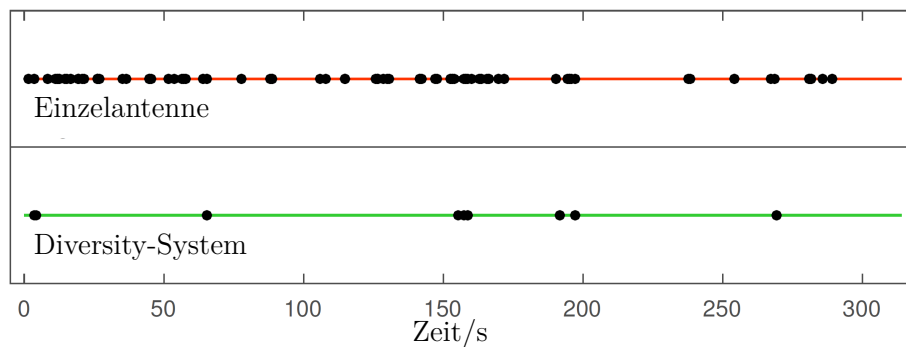


Abbildung 5.4: Vergleich der Audioausfalldauer zwischen einer Einzelantenne und dem vorgestellten Diversity-System [1]

Diese Ergebnisse werden zusätzlich durch den in Abbildung 5.4 dargestellten, zeitlichen Verlauf der Tonausfälle untermauert.

Jeder durch Mehrwegeeffekte verursachte Tonausfall des digitalen SDARS-Satellitenradios während der Testdauer von 289.6 s ist hier mit einem Punkt auf der Zeitachse markiert. Dabei ist eine deutliche Reduzierung der Ausfälle und damit die Erhöhung der Audioqualität des Satellitenradios ersichtlich.

Literatur

- [1] S. Senega, J. Roeber, A. Nassar, R. Weigel, C. Heuer, and S. Lindenmeier, “Compact Scan-Phase Antenna Diversity Related System Considerations,” in *46th European Microwave Conference (EuMC), 2016*, pp. 1–4, Oct 2016. tbp.
- [2] J. Roeber, S. Senega, A. Baenisch, A. Hagelauer, R. Weigel, and S. Lindenmeier, “Integrated Diversity Front-End for Digital Satellite Radio Reception,” in *IEEE MTT-S International Microwave Symposium (IMS), 2016*, pp. 1–4, May 2016.
- [3] S. Senega, A. Nassar, and S. Lindenmeier, “Compact Scan-Phase Antenna Diversity System for High Driving Speeds,” in *45th European Microwave Conference (EuMC), 2015*, pp. 1459–1462, Sept 2015.
- [4] L. Reiter, H. Lindenmeier, J. Hopf, and R. Kronberger, “Antenna-Diversity Techniques in Cars for FM-Radio, TV and Cellular Phone,” in *29th European Microwave Conference (EuMC), 1999*, vol. 1, pp. 147–150, Oct 1999.

6 Zusammenfassung und Ausblick

In diesem Kapitel wird die Arbeit noch einmal zusammengefasst und anschließend ein kurzer Ausblick auf alternative Ansätze und zukünftige Arbeiten gegeben.

6.1 Zusammenfassung

Diese Arbeit beschreibt ein Mehrantennen-Diversity-Empfangssystem für digitales Satellitenradio. Das System ist als erweiterbare Komponente des im Auto implementierten Empfängers konzipiert. Deshalb soll es in einer 150 nm CMOS-Technologie miniaturisiert und in ein kompaktes Dachantennenradom (40 mm x 40 mm x 15 mm) integriert werden. Der Zielfrequenzbereich ist der des im S-Band liegenden amerikanischen SDARS-Satellitenradiodienst, bestehend aus den Providern Sirius Satellite Radio und XM Satellite Radio von 2.320 GHz bis 2.345 GHz. Neben diesen amerikanischen digitalen Satellitenradio befindet sich derzeit ein europäisches digitales Satellitenradio im Frequenzbereich von 2170.0 MHz bis 2200.0 MHz, mit zwei Teilbändern von jeweils 15 MHz, in Planung, welches ebenfalls durch das vorgestellte Diversity-System abgedeckt werden kann.

Dabei wird die Übertragung aufgrund der Mehrwegeausbreitung der Satellitensignale und den damit zusammenhängenden Fast und Slow Fading-Pegeleinbrüchen gestört. Diese Pegleinbrüche und die einhergehenden Audiotonausfälle des digitalen Satellitenradios werden durch sendeseitige Implementierung von Diversity-Methoden reduziert. Dafür wird bei beiden SDARS-Providern auf Frequenz-, Zeit-, Raum- und Winkel-Diversity zurückgegriffen. Zusätzlich wird ein Vorwärtsfehlerschutz mit einem Interleaving-Schema, einer Block- und Faltungscodierung eingesetzt. Dennoch lassen sich nicht alle Störungen, vor allem die durch Slow Fading verursachten, vermeiden.

Aufgrund dessen, befasst sich diese Arbeit mit der Integration und Implementation einer empfangsseitigen Diversity-Architektur zur Verbesserung der Empfangsqualität und weiteren Reduzierung der Tonausfälle. Hierfür wurden verschiedene Architekturen aufgezeigt, die Schalt-Phasen-Diversity-Schaltung ausgewählt und als stand-alone Diversity-Gesamtsystem aufgebaut und validiert. Das dazugehörige Blockdiagramm dieses Aufbaus ist in Abbildung 3.1 aufgezeigt.

Diese Gesamtschaltung ist als integriertes Front-End, bestehend aus drei Eingangspfaden, mit jeweils einem rauscharmen Verstärker (LNA) und einem Phasenschieber aufgebaut. Die drei entstehenden Ausgangssignale werden anschließend mittels eines Leistungskopplers zusammengeführt. Vor jeden der drei Eingänge des integrierten Front-Ends wird ein weiterer rauscharmer Verstärker geschaltet. Dieser Verstärker ist diskret realisiert und reduziert aufgrund seiner Rauschzahl von 0.62 dB bei 2.33 GHz die Gesamtrauschzahl des Systems auf unter 1 dB. Das Front-End-Ausgangssignal wird gefiltert und aufgeteilt. Ein Anteil wird abermals verstärkt und dem im Auto implementierten Empfänger über ein HF-Kabel zugeführt. Der andere Anteil wird durch einen fraktionalen Frequenzsynthesizer und einen Mischer auf eine Zwischenfrequenz von 110.6 MHz herunter gemischt. Dabei findet mittels Einstellung der Lokaloszillatorfrequenz die Kanalselektion statt. Anschließend wird erneut eine Bandpassbegrenzung durch ein SAW-Filter durchgeführt. Danach wird der Pegel des Signals detektiert, ins Digitale umgesetzt und zur Erzeugung der Front-End-Ansteuerung ausgewertet.

Das Hauptaugenmerk wird in dieser Arbeit auf die integrierten Komponenten und das daraus resultierende integrierte RF-Front-End gelegt. Aufgrund der zuvor stattfindenden Verstärkung der Antennensignale durch den ersten diskreten LNA, kann der zweite rauscharme Verstärker vollständig integriert werden. Dieser weist eine höhere, simulierte Postlayout-Rauschzahl von 2.06 dB bei einer Betriebsfrequenz von 2.3 GHz auf, hat jedoch aufgrund seiner differentiellen Architektur eine größere Rückwärtsisolation von 43.24 dB und eine verbesserte Gleichtaktunterdrückung. Um eine konstruktive Überlagerung der Ausgangssignale der zweiten LNAs zu ermöglichen, muss anschließend die Phasenlage der Signale in einen einheitlichen Quadranten des Konstellationsdiagramms gedreht werden. Hierfür ist in jedem Pfad ein passiver 3bit-Phasenschieber implementiert. Dieser ermöglicht einen Einstellbereich zwischen 0° und 360° mit einer Schrittweite von 45° und weist eine Dämpfung zwischen 5.6 dB und 8.0 dB, abhängig von der jeweiligen Phaseinstellung, auf. Der maximale Phasenfehler liegt bei 11.0° und ist auf die Prozessierungsschwankungen und die damit verbundene Auswirkung auf den passiven differentiellen Phasenschieberaufbau mit schaltbaren LC-Verzögerungsgliedern zurückzuführen. Zusätzlich kann jeder Phasenschieberpfad hochohmig geschaltet werden und somit aus-

gewählte Antennensignale bei der Kombination nicht berücksichtigt werden. Für diesen Fall kann sowohl beim LNA als auch bei der nachfolgenden Eingangsstufe des Leistungskopplers der Strom abgeschaltet und im Gesamtbudget eingespart werden. Der aktive differentielle Leistungskoppler besitzt für jeden Front-End-Eingangspfad jeweils eine Eingangsstufe, welche das Spannungssignal in ein Stromsignal konvertiert. Anschließend werden die Stromausgänge in einer gemeinsamen Last kombiniert. Die Verstärkung beträgt aufgrund des reduzierten Stromverbrauchs schlechtesten falls -6.64 dB bei einer Betriebsfrequenz von 2.3 GHz. Diese Dämpfung liegt im Bereich der Kenngrößenwerte von passiven Implementierungen, jedoch erhöht im Vergleich zu passiven Ansätzen dieser Koppler die Rückwärtsisolation um mindestens 40.55 dB, wodurch sich eine Entkopplung der unterschiedlichen Eingänge und des Ausgangs realisieren lässt.

Das gesamte Front-End besteht aus der Zusammenschaltung der zuvor beschriebenen Einzelkomponenten und ermöglicht, je nach Phasenschiebereinstellung und Konfiguration des Leistungskopplers, eine Verstärkung zwischen 0.2 dB und 4.0 dB bei 2.3 GHz. Die Rückwärtsisolation dieser integrierten Schaltung liegt bei gemessenen 69.0 dB. Das resultierende Front-End ist zusätzlich auf einer Platine angebracht und vermessen worden. Hierbei konnte die Funktionalität analog zu den On-Chip-Messungen validiert werden. Abschließend wurde das integrierte Front-End in das Gesamtsystem implementiert und dessen Funktionalität sowie die Verbesserung des Stand der Technik in einem Feldtest aufgezeigt. Der Feldtest und die PCB-Messungen wurden innerhalb des Forschungsprojektes MEESAR vom Institut für Hoch- und Höchstfrequenztechnik der Universität der Bundeswehr München in Neubiberg durchgeführt. Dabei wurden Signale eines geostationären Satelliten mit einer Dauer von 289.6 s auf einer Teststrecke unter dichtem Laubwerk mittels zweier Einzelantennen aufgenommen. Die geringste Audioausfalldauer bei einem Einzelantennenbetrieb beträgt 29.8 s. Durch die vorgestellte Diversity-Architektur mit einem Betrieb von zwei aktiven Eingangspfaden, konnte dieser Wert auf 4.1 s reduziert werden. Dies entspricht einer Erhöhung der Tonverfügbarkeit von 89.8% auf 98.6% und einer Verbesserung der dazugehörige Diversity-Effizienz η von 1.00 auf 1.87 . Ein Vergleich der Audioausfalldauer zwischen einer Einzelantenne und dem vorgestellten Diversity-System ist in Abbildung 5.4 veranschaulicht.

6.2 Ausblick

Innerhalb des Front-Ends gibt es zu den implementierten Realisierungsmöglichkeiten der Einzelkomponenten noch alternative Lösungsansätze. Diese sind als

Ausblick in den jeweiligen Unterabschnitten in Kapitel 4 aufgezeigt und ihre Vor- und Nachteile bezüglich einer Integration im RF-Front-End erörtert.

Darüber hinaus kann das Diversity-Gesamtsystem aus Abbildung 3.1 weiter miniaturisiert werden. Für die im Feldtest verwendete Kombination aus Front-End-IC und diskreten Back-End-Komponenten kann ein vollintegriertes Gesamtsystem entwickelt werden. Dafür liegen bereits sowohl eine integrierte Zusammenschaltung der Phasenregelschleife und des aktiven Mischers, als auch ein integrierter Schaltkreis, bestehend aus RSSI-Pegeldetektor und Dual-Slope 8 bit Analog-Digital-Umsetzer, vor. Diese zwei Schaltungsblöcke könnten mit dem RF-Front-End und einem zugekauften, integrierten Mikrocontroller IP-Hardmacro in einer 150 nm CMOS-Technologie gemeinsam gefertigt werden. Dadurch ergeben sich jedoch Störungen durch die Kombination von pegelschwachen HF-Signalen, des auf einer benachbarten Frequenz schwingenden Lokaloszillators, und digitaler Schaltungen innerhalb eines gemeinsamen Substrats. Für die Generierung der für alle Komponenten erforderlichen Referenzströme und Spannungen liegt bereits ein integriertes Strom- und Spannungsreferenzsystem vor.

Abkürzungsverzeichnis

ADU	Analog-Digital-Umsetzer
AP	Arbeitspunkt(-schaltung)
CCCT	Capacitive Cross-Coupling Technique
CCPDC	Cross-Coupled Post Distortion Canceller
CMFB	Common-Mode Feedback
CMOS	Complementary Metal-Oxide-Semiconductor
CMRR	Common-Mode Rejection Ratio
COFDM	Coded Orthogonal Frequency Division Multiplex
DAU	Digital-Analog-Umsetzer
DC	Direct Current
FEC	Forward Error Correction
FR4	Flame Retardant (Leiterplattenmaterial)
GEO	Geostationary Earth Orbit
GSSG	Ground-Signal-Signal-Ground
HEO	Highly Elliptical Orbit
HF	Hochfrequenz
I/O	Input/Output

IC	Integrated Circuit
IIP3	Eingangsseitige Interceptpunkt 3. Ordnung
IM3	3. Order Intermodulation
IP	Intellectual Property
IQ	Inphase and Quadrature
ITIS	Institut für Technik Intelligenter Systeme
LNA	Low Noise Amplifier
MEESAR	Mehrantennen-Diversity Empfangssystem für Europäisches Satellitenradio
MIM	Metal-Insulator-Metal
MOSFET	Metal-Oxide-Semiconductor Field-Effect Transistor
NF	Noise Figure
NMOS	N-type Metal-Oxide-Semiconductor
P1dB	Eingangsseitige 1 dB-Kompressionspunkt
PC	Power-Combiner
PCB	Printed Circuit Board
PGA	Programmable Gain Amplifier
PLL	Phase Locked Loop
PS	Phase-Shifter
PSRR	Power Supply Rejection Ratio
QPSK	Quadrature Phase-Shift Keying
RAAN	Right Ascension of the Ascending Node (Knotenlänge einer Umlaufbahn)

RF	Radio Frequency
RSSI	Received Signal Strength Indication
RX	Receiver
S11	Eingangsreflexionsfaktor
S12	Rückwärtstransmissionsfaktor
S21	Vorwärtstransmissionsfaktor
S22	Ausgangsreflexionsfaktor
SAW	Surface Acoustic Wave
SDARS	Satellite Digital Audio Radio Services
SNR	Signal-to-Noise Ratio
S-Parameter	Streuparameter
TDM	Time Division Multiplex
UMTS	Universal Mobile Telecommunications System
USA	United States of America
VGA	Variable Gain Amplifier

Abbildungsverzeichnis

1.1	Beispiel für die Funkabdeckung mit digitalem Satellitenradio von urbanen Räumen und ländlichen Gebieten	9
1.2	Sirius XM Radio S-Band Frequenzplan	10
1.3	Bodenspur der SDARS-Satelliten	12
2.1	Typisches Szenario bei Satellitenübertragung	16
2.2	Block Interleaver-Sendefolge	21
2.3	Schematische Darstellung der Switched Combining-Architektur .	23
2.4	Schematische Darstellung der Selection Combining-Architektur .	24
2.5	Schematische Darstellung der Equal-Gain Combining-Architektur	25
2.6	Schematische Darstellung der Maximum-Ratio Combining-Architektur	25
2.7	Schematische Darstellung einer Kombination der Switched und Equal-Gain Combining-Architektur	26
3.1	Blockschaltbild des Diversity-Gesamtsystems	30
4.1	Blockdiagramm zur Veranschaulichung der benötigten HF-Komponenten	33
4.2	Diskreter Verstärker mit Messplatine	37
4.3	Schaltbild des integrierten LNA	38
4.4	Links: Layout des integrierten Verstärkers, Rechts: 3D-Ansicht des integrierten Verstärkers	39
4.5	Links: Layout des integrierten Baluns, Rechts: 3D-Ansicht des integrierten Baluns	40
4.6	Schaltbild des LNA	41
4.7	Links: Layout des rauscharmen Verstärkers, Rechts: 3D-Ansicht des rauscharmen Verstärkers	42
4.8	IC des rauscharmen Verstärkers	42
4.9	S-Parameter des rauscharmen Verstärkers	44
4.10	Ein-Ausgangskennlinie des Verstärkers	44
4.11	Schaltbild des alternativen Verstärkers	45
4.12	Links: Layout des alternativen Verstärkers, Rechts: 3D-Ansicht des alternativen Verstärkers	46

4.13	Links: Blockdiagramm zur Vektormodulation, Rechts: Konstel- lationsdiagramm der Vektormodulation	49
4.14	Prinzip eines Reflexionsphasenschiebers mit Richtkoppler	50
4.15	Phasenschieber aus Π -Tiefpass Einzelelemente	51
4.16	Diskreter 4bit-Phasenschieber mit schaltbaren Verzögerungsele- menten	53
4.17	Aufbau eines Π -Tiefpass-Glieds	53
4.18	Schaltbild des Phasenschiebers	55
4.19	Schaltbild der RF-Schalter im Phasenschieber	56
4.20	Links: Layout des Phasenschiebers, Rechts: 3D-Ansicht des Pha- senschiebers	57
4.21	IC des Phasenschiebers	58
4.22	IQ-Transferkennlinie des Phasenschiebers bei 2.3 GHz	60
4.23	Blockdiagramm eines alternativen Vektormodulation-PS	61
4.24	Schaltbild des programmierbaren Verstärkers (PGA)	63
4.25	Links: Layout des Vektormodulators, Rechts: 3D-Ansicht des Vektormodulators	63
4.26	Wilkinson-Leistungskoppler	66
4.27	Stufentransformator	68
4.28	Verschachtelter Transformator	68
4.29	Gestapelter Transformator	69
4.30	Schaltbild einer Leistungskopplung durch Stromsummierung	70
4.31	Schaltbild des aktiven Leistungskopplers (PC)	71
4.32	Schaltbild der Verstärkerstufen des aktiven Leistungskopplers	72
4.33	Links: Layout des aktiven Leistungskopplers, Rechts: 3D-Ansicht des aktiven Leistungskopplers	74
4.34	IC des aktiven Leistungskopplers	74
4.35	S-Parameter des Leistungskopplers bei einem aktiven Pfad	77
4.36	Ersatzschaltbild des passiven Leistungskopplers	78
4.37	Links: Layout des passiven Leistungskopplers, Rechts: 3D- Ansicht des passiven Leistungskopplers	79
4.38	IC des passiven Leistungskopplers	79
4.39	Kettenschaltung von Zweitoren	81
4.40	Blockdiagramm des RF-Front-Ends	83
4.41	Links: Layout des RF-Front-Ends, Rechts: 3D-Ansicht des RF- Front-Ends	84
4.42	IC des RF-Front-Ends	85
4.43	IQ-Transferkennlinie des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=200\ \mu\text{A}$ und $U_{dd} = 1.8\ \text{V}$	87
4.44	IQ-Transferkennlinie des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=400\ \mu\text{A}$ und $U_{dd} = 2.0\ \text{V}$	89
5.1	Testplatinen mit dem gehäuteten RF-Front-End-IC	94

5.2	PCB-Messung der IQ-Transferkennlinie der RF-Front-Ends-Pfade 1-3 bei 2.32625 GHz	95
5.3	Links: Teststrecke unter dichtem Laubwerk, Rechts: Antennenaufbau mit Autodachträgerplattform	96
5.4	Vergleich der Audioausfalldauer zwischen einer Einzelantenne und dem vorgestellten Diversity-System	97

Tabellenverzeichnis

4.1	Kenngrößen des diskreten Verstärkers bei 2.33 GHz	36
4.2	Kenngrößen des integrierten Verstärkers bei 2.3 GHz	39
4.3	Kenngrößen des rauscharmen Verstärkers bei 2.3 GHz	43
4.4	Kenngrößen des alternativen Verstärkers bei 2.3 GHz	46
4.5	Vor- und Nachteile der verschiedenen Phasenschieberarchitekturen	54
4.6	Komplementäre Ansteuersignale des Phasenschiebers	58
4.7	IC-Messergebnisse des Phasenschiebers bei 2.3 GHz	59
4.8	Kenngrößen des aktiven Leistungskopplers bei 2.3 GHz, einem aktiven Pfad, $I_{ap,1-3} = 200 \mu\text{A}$ und $U_{dd} = 1.8 \text{ V}$	75
4.9	Kenngrößen des aktiven Leistungskopplers bei 2.3 GHz, einem aktiven Pfad, $I_{ap,1-3} = 400 \mu\text{A}$ und $U_{dd} = 2.0 \text{ V}$	75
4.10	Kenngrößen des passiven Leistungskopplers bei 2.3 GHz	79
4.11	Ansteuersignale zur Phaseneinstellung des RF-Front-Ends	85
4.12	IC-Messergebnisse des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=200 \mu\text{A}$ und $U_{dd} = 1.8 \text{ V}$	87
4.13	IC-Messergebnisse des RF-Front-Ends bei 2.3 GHz, $I_{ap,3,PC}=400 \mu\text{A}$ und $U_{dd} = 2.0 \text{ V}$	88
5.1	PCB-Messergebnisse des RF-Front-Ends bei 2.32625 GHz	94
5.2	Vergleich der Empfangsqualität von Einzelantennen mit dem vorgestellten Diversity-System	97

Danksagung

Die vorliegende Arbeit entstand im Rahmen des IuK-Bayern Forschungsprojektes MEESAR (Mehrantennen-Diversity Empfangssystem für Europäisches Satellitenradio). Diese Kooperation zwischen Delphi Delco Electronics Europe GmbH, Infineon Technologies, Landshut Silicon Foundry GmbH, eesy-id GmbH, dem Fraunhofer Institut für Integrierte Schaltungen, dem Institut für Hoch- und Höchstfrequenztechnik der Universität der Bundeswehr München und dem Lehrstuhl für Technische Elektronik der Friedrich-Alexander-Universität Erlangen-Nürnberg wurde durch das Bayerische Ministerium für Wirtschaft und Medien, Energie und Technologie gefördert.

Meinen ersten Dank möchte ich an dieser Stelle meinem Doktorvater Prof. Dr.-Ing. Dr.-Ing. habil. Robert Weigel für seine Unterstützung und sein in mich gesetztes Vertrauen aussprechen. Darüber hinaus möchte ich mich bei Prof. Dr.-Ing. habil. Stefan Lindenmeier bedanken. Neben der Zweitbegutachtung hat er auch aktiv im Rahmen des Projektes MEESAR durch zahlreiche fruchtbare Diskussionen auf System- und Schaltungsebene zum Gelingen dieser Arbeit beigetragen.

Zusätzlich möchte ich die sehr gute Zusammenarbeit zwischen allen Beteiligten am Förderprojekt MEESAR hervorheben und mich hierbei speziell bei Dr.-Ing. Simon Senega und Apl. Prof. Dr.-Ing. habil. Leopold Reiter vom Institut für Hoch- und Höchstfrequenztechnik der Universität der Bundeswehr München, Mario Blasini von LFoundry S.r.l., Arnd Romfeld und Christian Heuer von FU-BA Automotive Electronics GmbH (ehemals: Delphi Delco Electronics Europe GmbH) bedanken.

Darüber hinaus möchte ich auch meine Kollegen am Lehrstuhl für Technische Elektronik nicht vergessen. Neben den hervorragenden messtechnischen und organisatorischen Voraussetzungen am Lehrstuhl ermöglichten unter anderem auch die kollegiale Zusammenarbeit und die fachlichen und darüber hinausgehenden Diskussionen die in dieser Arbeit erzielten Ergebnisse.

Ferner möchte ich mich bei meinen ehemaligen Teamleitern und Kollegen Andreas Bänisch und Prof. Dr.-Ing. Thomas Ußmüller für die Unterstützung bei meiner Aus- und Weiterbildung in der Kunst der integrierten Schaltungstechnik bedanken.

Auch der Beitrag meiner zahlreichen Bachelor- und Masterarbeiter sei an dieser Stelle erwähnt. Hierbei möchte ich speziell Tina Achenbach, Carolin Langer und Dominic Köhler hervorheben und mich bei ihnen bedanken.

Einen Anteil an der finalen Erhöhung der Qualität dieser Ausarbeitung haben auch meine beiden Korrekturleser Christine Kuchenmeister und Christopher Söll, auch ihnen herzlichen Dank.

Schließlich gilt ein großer Dank auch meinen Eltern Stephan und Lydia Röber für die seelische Unterstützung während meiner Promotionszeit und auch davor. Ferner gilt gleicher Dank auch meinen Schwiegereltern Gerhard und Martina Dürrbeck.

Abschließend gilt mein größter Dank meiner Verlobten Ramona Dürrbeck, deren Rückhalt und große seelische Unterstützung mir bei der Erstellung dieser Arbeit sehr geholfen haben.

Eigene Veröffentlichungen

- [1] J. Roeber, S. Senega, A. Baenisch, A. Hagelauer, R. Weigel, and S. Lindenmeier, “Integrated Diversity Front-End for Digital Satellite Radio Reception,” in *IEEE MTT-S International Microwave Symposium (IMS)*, 2016, pp. 1–4, May 2016.
- [2] J. Roeber, C. Zwick, A. Baenisch, S. Dirauf, G. Roppenecker, and R. Weigel, “Novel Control Methods for Phase Lock Loops,” in *European Conference on Circuit Theory and Design (ECCTD)*, 2015, pp. 1–4, Aug 2015.
- [3] J. Roeber, A. Baenisch, G. Fischer, and R. Weigel, “A Low Noise Amplifier Chain for Digital Satellite Radio Applications,” in *IEEE International Symposium on Circuits and Systems (ISCAS)*, 2015, pp. 2477–2480, May 2015.
- [4] J. Roeber, A. Baenisch, T. Ussmueller, G. Fischer, and R. Weigel, “Frequency Synthesizer for Digital Satellite Radio Receiving Systems,” in *IEEE International Wireless Symposium (IWS)*, 2014, pp. 1–4, March 2014.
- [5] J. Röber, *Design of Frequency Synthesizer Components*. Masterarbeit, Universität Erlangen-Nürnberg, 2013.
- [6] J. Röber, *Entwurf einer RSSI-Schaltung mit hohem Dynamikbereich*. Projektarbeit, Universität Erlangen-Nürnberg, 2012.
- [7] J. Röber, *Charakterisierung einer Stromquelle (SMU)*. Bachelorarbeit, Universität Erlangen-Nürnberg, 2010.
- [8] S. Senega, J. Roeber, A. Nassar, R. Weigel, C. Heuer, and S. Lindenmeier, “Compact Scan-Phase Antenna Diversity Related System Considerations,” in *46th European Microwave Conference (EuMC)*, 2016, pp. 1–4, Oct 2016. ttp.
- [9] D. Shuklin, D. Hohnloser, T. Lieske, M. Reichenbach, A. Baenisch,

- B. Pfundt, J. Roeber, R. Weigel, and D. Fey, “Systemkonzept eines autarken und intelligenten Miniatur-Sensors für Smart Home,” in *VDE-Kongress: Internet der Dinge, 2016*, Nov 2016.
- [10] C. Hsieh, J. Roeber, A. Baenisch, A. Hagelauer, T. Ussmueller, and R. Weigel, “A low power CMOS transmitter with Class-E power amplifiers for positioning application in multi-band,” in *German Microwave Conference (GEMIC), 2016*, March 2016. ttp.
- [11] R. Loehr, M. Kempf, F. Ohnhaeuser, J. Roeber, R. Weigel, and A. Baenisch, “Implementation of a High-Speed Flash ADC for High-Performance Pipeline ADCs in an 180nm CMOS Process,” in *International Symposium on Intelligent Signal Processing and Communication Systems (ISPACS), 2015*, pp. 317–322, Nov 2015.
- [12] C. Lindner, C. Soell, J. Roeber, A. Baenisch, and R. Weigel, “Yield Analysis and Optimization Methods for Active CMOS Pixels,” in *Proceedings of ZuE 2015; 8. GMM/ITG/GI-Symposium Reliability by Design*, pp. 1–8, Sept 2015.
- [13] C. Soell, L. Shi, A. Baenisch, J. Roeber, T. Ussmueller, and R. Weigel, “Analog Computation Methods with the Help of Analog and Pseudo-Digital Carry Signals,” in *European Conference on Circuit Theory and Design (ECCTD), 2015*, pp. 1–4, Aug 2015.
- [14] C. Soell, A. Baenisch, J. Roeber, L. Shi, and R. Weigel, “A Multi-Functional Reconfigurable Low-Power Ultra-High PSRR CMOS Reference-System,” in *11th Conference on Ph.D. Research in Microelectronics and Electronics (PRIME), 2015*, pp. 220–223, June 2015.
- [15] T. Kastenhuber, J. Roeber, A. Baenisch, G. Fischer, and R. Weigel, “A Miniaturized Very Low-Power Vector Modulated CMOS Phase Shifter for Wireless Receivers,” in *German Microwave Conference (GeMiC), 2015*, pp. 343–346, March 2015.
- [16] D. Fey, M. Reichenbach, C. Soell, J. Roeber, and R. Weigel, “Evaluating Signed-digit Arithmetic Circuits using Multi-bit storing Memristors as Registers,” in *The International Symposium on Memory Systems (MEMSYS), 2016*, Oct 2016. ttp.
- [17] C. Soell, L. Shi, J. Roeber, M. Reichenbach, R. Weigel, and A. Hagelauer, “LOW-POWER ANALOG SMART CAMERA SENSOR FOR EDGE

- DETECTION,” in *IEEE International Conference on Image Processing (ICIP), 2016*, Sept 2016. tbp.
- [18] C. Soell, T. Mai, L. Shi, J. Roeber, T. Ussmueller, R. Weigel, and A. Hangelauer, “Low-Power High-Gain Operational Amplifier for Analog Image Pre-Processing in Smart Sensor Systems,” in *15. ITG/GMM-Fachtagung Analog, 2016*, Sept 2016. tbp.
- [19] R. Loehr, F. Ohnhaeuser, J. Roeber, and R. Weigel, “Switch Bootstrapping in a 1.5 Bit Pipeline Stage,” in *15. ITG/GMM-Fachtagung Analog, 2016*, Sept 2016. tbp.
- [20] L. Shi, J. Maier, C. Soell, J. Roeber, M. Berger, B. Bier, R. Fahrig, B. Eskofier, and A. Maier, “Analog Non-Linear Transformation-Based Tone Mapping for Image Enhancement in C-arm CT,” in *IEEE Medical Imaging Conference (MIC), 2016*, Nov. 2016. tbp.

Das in dieser Arbeit beschriebene Mehrantennen-Diversity-Empfangssystem für digitales Satellitenradio ist als Erweiterung des im Auto implementierten Empfängers konzipiert und deshalb hochintegriert in einer 150 nm CMOS-Technologie umgesetzt. Der Zielfrequenzbereich ist der des im S-Band liegenden amerikanischen SDARS-Satellitenradiodienstes von 2.320 GHz bis 2.345 GHz.

Bei der Übertragung kommt es dabei aufgrund der Mehrwegeausbreitung der Satellitensignale und den damit zusammenhängenden Fast- und Slow-Fading-Effekten zu Pegelabbrüchen. Aufgrund dessen befasst sich diese Arbeit mit der Integration und Implementierung einer empfangsseitigen Diversity-Architektur zur Verbesserung der Empfangsqualität und weiteren Reduzierung von Tonausfällen. Hierfür werden verschiedene Architekturen aufgezeigt und anschließend die Schalt-Phasen-Diversity-Schaltung ausgewählt.

Das hierfür entworfene integrierte Front-End mit zusätzlichen diskreten Komponenten ist in einem Feldtest validiert worden. Dabei wurden Signale eines geostationären Satelliten mit einer Dauer von 289.6 s auf einer Teststrecke unter dichtem Laubwerk mittels zweier Einzelantennen aufgenommen. Die geringste Audioausfalldauer bei einem Einzelantennenbetrieb beträgt 29.8 s. Durch die vorgestellte Diversity-Architektur mit einem Betrieb von zwei aktiven Eingangspfaden konnte dieser Wert auf 4.1 s reduziert werden, wodurch eine Erhöhung der Tonverfügbarkeit von 89.8% auf 98.6% erzielt wurde.

